

## Low-k 박막의 thermal treatment 전·후 특성 분석

최범호<sup>1</sup>, 김영미<sup>1</sup>, 유하나<sup>1</sup>, 김광영<sup>1</sup>, 이종호<sup>2</sup>

<sup>1</sup>한국생산기술연구원 호남권기술지원본부, 나노기술집적센터

<sup>2</sup>한국생산기술연구원 호남권기술지원본부, 광응용부품지원센터

실리콘 반도체 소자의 집적도가 갈수록 증가함에 따라 배선 사이의 저항과 정전용량의 곱으로 표현되는 RC time delay가 중요한 문제로 대두되었다. 이 중 정전용량을 줄이기 위해 유전율 2.5 이하의 저유전율 막에 대한 연구가 필요하다. 이러한 저유전율 막은 후속 공정 수행을 위해 열적/전기적 안정성 및 pore 생성 mechanism에 대한 연구가 필요하다. 본 연구에서는 3.0 이하의 저유전율 박막 제작이 가능하도록 diethoxymethylsilane(DEMS<sup>TM</sup>) precursor를 PECVD를 이용하여 증착한 후 thermal treatment를 진행하여 열적/전기적 안정성에 관한 연구를 수행하였다.

본 연구를 통해 400 °C에서 열처리한 시편이 증착 직 후의 시편에 비해 표면의 pore sealing 효과가 나타남을 알 수 있었고, 이는 후속 공정에서 요구되는 기계적 안정성이 개선됨을 알 수 있는 결과이다. 일반적인 반도체 공정의 온도가 400 °C를 넘지 않음을 고려할 때 이 결과는 DEMS를 이용하여 PECVD로 증착된 organosilicate 박막이 반도체 소자에 적용될 수 있음을 시사하고 있다.

증착된 박막으로 MIS 구조를 형성하고 온도에 따른 capacitance-voltage 특성을 측정한 결과, 열처리 하지 않은 시편의 경우 유전율은 2.4를 나타냈고, 이 결과는 400 °C의 열처리 온도까지는 유지되었다. 그러나 500 °C, 600 °C에서 열처리한 경우 유전율이 2.88로 증가하였고, 그 이상의 높은 온도에서는 5이상의 값을 가짐을 알 수 있다. 이는 높은 온도에서 열처리를 진행한 경우 DEMS 박막이 600 °C까지는 열적/전기적 안정성을 나타내지만 그 이상의 온도에서는 열에 의한 스트레스에 의해 특성이 열화 되는 것으로 판단된다.

\*\* 본 연구는 지식경제부 나노반도체장비 원천기술상용화사업 지원에 의해 수행되었습니다.

## Properties of low-k dielectrics of SiOCH thin film fabricated by changing BTMSM/O<sub>2</sub> flow rates through the two dimensional correlation analysis

황창수<sup>1</sup>, 김종욱<sup>2</sup>, 김민석<sup>2</sup>, 김홍배<sup>3</sup>

<sup>1</sup>공군사관학교 물리학과, <sup>2</sup>청주대학교 전자공학과, <sup>3</sup>청주대학교 전자정보공학부

PECVD(Plasma enhanced chemical vapor deposition) 방식에 의해 증착된 층간절연막 SiOCH 박막의 저유전 상수특성을 연구하였다. 전구체로 사용된 BTMSM(Bistrimethylsilymethane)의 유량을 16 sccm에서 60 sccm까지 변화하였으며 반응산소 유량은 60 sccm으로 고정하였다. MIS(metal-Insulator-Semiconductor)에 대한 C-V 특성곡선으로 부터 측정된 시편의 저유전상수의 평균값은 2.27 표준편차는 0.14이었으며, 열처리 후 평균값은 2.02 표준편차는 0.20으로 낮아졌다. SiOCH 박막의 FTIR 흡수 스펙트럼으로 부터 결합그룹을 분석하였고, 유량변화에 따른 각 결합그룹의 짝이름 변화율 관계를 2차원 복소상관관계 기법으로 분석하였다. Si-O-CH<sub>3</sub> 결합그룹과 Si-O-Si 결합그룹은 유량변화 및 온도변화에 대하여 차동적인 짝이름 상관관계를 보이며 저유전상수 형성 기구에 밀접한 관련이 있는 것으로 분석되었다.