

TT-P065

## Cu growth on hydrogen plasma treated Cu by metal organic chemical vapor deposition

Hock Key Moon, Nae-Eung Lee

Sungkyunkwan university, Advanced Materials Science and Engineering

Effect of direct hydrogen plasma treatment on copper surface during metal organic chemical vapor deposition (MOCVD) of Cu was investigated. The generated active hydrogen species in the plasma acted as a promoter to accelerate Cu growth. The grown copper grains were bigger and more angular than the initial copper grains. We also found that the Cu growth rate depended on the plasma treatment time. Growth behaviors of Cu layers on the plasma-treated Cu surfaces will be discussed in conjunction with detailed surface morphological and chemical analyses.

TT-P066

## Investigation of stacked tunnel barrier with high-k materials for application to non-volatile memory devices

김민수<sup>1</sup>, 김관수<sup>1</sup>, 유희욱<sup>1</sup>, 정명호<sup>1</sup>, 박균호<sup>1</sup>, 정종완<sup>2</sup>, 정홍배<sup>1</sup>, 이영희<sup>1</sup>, 조원주<sup>1</sup>

<sup>1</sup>광운대학교 전자재료공학과, <sup>2</sup>세종대학교 나노신소재공학부

반도체 메모리 소자의 소형화가 계속되면서 기존의 터널링 절연막으로 사용되던 SiO<sub>2</sub>는 직접 터널링 현상에 의한 누설전류가 증가하는 물리적 한계점에 이르렀다. 이러한 문제점을 해결하기 위해 최근 고유전 (high-k) 물질과 SiO<sub>2</sub>의 적층 구조를 이용한 터널 배리어 엔지니어링 (Tunnel Barrier Engineering : TBE)이 유망기술로 주목받고 있다. TBE 기술을 통해 비휘발성 메모리 소자의 빠른 동작특성과 낮은 구동전력을 달성할 수 있으며, 동시에 긴 데이터 보존특성을 확보할 수 있다. 따라서, 본 논문에서는 대칭구조로 유전물질을 적층시킨 터널링 절연막을 가지는 MIS-capacitor를 제작하고 그 전기적 특성을 살펴보았다. 대칭구조로 적층시킨 유전막은 VARIOT (VARIABLE Oxide Thickness)의 구조를 가지며, SiO<sub>2</sub> (low-k)와 ZrO<sub>2</sub> (high-k)의 적층을 이용하였다. 적층된 터널링 절연막은 단일 층의 SiO<sub>2</sub>에 비해 높은 터널링 전류 특성을 보였다. 이 같은 전압에 대한 터널링 전류의 민감도의 향상은 비휘발성 메모리 소자의 쓰기/지우기 특성을 개선할 수 있음을 의미한다. 또한 급속열처리 (RTA: Rapid Thermal Anneal)와 H<sub>2</sub>/N<sub>2</sub> 분위기에서 후속열처리 (PRA: Post RTA) 공정을 통하여 터널링 절연막의 전기적 특성을 더욱 개선시킬 수 있었다. 따라서 적층된 구조와 적절한 열처리 공정을 통하여 비휘발성 메모리의 터널링 절연막으로 사용하면 메모리 소자의 성능향상이 기대된다.

감사의 글

이 논문은 지식경제부 주관 차세대 테라비트급 비휘발성메모리 개발 사업의 지원에 의해 연구되었음.