

## TBE (Tunnel Barrier Engineered) 절연막이 WSi<sub>2</sub> 나노 부유 게이트 메모리소자 특성에 미치는 영향

서기봉<sup>1</sup>, 이동욱<sup>1</sup>, 김은규<sup>1\*</sup>, 유희욱<sup>2</sup>, 조원주<sup>2</sup>

<sup>1</sup>한양대학교 물리학과, <sup>2</sup>광운대학교 전자재료 공학과

나노 부유게이트 메모리(nano-floating gate memory, NFGM) 소자는 나노결정을 전하 저장소로 사용하여 적은 누설전류와 빠른 쓰기/지우기 속도를 가지며, 데이터 보존 능력에 있어서 우수한 성능을 가짐으로써 기존의 플래시 메모리를 대체할 차세대 비휘발성 메모리 소자로 널리 연구되고 있다. 여러 가지 나노결정 물질 중에서 특히 WSi<sub>2</sub>는 금속실리사이드 계열의 물질로써 열 및 화학적 안정성이 뛰어나고 금속 나노입자의 장점을 지님과 동시에 4.8 eV의 높은 일함수를 가짐으로써 우수한 성능의 NFGM 소자를 얻을 수 있을 것으로 기대된다. 그러나 NFGM 소자에 있어 데이터 보존능력과 쓰기/지우기 속도 사이의 trade-off는 비휘발성 메모리 소자응용에 있어 문제점이 되고 있다. 이러한 문제점을 해결하기 위하여 서로 다른 유전율을 가지는 유전체층을 적층한 TBE (Tunnel Barrier Engineered) 절연막이 연구되고 있다. TBE 절연막은 게이트 전압이 걸렸을 때, 물리적 두께보다 얇은 두께의 EOT (Equivalent Oxide Thickness)를 얻을 수 있기 때문에 데이터 보존 능력 향상과 쓰기/지우기 속도 향상을 동시에 가져올 수 있어, 기존의 SiO<sub>2</sub> 터널 절연막을 대체할 수 있는 터널 절연막으로 주목받고 있다.

본 연구에서는 low-k/high-k/low-k 구조의 SiO<sub>2</sub>/Si<sub>3</sub>N<sub>4</sub>/SiO<sub>2</sub> (ONO)와 SiO<sub>2</sub> (O) 터널 절연막을 이용한 WSi<sub>2</sub> NFGM 소자를 제작하여 그 전기적 특성을 연구함으로써 TBE 절연막이 NFGM 소자 특성에 미치는 영향을 확인하였다. 소자의 제조방법은 소스와 드레인이 형성된 *p*-type Si 기판위에 열산화법, LP-Si<sub>3</sub>N<sub>4</sub>, LP-TEOS 방법을 이용하여 2 nm/2 nm/3 nm 두께의 ONO 터널 절연막을, LP-TEOS 방법을 이용하여 O 터널 절연막을 5 nm 두께로 형성한 후, 스퍼터링 방법을 이용하여 1.5 nm 두께의 WSi<sub>2</sub> 박막을 증착하였으며, 나노입자 형성을 위하여 rapid thermal annealing (RTA)을 이용하여 1000 °C에서 질소(N<sub>2</sub>) 분위기로 1분 동안 열처리를 하였다. 이후 SiO<sub>2</sub> control oxide layer를 스퍼터링 방법으로 30 nm 증착한 후, RTA을 이용하여 900 °C에서 30초 동안 후 열처리를 하였다. 마지막으로 thermal evaporator system을 이용하여 Al 전극을 200 nm 증착 한 후, 포토리소그래피와 인산 식각공정을 통하여 WSi<sub>2</sub> 나노 부유게이트 메모리 소자를 제작하였다. 이렇게 제작된 ONO, O 터널 절연막을 가지는 NFGM 소자의 쓰기/지우기 속도, 문턱전압 이동, 데이터 보존 특성을 HP 4156A semiconductor parameter analyzer를 이용하여 비교하여 보았다.