

# 채널 길이에 따른 20nm 이하 MOSFET의 전달컨덕턴스 특성 분석

한지형 · 정학기 · 이재형 · 정동수 · 이종인 · 권오신  
군산대학교 전자정보공학부

Analysis of sub-20nm MOSFET Transconductance characteristic by Channel Length  
Jihyung Han · Hakkee Jung · Jaehyung Lee · Dongsoo Jeong · Jongin Lee · Ohshin Kwon  
School of Electronic and Information Eng., Kunsan National University  
E-mail : hkjung@kunsan.ac.kr

## 요 약

본 논문에서는 MicroTec을 이용한 채널 길이에 따른 20nm이하 MOSFET의 전달컨덕턴스의 특성을 분석하였다. 전달컨덕턴스는 게이트 전압의 변화에 의한 드레인 전류의 변화이다. MicroTec의 이동도 모델중 Lombardi, Constant, Yamaguchi 모델을 선택하여 이동도 모델에 따른 gm(전달컨덕턴스)를 비교하였다. 인가전압은 소스 0V, 기판 0V, 드레인 0.1V, 게이트는 -2.5V에서 4.5V까지 증가시켰다. 채널의 길이가 줄어들수록 gm(전달컨덕턴스)의 최대값과 드레인 전류가 증가함을 알 수 있었다.

## I. 서 론

1930년에 FET(field effect transistor)의 기본 개념이 도입된 이후 집적회로들의 일부분이 되어졌고, 현재 전자산업에 있어서 가장 중요한 소자가 되었다. 그리고 지난 20년 동안 CMOS(complementary metal oxide semiconductor) 기술의 두드러진 성장으로 인하여 스케일링 기술의 발전과 더불어 소자의 크기는 나노 영역의 기본적인 물리적인 한계에 도달하게 되었다. 소자의 속도와 특성을 개선시키기 위해 MOS(metal oxide semiconductor) 소자의 크기는 매우 작아지게 되었고, 최근 MOS 소자들이 50nm이하로 작아짐에 따라 전류-전압 특성의 열화 및 기생 커패시턴스에 의한 성능 감퇴 등이 나타나게 되었다. 소스와 드레인 접합깊이가 얇아지면 소스와 드레인 저항이 증가하여 소자 성능이 떨어지게 된다. 또한 얇은 접합에서는 드레인 영역이 고농도가 되므로 드레인 접합 부근에서 전계가 높아지게 되어 핫 캐리어 효과(hot carrier effect)가 일어난다[1][2]. 채널길이가 작아지더라도 바이어스 전압을 비례해서 줄일 수 없으므로 접합전계들은 더 커지게 된다. 전계가 증가함에 따라 애벌런치 항복이나 펀치스투(punch through) 효과들이 더 심각하게 된다. 게다가 소자의 기하학적 구조가 축소됨에 따라 기생효과 및 2차 효과들이 더

뚜렷이 나타나고 항복효과가 증가한다. 항복효과를 감소시키는 한 가지 방법은 드레인과 소스 접합의 전계를 감소시켜 주는 것이다. 이것은 저농도 도핑을 함으로써 얻을 수가 있다. 본 논문에서는 MicroTec을 사용하여 LDD MOSFET 구조를 설계하고 이동도 모델에 따른 gm(전달컨덕턴스)를 비교·분석하였다.

## II. MicroTec의 이동도 모델

MOSFET의 채널 영역에 고 전계가 인가되면 반도체와 절연체 사이에 캐리어들이 강하게 서로 작용하며, 캐리어는 표면 음향 양자 산란과 표면 거칠음 산란이 지배적이게 된다. 이러한 작용에 의해서 이동도의 저하가 발생하게 된다. MicroTec의 Lombardi, Yamaguchi, Constant 모델을 사용하여 gm(전달컨덕턴스)를 비교하였다. 각 모델의 파라미터는 표 1, 2에 요약하였으며 사용한 파라미터 값은 MicroTec의 기본값을 사용하였다[3]. Constant 모델은 일정 이동도 모델로써 캐리어가 전자인 경우에는  $\mu_n = 1000 \text{ cm}^2 / \text{V} \cdot \text{s}$ , 정공인 경우에는  $\mu_p = 500 \text{ cm}^2 / \text{V} \cdot \text{s}$  값을 사용한다.

표1. Yamaguchi 모델 파라미터

Symbol	Default	Units
$\mu_{P0}$	480	cm <sup>2</sup> /V · s
$S_P$	81	none
$N_{rp}$	$4 \times 10^{16}$	cm <sup>-3</sup>
$\alpha_P$	$5.35 \times 10^{-5}$	cm/V
$v_{sp}$	$1.2 \times 10^7$	cm/s
$G_P$	1.6	none
$v_{cp}$	$2.928 \times 10^6$	cm/s

표2. Lombardi 모델 파라미터

Symbol	Default	Units
$B$	$9.93 \times 10^7$	cm/s
$C_o$	$8.84 \times 10^5$	none
$\Theta$	$3.17 \times 10^{-2}$	none
$\mu$	44.9	cm <sup>2</sup> /V · s
$\mu_{max}$	470	cm <sup>2</sup> /V · s
$\mu_1$	29	cm <sup>2</sup> /V · s
$C_r$	$2.23 \times 10^{17}$	cm <sup>-3</sup>
$C_s$	$6.10 \times 10^{20}$	cm <sup>-3</sup>
$P_c$	$9.23 \times 10^{16}$	cm/s
$\alpha$	0.719	none
$\beta$	2.0	none
$\gamma$	2.2	none
$\delta$	$2.05 \times 10^{14}$	V/s
$\beta_{sat}$	1.0	none
$V_{sat}$	$1.07 \times 10^7$	cm/s

Yamaguchi 식은 다음과 같다.

$$\mu_n(N, E_t, E_i) = \mu_1(N, E_t) \left\{ 1 + \frac{\left( \frac{\mu_1 E_t}{v_c} \right)}{G + \left( \frac{\mu_1 E_t}{v_c} \right)} + \left( \frac{\mu_1 E_t}{v_s} \right)^2 \right\}^{-1/2} \quad (1)$$

$$\mu_1(N, E_t) = \mu_0 \left( 1 + \frac{N}{N_r + \frac{N}{S}} \right)^{-1} (1 + \alpha |E_t|)^{-1/2} \quad (2)$$

Lombardi 모델은 두 개의 방정식으로 구성되어 있다 [4]. 첫 번째는 표면 비대칭 양자 산란에 의해 캐리어 이동도가 제한된다.

$$\mu_{ac}(E_t, T) = \left( B \frac{T}{E_t} + \frac{C_o N^\theta}{E_t^{1/3}} \right) \quad (3)$$

$$\mu_b(N; T) = \mu_0 + \frac{\mu_{max}(T) - \mu_0}{1 + \left( \frac{N}{C_r} \right)^\alpha} - \frac{\mu_1}{1 + \left( \frac{C_s}{N} \right)^\beta}$$

$$; \mu_{max}(T) = \mu_{max} \left( \frac{T}{300} \right)^{-r} \quad (4)$$

두 번째는 표면 거친 산란에 의해서 캐리어 이동도를 제한하는 것이다.

$$\mu_{sr} = \frac{\delta}{E_t^2} \quad (5)$$

### III. 결과 및 고찰

MOSFET의 gm은 게이트 전압의 변화에 의한 드레인 전류의 변화로  $g_m = \frac{\partial I_D}{\partial V_{GS}}$ 이다. 그림 1은 채널 길이가 20nm일 때에 대한 이동도 모델에 따른 gm(전달컨덕턴스)이다. 인가전압은 소스는 0V, 기판은 0V, 드레인은 0.1V, 게이트는 -2.5V에서 4.5V까지 증가하였다. Constant 모델의 경우 게이트 전압이 0.5V일 때 최대값  $39.684 \times 10^{-5} A/\mu m$ 를 나타내었다. Lombardi 모델은 게이트 전압이 0.5V일 때 최대값  $10.168 \times 10^{-5} A/\mu m$ 이고, Yamaguchi 모델 역시 전압이 0.5V일 때 최대값  $8.2988 \times 10^{-5} A/\mu m$ 을 나타내었다.

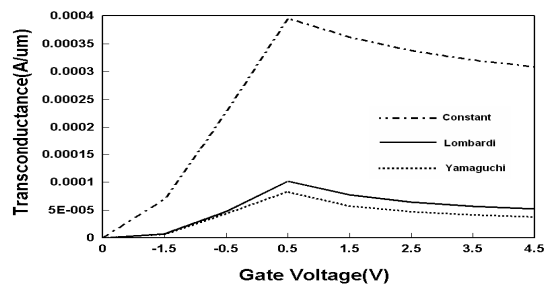


그림1. 채널의 길이가 20nm 일 때 gm(전달컨덕턴스) 특성 곡선

그림 2는 채널 길이가 15nm일 때에 대한 이동도 모델에 따른 gm(전달컨덕턴스)이다. 채널의 길이가 20nm일 때와 마찬가지로 모든 이동도 모델이 게이트 전압이 0.5V일 때 최대값을 나타내었다. Constant 모

델의 경우 최대값은  $14.971 \times 10^{-5} A/\mu m$ 이고, Lombardi 모델은 최대값이  $10.1 \times 10^{-5} A/\mu m$ 이고,

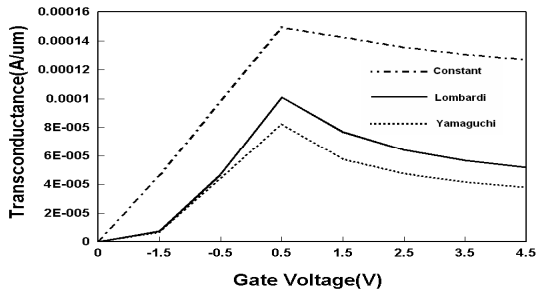


그림2. 채널의 길이가 15nm 일 때 gm(전달컨덕턴스) 특성 곡선

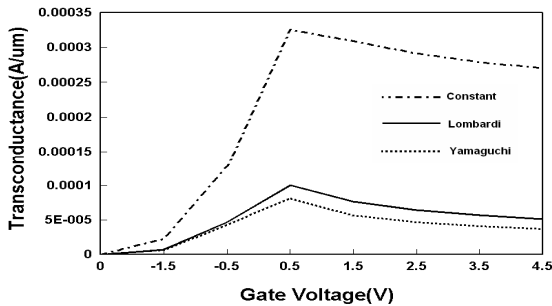


그림3. 채널의 길이가 10nm 일 때 gm(전달컨덕턴스) 특성 곡선

Yamaguchi 모델은 최대값  $8.236 \times 10^{-5} A/\mu m$ 을 나타내었다.

그림 3은 채널 길이가 10nm일 때에 대한 이동도 모델에 따른 gm(전달컨덕턴스)이다. 채널의 길이가 10nm일 때에 게이트 전압이 0.5V일 때 최대값을 나타낼 수 있었다. Constant 모델의 경우 최대값은  $32.632 \times 10^{-5} A/\mu m$ 이고, Lombardi 모델은 최대값이  $10.036 \times 10^{-5} A/\mu m$ 이고, Yamaguchi 모델은 최대값  $8.176 \times 10^{-5} A/\mu m$ 을 나타내었다.

#### IV. 결 론

본 논문에서는 채널 길이에 따른 20nm이하 MOSFET의 전달컨덕턴스의 특성을 분석하였다. 채널의 길이를 20nm, 15nm, 10nm로 변경하면서 gm(전달컨덕턴스)의 특성을 비교하였다.

채널 길이가 20nm 일 때 게이트 전압이 0.5V일 때

최대값을 나타내었다. 이동도 모델의 최대값을 비교해보면 Constant 모델의 경우  $39.684 \times 10^{-5} A/\mu m$ , Lombardi 모델은  $10.168 \times 10^{-5} A/\mu m$ 이고, Yamaguchi 모델은  $8.2988 \times 10^{-5} A/\mu m$ 을 나타내었다. 채널 길이가 15nm, 10nm 일 때에도 이동도 모델에 관계없이 게이트 전압이 0.5V일 때 최대값을 나타내었다. 최대값을 비교해보면 채널 길이가 15nm 일 때 Constant 모델의 경우  $14.971 \times 10^{-5} A/\mu m$ 이고, Lombardi 모델은  $10.1 \times 10^{-5} A/\mu m$ , Yamaguchi 모델은  $8.236 \times 10^{-5} A/\mu m$ 을 나타내었다. 채널 길이 20nm일 때 Constant 모델의 최대값은  $32.632 \times 10^{-5} A/\mu m$ 이고, Lombardi 모델은 최대값이  $10.036 \times 10^{-5} A/\mu m$ 이고, Yamaguchi 모델은 최대값  $8.176 \times 10^{-5} A/\mu m$ 을 나타내었다. Lombardi 모델과 Yamaguchi 모델은 채널 길이가 15nm일 때 gm(전달컨덕턴스)이 감소하였다가 채널 길이가 10nm에서는 증가하였다. 이동도 모델에 대한 분석 결과 Constant 모델의 경우 다른 두 모델에 비해 출력값이 높게 나타남을 볼 수 있다. Constant 모델에서 적용되는 이동도 값이 다른 두 모델의 이동도 값보다 크기 때문에 Constant 모델이 두 모델에 비해 전달컨덕턴스의 크기가 큰 것이다.

#### 참 고 문 헌

- [1] Seong-Dong Kim, Chel-min park and Jason C. S. Woo, "advanced Model Analysis of series Resistance for CMOS Scaling Into Nanometer Regime-part I : Theoretical Derivation", IEEE Trans. Electron Dev., Vol. 49, No. 3, March pp. 457-466, 2002.
- [2] 심성택, 임규성, 정학기, "나노 구조 소자 시뮬레이션을 위한 상용 시뮬레이터의 비교 분석", 한국해양정보통신학회논문지, Vol.6, No.1, pp103-108, 2002.
- [3] "MicroTec Semiconductor Process and Device Simulator, Version 4.0 for windows", Siborg Systems Inc, pp63-95, 2003.
- [4] C. Lombardi, S. Manzini, A. saporito, and M. vanzi, " A Physically Based Mobility Model for Numerical Simulation of Nonplanar Devices", IEEE Trans. on CAD, Vol. 7, No. 11, pp. 1164-1171, 1988