

반도체설계의 지식재산권과 그 재사용의 중요성에 대한 분석

문상국

목원대학교 전자공학과

Analysis of Importance of Intellectual Properties on Semiconductor Design and Its Reuse

Sangook Moon

Mokwon University, Department of Electronic Engineering

E-mail : smoon@mokwon.ac.kr

요 약

IT-SoC의 성능 향상과 개발기간 단축을 위한 IP 재사용 (reuse) 기술은 SoC 산업이 본격적으로 성장하기 위한 필수 요소이다. 이러한 IP 기술은 수요기업의 요구에 부응하는 적합한 사양을 결정하고 표준화 하는 일이 매우 중요하며, 무엇보다도 수입에 의존하지 않는 국산 기술의 개발이 중요하다. 본 고에서는 반도체 설계의 지식재산권화의 필요성과 그 재사용에 대한 중요성에 대하여 분석하고 논의한다. 특별히, 미국의 CAST 사에서 수입하여 사용하고 있는 암호화 IP를 예를 들어 문제점을 분석한다.

ABSTRACT

IP reuse technology, for the sake of out-performance and the reduction of development period of IT-SoC is the most essential factor for the sound growth of SoC industry.

As for this IP reuse technology, it is very important to decide the proper specification and the standardization of the requirement from the companies, as well as to develop our own domestic technological know-how which does not depend on import. In this study, we propose to analyze a security core IP with pure domestic technological know-how, mentioning an example from CAST™, which presently is an American company costing royalty.

키워드

반도체설계, 지식재산권, IP, Intellectual Property, 재사용, reuse

1. 서 론

1990년도 후반부터 시작된 새로운 반도체 설계의 동향은 하드웨어와 소프트웨어가 하나의 칩 안에 공존하는 SoC (System on a Chip)라는 용어와 함께 현재 SiP (System in Package) 형태로 발전해 오고 있다. 칩 제조 기술로지가 발전하면서 SoC 안에 집적할 수 있는 모듈의 규모와 기능도 점점 증가하여 연구소나 기업에서 자체적으로 HDL만 가지고 반도체를 설계하는 데 인력과 시간에 대한 한계를 느끼게 되었다.

테크놀로지 발전에 의한 칩 설계의 복잡도의 증가와 이를 받쳐주기 위한 설계인력의 생산성의 격차가 점차로 벌어질 수밖에 없었던 것이다 (그림 1). 이를 극복하기 위하여 도입된 개념이 IP

기반의 설계 방식과, 이에 대한 상호 보완적인 개념인 플랫폼 기반의 SoC 설계방식이다.

반도체 설계에 있어서 IP란, ① 독립적인 기능을 가지고 있고, ② 검증이 완료되었으며, ③ 재사용할 수 있는 반도체 설계 모듈을 말한다. 이 말이 내포하고 있는 의미는, 아래 세가지를 모두 포함하는 것이다.

- ① IP 자체적으로 정해진 사양의 기능을 수행한다.
- ② 기본적인 기능 검증은 물론이고 FPGA나 칩제작으로도 검증을 하였으며 IP 표준안에 대한 검증을 마쳤다.
- ③ 공급자의 기술적인 도움 없이 다른 사용자가 계속 사용하기 위해 마련한 표준문서가 있다.

여기서 표준문서란, IP 기능의 표준 사양만을 말하는 것이 아닌, IP의 코드 작성 방법과 전달물의 규격 및 입출력의 신호 전달 규격까지를 모두 포함하는 것이다. 따라서, 수요자가 원하는 IP를 개발하는데 위 모든 조건들을 만족시키기 위해서는 단순히 IP 자체의 기능을 만족시키는 것보다 몇 배의 시간과 노력이 투자되어야 한다. 이런 철두철미한 절차를 감수하고 IP의 가치 기준을 높이 평가하는 이유는, 이렇게 표준화한 IP를 이용하면 플랫폼 기반의 설계방식과 연동하여 파생 설계물 (제품)을 일부 IP만 변경하거나 추가함으로써 소프트웨어적으로 처리가 가능하기 때문에 제작 시간을 획기적으로 절약할 수 있기 때문이다.

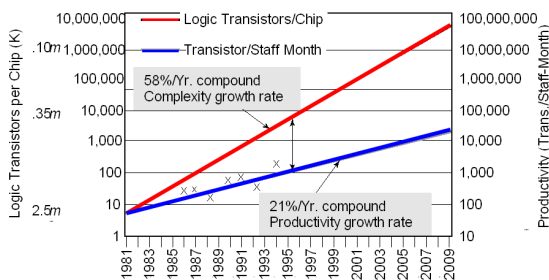


그림 1. 칩의 복잡도 증가와 설계 생산성의 상관울 (Chandrakasan, 2003 [1]).

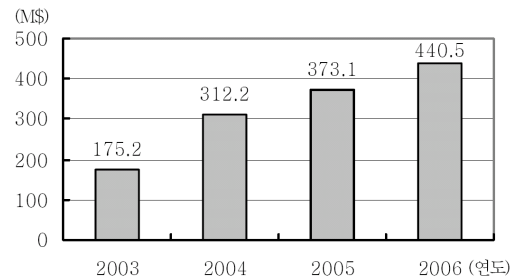
Fig. 1. Relation between the increase of chip complexity and the design productivity.

II. 해외 IP 개발 동향

캐나다의 경우 2001년도부터 Natural Sciences and Engineering Research Council에서 연 9.3백만 캐나다달러를 SoC 개발에 지원하고 있다. 대만의 경우 2002년 1월부터 대만정부의 산업개발국에서 SoC design initiative를 추진하는 계획을 발표하였다. 벨기에의 IMEC는 약 1000억원의 예산을 가지고 SoC 설계방법론, CAD 연구 등에 투자하고 있으며, 스코틀랜드의 Alba Center는 SoC 설계 인력양성 전문학위과정을 운영하고 있다.

범 세계적으로 IP 시장은 2003년에 10억 달러를 돌파하였으며, 2006년에 약 17.7억 달러로 매우 급성장세를 보이고 있다. 저전력 프로세서 특성으로 전세계 IP 시장의 25% 이상을 점유하고 있는 ARM 사는 마이크로프로세서를 주 제품으로 매년 20% 이상의 성장률을 기록하며 전세계 IP 시장을 주도하고 있으며 (그림 2), 전체 매출액에서 라이선스 수입이 46%, 로열티 수입이 45% 정도를 차지하고 있다. 또한, 아날로그 혼성 신호 분야에 돋보이는 회사는 1997년 2월 EU의 지원을 받아 포르투갈에 설립된 ChipIdea라는 회사이다. ChipIdea는 아날로그 IP 분야 매출 세계

1위 기업으로, 전세계 15개 이상의 파운드리와 40종의 폭넓은 공정기술을 지원하고 있으며, 수요자의 90% 이상이 수정없이 IP를 재사용하며, 10% 정도가 일부 수정하여 이용함으로써 TTM (time to market)을 단축시켜 부가가치를 극대화하고 있다 (그림 3). 본 연구에 동기를 부여하게 된 미국의 CAST 회사는 특히 한국에 다량의 IP를 수출하고 있으며, 일본 캐나다를 비롯한 전세계에 프로세서 코어를 비롯한 다양한 시스템 반도체 IP를 수출하고 있다 [2].



<자료>: Gartner, 2007. 5.

그림 2. ARM 회사 매출 현황.

Fig. 2. Trend of market sales of ARM company.

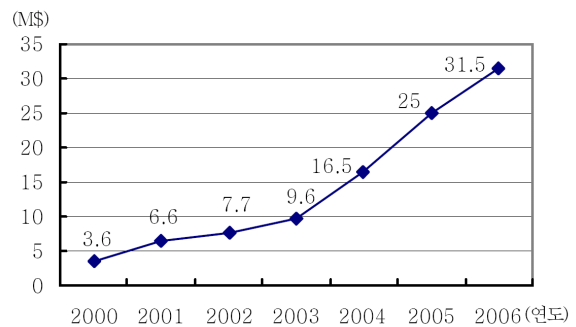


그림 3. ChipIdea 회사 매출 현황.

Fig. 3. Trend of market sales of ChipIdea company.

미국에서는 1996년 IP를 이용한 SoC 설계의 표준화 작업을 목적으로 VSIA라는 단체를 설립하였다. VSIA는 IP quality, IP protection, IP transfer, R&D 등 4개 워킹그룹으로 구성되어 있으며, IP 품질 표준, IP 보호 표준, IP 전달물 표준, IP 설계 표준 등을 표준화 대상으로 활발히 운영되고 있다. SPIRIT은 세계 주요 EDA 개발 회사들이 주축이 되어 만든 단체로 IP core의 통합과 검증을 EDA 툴에서 용이하게 하기 위한 규격을 책정하는 것을 목적으로 2006년도에 IP 인터페이스 표준안을 발표하였다. 또한 IP 거래를 위한 유통기관으로는 프랑스의 D&R (Design & Reuse)이 있으며, 대만의 IP mall, 일본의 IPTC 등이 있어 양질의 IP들이 지적 재산권의 보호를 받으며 정당한 가치를 인정받는다.

III. 국내 연구 개발 동향과 문제점

한국전자통신연구원 (ETRI)에서는 시스템반도체 진흥센터를 통하여 상용 IP 공동활용 지원, 맞춤형 IP 비용 지원, 국내 파운드리 하드 IP 구축 지원 등 IP 지원 프로그램을 운영하고 있다. 상용 IP 공동 활용 지원은 시급성과 파급효과가 큰 상용 IP를 도입하여 국내 중소 SoC 설계 전문업체의 공동 활용을 지원하는 사업을 가장 활발하게 진행하고 있다. 하지만, 속을 들여다 보면 실제로 공동 활용하는 IP는 거의 대부분이 로열티를 지불해야 하는 수입 IP들이었다 (그림 4) [3].

산업자원부의 경우 전자부품연구원 (KETI) so IP/SoC 지원센터를 설립하여 국내 반도체 IP 유통기반 구축 및 파운드리 활성화 지원을 목적으로 2003년부터 2007년까지 연간 10억원 규모의 지원을 받아 운영된 바 있다. 하지만 2009년 현재는 형태만 있을 뿐 기능을 제대로 하지 않고 있고 후속 조치도 보이지 않는다 [4].

특허청의 경우는 IP 유통기반 조성사업의 1단계 수행기관으로 SIPAC (반도체 설계자산연구센터)을 선정하여 국내 IP DB 구축 및 유통을 목적으로 2001년부터 5년간 총 48억을 지원하여 IP 평가/검증 시스템을 구축하여 운영하였으며, 2006년도 이후 2단계 사업 수행기관으로 KIPEX를 선정하여 국내에서 거의 유일하게 IP 활성화를 위한 지원을 수행하는 기관이며 2009년 현재 국내 IP 402종 이상을 포함하여 약 3330 종의 IP를 보유하고 있고, 2007년까지 20건의 IP 거래를 증개한 실적을 가지고 있다.

여기서 생각할 수 있는 문제점을 발견할 수 있

다. 위 그림 3에서 많이 사용되는 Interface IP나 Encryption IP들이 KIPEX에 엄연히 등록되어 있다. 왜 ETRI의 시스템반도체 진흥센터는 특허청 KIPEX에서 공급하는 IP를 사용하지 못하고 비싼 로열티를 지불해야 하는 수입 IP를 공급해야만 하는 것일까? 해답은 너무나도 성급한 국내 연구 환경의 분위기에서 찾을 수 있다. 앞서 설명했듯이, IP라는 개념을 도입하여 설계물을 만들 때는 단순히 기능만을 검증하여서는 IP로 인정 받을 수가 없다. KIPEX에 등록된 IP들은 대부분 IP 설계에 대한 연구과제의 결과물이 아니라, 일반 연구과제의 결과물을 최대한 빠르게 IP라고 주장하여 등록한 것이 대부분이기 때문이다.

여기서 알 수 있듯이, 반도체 설계물의 IP는 단순히 설계과제를 수행하다 보면 생기는 결과물이 아니라, 미리 계획하고 철저한 준비 하에 충분한 시간을 가지고 검증하여 얻을 수 있는, 일단 얻게 되면 파급효과가 매우 큰, IT-SoC의 필수적인 설계요소인 것이다. 다시말해서, IP를 얻기 위해서는 IP 기술에 대한 연구와, 그 IP를 설계하는 기술이 병행하여 이루어져야 한다.

IV. 국내 연구개발의 필요성

국내에 특허청 산하 KIPEX 반도체 설계재산 유통센터가 설립되어 우리기술로 개발된 연구물들이 차츰 IP로 등록이 되고 있다. 하지만, IP 구현기술에 대한 준비 없이 무차별로 등록에 급급하다보니 실제 재사용 가능한 국산 IP는 극소수에 달한다.

• 기타 상용 IP

구분	IP 명	사용료(원)	사용정보
Interface IP	USB 2.0 Device Controller 외 7종	548,000 ~5,250,000	해당 기업의 단일 품목에 한해서만 Sub-license 가능 FTD 사에 IP 1종당 250만원 지불 CAST 사에 IP 1종당 250만원 지불 클로트렉스 사에 IP 1종당 250만원 지불 양산시 로열티 없음
Multimedia IP	H,264	3,710,000	해당 기업의 단일 품목에 한해서만 Sub-license 가능 엠엠칩스 사에 IP 1종당 Encoder나 Decoder일 경우 5천만원, Codec일 경우 7천5백만원 지불 양산시 로열티는 해당 \$0.1임(100K까지는 무료)
	Lossless JPEG Encoder	3,620,000	해당 기업의 단일 품목에 한해서만 Sub-license 가능 CAST 사에 IP 1종당 250만원 지불 양산시 로열티 없음
Encryption IP	AES	1,130,000	해당 기업의 단일 품목에 한해서만 Sub-license 가능 CAST 사에 IP 1종당 250만원 지불 양산시 로열티 없음

그림 4. 2009년 현재 ETRI 시스템반도체 진흥센터에서 공급하는 IP 중 일부 [3].

Fig. 4. A portion of Intellectual Properties being supplied through ETRI system IC promotion center as of 2009..

이를 해결하기 위한 적절한 방법 중 하나로 제안하는 연구는 현재 시스템반도체 진흥센터에서 로열티를 감수하면서 공급하고 있는 보안 코어인 AES (Advanced Encryption Standard)를 IP로 제작하는 것이다.

AES는 2001년에 차세대 암호 표준으로 인정받은 Rijndael 암호 알고리즘이다. 이 암호 알고리즘의 암호화 비도는 이전 세대 DES (Data Encryption Standard) 암호 키를 1초에 계산할 수 있는 컴퓨터가 있다고 가정할 때 이 컴퓨터로 149*1012 년 동안 계산하여도 풀리지 못할만큼 경우의 수가 다양한 암호 시스템이며, 실제적으로는 2020년까지 안전하다고 인정을 받은 바 있다 [5].

AES는 비밀키 암호 알고리즘으로 공개키 암호 알고리즘보다 구현면적이 작아 대부분의 어플리케이션에 활용될 수 있다. 응용 분야로는 보안 네트워크 라우터, 무선통신기기, 보안데이터 저장장치, 보안 감시카메라, 보안 화상통신 등 네트워크와 통신이 발달하면 할수록 필수 불가결한 시스템이면서 동시에 하드웨어로 구현되어야 복잡한 계산을 사용자가 불편을 느끼지 못하고 수행할 수 있다. 이러한 차세대 정보통신기기는 대부분 플랫폼 기반의 임베디드 시스템의 형태를 가지고 있고, 변화속도가 매우 빠르기 때문에 이의 컴포넌트 역할을 수행하는 AES는 반드시 IP 형태로 이루어져야 하며, 그 IP는 반드시 국내에서 개발되어야 로열티의 낭비가 없을 것이다.

V. 결 론

SoC 설계기술은 설계자에게 다양한 기술이 요구된다는 점에서 다소 어려운 기술이라고 할 수 있다. 즉, 하드웨어 및 소프트웨어 설계 기술, 시스템 아키텍처, 반도체 상의 구현, 시뮬레이션, 검증 등 전반적인 시스템 설계 기술이 요구된다는 것이다. 하지만 IT839 정책에도 보이듯이 IT-SoC는 추후 정보 사회에 없어서는 안될 기술이며 시간을 가지고 차근차근 배워나간다면 어렵지 않게 SoC 설계 기술을 습득할 수 있다. 본문 마지막 부분에 제안한 바와 같이 실제 보안 임베디드 시스템 분야에 적용되는 AES 암호 알고리즘을 구현하고 전체 시스템에서 검증하고 또 IP로 등록하는 경험을 가진다면 빠르게 변해가는 시스템반도체 설계기술 중 첨단 기술을 습득할 수 있고 이를 바탕으로 SoC 엔지니어의 계층이 두터워질 것으로 기대되며 다시 한번 대한민국이 진정한 IT 강국으로 거듭날 수 있는 기반이 될 것이다.

그림 3에도 보이다시피 현재 상용화에 사용되는 IP들은 거의 대부분이 수입산이다. ARM과 같은 마이크로프로세서는 임베디드 시스템과 관련하여 전세계 점유율이 70% 이상 되므로 어쩔

수 없이 수입하여 사용한다고 하지만, 그 밖의 기능블럭들은 우리나라에서 수입을 해서 쓸 이유가 전혀 없다. AES와 같은 국내 제작이 가능한 IP를 국산화한다면 눈에 보이는 로열티 감소는 물론이고 나아가서는 수출도 고려해볼 수 있어 SoC 산업 발전과 국가 경제에 미치는 기여도가 매우 클 것이다. 이를 확장시킨다면 RSA, ECC 와 같은 공개키 암호 블록을 IP화 시킬 수 있을 것이며 이는 AES와 더불어 국내기업에게 기술이전 가치가 상당할 것이다.

산업체군으로는 보안 네트워크 라우터, 무선통신기기, 보안데이터 저장장치, 보안 감시카메라, 보안 화상통신에 적용될 수 있을 것이며, 소비가전 쪽으로는 IPTV, PDA, 휴대전화 등 대부분의 정보통신기기의 설계에 기반이 되는 플랫폼 기반의 임베디드시스템에 필수적으로 활용될 것이다.

참고문헌

- [1] Rabaey, J., Chandrakasan, A., Nikolic, B. (2003). Digital integrated circuits (2nd ed.).
- [2] <http://www.cast-inc.com/cores/aes-c/index.shtml>.
- [3] <http://www.asic.net/itsoc/index.jsp>.
- [4] http://www.keti.re.kr/home/cooperation/su_b08_01.asp.
- [5] NIST, Advanced Encryption Standard Questions and Answers.