
임베디드 시스템에 적용 가능한 범용 I/O 설계

문상국

목원대학교 전자공학과

Design of a General Purpose I/O Suitable for Embedded Systems

Sangook Moon

Mokwon University, Department of Electronic Engineering

E-mail : smoon@mokwon.ac.kr

요 약

본 연구에서는 임베디드 시스템, 특히 블루투스 베이스밴드에서 사용이 가능한 범용 I/O를 설계하였다. 제안하는 구조는 AMBA 버스구조의 APB 저전력 버스에 호환되도록 설계하였다. 임베디드 시스템에서 사용 가능한 범용 I/O를 인터럽트 소스로 사용될 수 있어야 한다. 본 연구에서는 에지 민감 방식과 레벨 민감 방식 모두를 고려하여 인터럽트를 수용할 수 있도록 설계하였고, 동작 폴라리티를 선택할 수 있어 임베디드 시스템에 유연하게 적용될 수 있도록 고려하였다. 설계한 범용 I/O 모듈은 자동합성하여 P&R을 수행하였다. 결과물은 Altera FPGA로 구현하였으며 25MHz에서 정상 동작하였다.

ABSTRACT

In this contribution, we designed a general purpose input/output (GPIO) suitable for embedded systems, especially for Bluetooth baseband. Proposed architecture is compatible for the APB bus in AMBA bus architecture. General purpose I/O should be used as multi-functional and versatile interrupt sources. We considered the edge-sensitive mode as well as the level-sensitive mode for acquiring the interrupt sources. Also, we provided an option to select the operation polarity for flexible application to the embedded systems. The designed GPIO module was automatically synthesized, placed, and routed. Implementation was performed through the Altera FPGA and well operated at 25MHz clock frequency.

키워드

임베디드시스템, 베이스밴드, GPIO

1. 서 론

블루투스 기술은 작고 저렴한 가격, 저전력 소모로 근거리 송수신기를 소형 이동형 디바이스에 직접 또는 어댑터를 통해 탑재되어 무선 환경을 제공하는 무선 통신 규약 중 하나이며, IEEE 802.15에 표준화되어 있으며 현재 버전 1.2까지 발전하였다. 무선 환경은 세계적으로 이용이 가능한 전역 주파수 대역인 2.4Ghz 밴드를 이용하고 모드에 따라 약 700kbps 까지의 전송 속도를 지원하며 3개의 음성 채널을 지원한다. 또한 이동성을 고려하여 다양한 전력 소비 모드도 가지고 있다. 도달 거리에 따라서도 지원 가능한 거리를 나누어 각각 다른 모드로

동작할 수 있다. 1994년 에릭슨의 이동통신그룹에서 휴대폰과 주변기기들간의 소비전력이 적고 가격이 저렴한 무선 인터페이스를 연구하기 시작한 것이 그 시초이다. 현재 블루투스 SIG에 참여하고 있는 회사들은 모토로라, 마이크로소프트, 루슨트 테크놀로지, 3COM과 설립 그룹인 에릭슨, 노키아, IBM, 도시바로 구성되어 있다.

블루투스의 구조는 물리층을 규정하는 RF, 호핑 패턴 및 통신 제어를 담당하는 베이스밴드, 패킷의 구성을 규정하는 링크 매니저, L2CAP과 상위 호스트간의 인터페이스를 규정하는 HID와 RFCOMM으로 나누어진다.

베이스밴드는 AMBA 버스 아키텍처 기반으로

구성되었으며, 슬레이브 모듈 중 하나로 GPIO가 구성된다. GPIO는 속도에 민감하지 않기 때문에 APB 부분에 위치하며 세팅에 따라 인터럽트 소스로 동작할 수 있어야 한다. 인터럽트 제어기가 양의 값에 기반한 (active-high) 신호에 의해서만 제어되기에 유연성이 떨어지는 것에 비해 GPIO는 다수의 제어 레지스터를 설정하여 자유롭게 구현할 수 있는 장점이 있어 입력 극성, 에지-레벨 선택을 가능하게 구현할 수 있다. 본 논문에서는 유연한 방식의 GPIO를 FPGA로 구현하여 칩 레벨의 포스트-레이아웃 레벨에서 시뮬레이션 하여 정상적인 동작을 검증하였다.

II. 블루투스 베이스밴드

그림 1은 블루투스 베이스밴드의 일반적인 블록 다이어그램이다. 베이스밴드의 세부 블록은 아래와 같이 세분화된다.

- RF 인터페이스
- LMP 인터페이스
- 홉 선택 제어기
- ACL & SCO 링크 제어기
- HEC, FEC 제어기
- 액세스코드 상관기
- 데이터 화이트닝
- 암호화
- 인증
- 오디오 인터페이스
- 클럭 복원과 동기화 모듈
- 채널 제어기
- RX/TX 버퍼와 레지스터

그림 오른쪽에는 RF 모듈이 존재하여서 2.4 GHz ISM 밴드의 주파수를 변조하는 역할을 수행하고, 이로 받은 데이터들은 아래 부분의 타이밍 복원 회로에 의해 1MHz의 샘플링 형식에 맞는 데이터의 스트림으로 입력된다. 입력된 데이터들은 먼저 로우패스 필터를 통과하여 노이즈를 제거하면서 신호의 수행 사이클에 충실히 번역되어 베이스밴드 내로 전달된다. 이 때 64비트 블록 단위로 전송되는 데이터는 데이터의 싱크 검색기에 의해 신호의 문자열이 '1010' 또는 '0101' 인지를 감별하여 그것이 데이터 패킷의 시작인지를 인지한다. 성공적으로 인지되어 전달된 데이터는 일정한 블록 형태의 병렬 데이터로 변환되고 변환된 데이터는 헤더와 페이로드 부분으로 나뉘어 각각의 에

러 정정 블록으로 전달된다. 헤더 에러 검출 블록에서는 스펙에 정의된 헤더의 에러를 검출하는 알고리즘을 이용하여 헤더의 에러를 검출하여 이후를 진행하고, 페이로드 부분은 화이트닝/디화이트닝 블록에 의해 스크램블링 되었던 데이터들이 의미있는 값을 가지면서 FEC (Forward Error Check)의 세가지 모드 (1/3, 2/3, 3/3)에 의하여 에러를 다시 검출하고, [1][2] 간단한 에러 복구 메커니즘에 의해 복구된 데이터는 헤더와 페이로드로 분리되어 베이스밴드 내 메모리에 데이터 블록으로 각각 저장된다. 통신 패킷의 종류는 SCO (Synchronous Connection Oriented)와 ACL (Asynchronous Connection Oriented) 두 종류로 나뉜다. SCO 패킷은 슬롯을 할당하여 주로 음성통신과 같은 어플리케이션에 사용되고, ACL은 유연성을 가지는 데이터 패킷들을 전송하는데 주로 사용된다 [3].

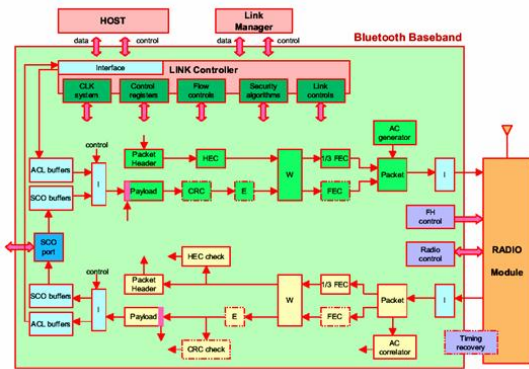


그림 1. 블루투스 베이스밴드 블록 다이어그램
Fig. 1. Bluetooth baseband block diagram

III. GPIO 모듈

GPIO는 2종류 A, B 포트의 입력을 받아 각각 포트에 대한 8비트 출력과 인터럽트 신호를 출력하며, 8비트 양방향 버스를 가지고 입력핀과 출력핀의 범용 I/O 역할을 수행하며 전체적인 구조는 그림 2와 같다. 내부적으로 Gpiosub8이라는 하위 모듈 두 개로 구성되어 있으며, 각 모듈은 2개의 포트를 지원한다. 또한, SPI 모듈과 핀을 공유하게 하여 핀을 절약하도록 설계하였으며, SPI가 동작하면 리셋이 걸리도록 설계하였다. Gpiosub8 모듈은 GPIO가 실제로 동작하는 데 필요한 레지스터로 구성하였다. 8비트 상태 레지스터에 대한 입력으로는 데이터, 방향, 마스크, 에지, 클리어, 극성 등

에 대한 상태를 플립플롭 상태로 저장할 수 있도록 한다. Gpiosub8에 대한 블록 다이어그램을 그림 3에 보인다.

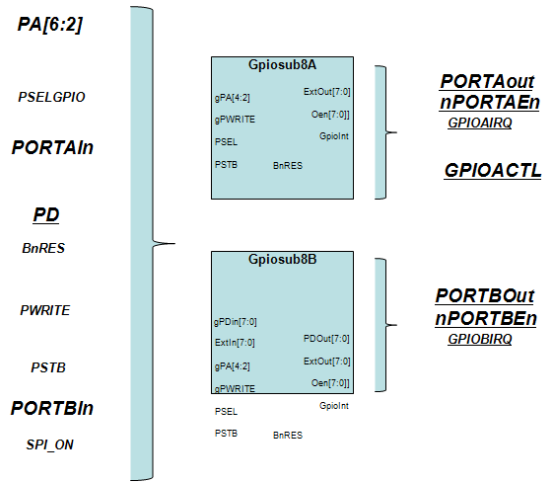


그림 2. GPIO 상위 모듈 블록도
Fig. 2. GPIO top module block diagram

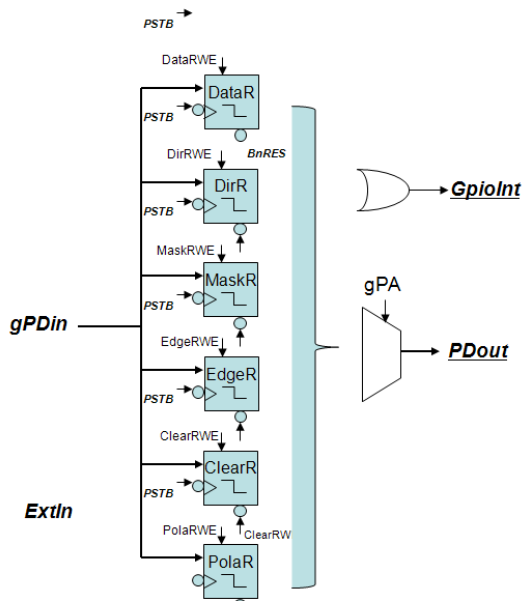


그림 3. Gpiosub8 내부 구조
Fig. 3. Gpiosub8 internal design

IV. 구현 및 시뮬레이션

GPIO 회로는 HDL을 사용한 탐다운 설계방식을 사용하였다. 회로 소자의 개수가 많지 않기 때문에, 합성 옵션으로 ungroup 옵션을 사용하여 모든 세부 모듈을 최하위 게이트 레벨로 풀어서 합성하였다. FPGA는 Altera StratixII를 사용하였고,

Altera에서 제공하는 QuartusII 자동 합성기를 사용하였다. 시뮬레이션의 최악 조건은 2.3V, 섭씨 100도이다.

검증은 C 프로그램으로 구현한 good model의 GPIO 모듈의 출력과 HDL 시뮬레이터에서 발췌한 결과값이 일치하는지를 1만개의 테스트벡터로 확인하였다. 표 1은 GPIO의 주요 역할을 수행하는 레지스터에 대한 크기와 읽기/쓰기 권한, 기본 값을 나타낸다. 각 포트 A, 포트 B에 대해 8비트 데이터 레지스터가 존재하며, 인터럽트 매스킹, 인터럽트 상태, 인터럽트 에지의 모드, 인터럽트 클리어, 인터럽트의 극성을 설정하게 하여 다양한 모드 설정을 가능하도록 하였다.

표 1. 설계된 GPIO 레지스터 요약
Table 1. GPIO register summary

Address	Name	Width	R/W	Default
0x8002.3000	PADR	8	R/W	0x00
0x8002.3004	PADDR	8	R/W	0xff
0x8002.3008	PAIM	8	R/W	0x00
0x8002.300c	PAIS	8	R	0x00
0x8002.3010	PAIE	8	R/W	0x00
0x8002.3014	PAIC	8	W	0x00
0x8002.3018	PAIP	8	R/W	0x00
0x8002.301c	GPIOAMUXCtl	7	R/W	0x00
0x8002.3020	PBDR	8	R/W	0x00
0x8002.3024	PBDDR	8	R/W	0xff
0x8002.3028	PBIM	8	R/W	0x00
0x8002.302c	PBIS	8	R	0x00
0x8002.3030	PBIE	8	R/W	0x00
0x8002.3034	PBIC	8	W	0x00
0x8002.3038	PBIP	8	R/W	0x00

V. 결론

GPIO란 다용도 목적으로 사용되는 입출력핀이라고 말할 수 있는데, GPIO를 이용해서 키입력을 받을수도 있고 특정Device를 제어할 수 있고, 소프트웨어에서 어떤 특정한 상황이 일어났을때 어떤 특정장치가 동작하게 할 수 있는 등 임베디드 시스템에 필수적으로 사용되는 다용도 입출력으로 사용할 수 있는 일종의 인터럽트 모듈이다.

본 연구에서는 임베디드 시스템, 특히 블루투스 베이스밴드에서 사용이 가능한 범용 GPIO를 설계하였다. 제안하는 구조는 AMBA 버스구조의 APB 저전력 버스에 호환되도록 설계하였다. 본 연구에서는 에지 민감 방식과 레벨 민감 방식 모두를 고

려하여 인터럽트를 수용할 수 있도록 설계하였고, 동작 폴라리티를 선택할 수 있어 임베디드 시스템에 유연하게 적용될 수 있도록 고려하였다. 설계한 범용 I/O모듈은 자동합성하여 P&R을 수행하였다. 결과물은 Altera FPGA로 구현하였으며 25MHz에서 정상동작하였다.

참고문헌

- [1] Das, A. et al., "Adaptive link-level error recovery mechanisms in Bluetooth," Personal Wireless Communications, 2000 IEEE International Conference on , 17-20 Dec. 2000 pp. :85~89
- [2] Cheol-Hee Park et. al., "Design and implementation of error control algorithms for Bluetooth system: open-loop and closed-loop algorithms," Consumer Electronics, 2000. ICCE. 2000 Digest of Technical Papers. International Conference on , 13-15 June 2000, pp. 302~303
- [3] <http://www.bluetooth.com>