자체 바이어스를 갖는 Folded Cascode OP Amp를 사용한 Single Pixel Photon Counter 설계

장지혜* · 황윤금** · 강민철* · 전성채** · 허영** · 하판봉* · 김영희*

*창원대학교, **한국전기연구원

Design of a single-pixel photon counter using a self-biased folded cascode operational amplifier

Ji-Hye Jang* · Yoon-Guem Hwang** · Min-Cheol Kang* · Sung-Chae Jeon** · Young Huh** · Pan-Bong Ha* · Young-Hee Kim*

*Changwon National University, **KERI

E-mail : youngkim@changwon.ac.kr

요 약

본 논문에서는 자체 바이어스가 되는 Folded Cascode CMOS OP Amp를 이용하여 싱글 픽셀 포톤 계수기 회로를 설계하였다. 전압 바이어스 회로가 필요 없으므로 싱글 픽셀의 레이아웃 면적을 줄이고 전류 소모를 줄일 수 있다. 매그나칩 반도체 0.18㎛ CMOS 공정을 이용하여 설계된 CSA (Charge Sensitive Amplifier)의 신호 전압은 이론치인 151mV이 근접한 138mV로 simulation되었다. 그리고 싱글 픽셀의 레이아웃 크기는 100㎛ × 100㎛이다.

ABSTRACT

A single-pixel photon counter is designed using a folded cascode CMOS operational amplifier which is self-biased. Since there is no need for a voltage bias circuit, the layout area and power consumption of the designed counter are reduced. The signal voltage of the designed charge sensitive amplifier (CSA) with the MagnaChip 0.18㎛ CMOS process is simulated to be 138mv, near the theoretical voltage of 151mV. And the layout area of the designed counter is 100㎛ × 100㎛.

Key words

X-ray image sensor, photon counting, single pixel, self-biased, folded cascode operational amplifiers

Ⅰ. 서 론

X-ray 이미지 센서는 X-ray를 통해 피사체 정보를 검지하여 전기적인 영상신호로 변환하는 장치이다. 최근 의료영상 저장전송 시스템 (PACS : Picture Archiving Communication System) 구축이 요구되면서 이미지 센서로부터 획득한 영상을 필름으로 현상하지 않고 컴퓨터에 저장, 전송하기 위해서는 의료 영상을 디지털화 하는 것은 필수적이다 [1].

디지털 X-ray 영상센서는 크게 전하축적형 방식 (Integration mode)과 포톤 계수형 방식 (Photon Counting mode)으로 나눌 수 있다[2]. 전하축적형

영상센서는 전자-전공 쌍을 축적할 때 포토다이오드 (Photo Diode)의 접합 누설전류 등이 함께 축적되므로 양질의 영상을 얻기 위해서는 많은 방사선양이 필요하게 된다. 반면 포톤 계수형 영상센서에서는 threshold 에너지 이하의 노이즈는 저장하지 않으므로 포톤 계수형 영상센서는 전하축적형 영상센서보다 상대적으로 높은 SNR (Signal-to-Noise Ratio)을 얻을 수 있고 방사선의 양 또한 줄일 수 있는 장점이 있다.

기존의 포톤 계수기는 바이어스 전압 회로를 사용한 Folded Cascode CMOS OP Amp [3]는 2D 배열인 power-up time을 만족하게 하기 위해서는 바이어스 전류가 증가하는 문제가 있다.

본 논문에서는 전압 바이어스 회로가 필요 없는 자체 바이어스가 되는 Folded Cascode CMOS OP Amp를 이용하여 싱글 픽셀 포톤 계수기 회로를 설계하였다. 자체 바이어스가 되는 Folded Cascode CMOS OP Amp를 사용한 CSA의 신호 전압은 138mV로 이론적인 계산치인 151mV에 근접한 것을 확인하였다.

II. 회로 설계

그림 1은 설계된 포톤 계수형 X-ray 영상 센서의 블록도이다. X-ray 영상 센서는 X-ray 검출기 (Detector)와 Readout Chip으로 구성되어 있고 이들 칩은 범프 본딩 (Bump Bonding)을 통해 연결된다. X-ray 검출기의 Cathode는 바이어스 전압인 VHH (High Bias Voltage)에 연결되어 있고 Anode는 범프 본딩 노드에 연결되어 있다. Readout chip용 싱글 픽셀은 CSA (Charge Sensitive Amplifier), 비교기 (Comparator) 그리고 계수기 (Counter)로 구성되어 있다. CSA의 출력 펄스 전압인 V_{PREAMP}와 외부에서 인가해 주는 V_{THR} (threshold voltage)을 비교하여 V_{PREAMP} 펄스 전압이 V_{THR} 보다 낮을 경우에만 High에서 Low로 디지털 펄스 신호를 Counter로 보내고, Counter 회로에서는 디지털 펄스 신호를 계수하여 디지털 코드로 출력한다. Photo diode에서 발생되는 Dark Current에 의한 noise를 최소화하기 위해 그림 1에서와 같이 X-ray Detector에서 사용되는 Photo Diode와 같은 Reference Photo Diode를 사용하여 dark current compensation 회로를 추가되어 있다. 이 회로는 Reference Photo Diode에 흐르는 Idark (dark current) 만큼 Preamplifier의 V_{IN} 노드에서 빼주어 dark current를 compensation 하므로 Low Noise CSA를 구현할 수 있다 [2].

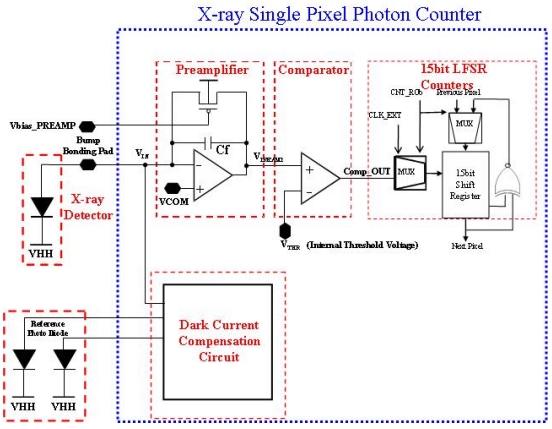

그림 1. 포톤 계수형 영상센서 블록도.

X-ray Photon에 의해 Photo Diode의 depletion region 내부에선 EHP가 발생되며, 이 중 hole charge pulse가 Anode인 V_{IN} 노드에 collection된다. OP amp의 V_{IN} 노드 전압은 virtual ground 개념에 의해 OP amp의 positive 입력 전압인 VCOM(=VDDA/2) 전압과 같다. 그림 1의 CSA 회로에서 feedback 저항이 무한대인 경우 OP amp의 negative 입력 노드로의 입력 전류가 0이므로 hole charge pulse에 의한 photo diode 전류는 feedback capacitor Cf로 흘러 Cf에 integration되어 V_{PREAMP}는 -Qs/Cf의 signal voltage(△Vs)가 나타난다. Cf에 병렬인 피드백 저항은 PMOS 트랜지스터(MP1)를 이용하여 구현하였다. 피드백 저항인 PMOS 저항은 feedback capacitor Cf에 병렬로 연결되어 있어서 출력 V_{PREAMP}는 Cf · Rf의 time constant를 가지고 positive 입력 전압인 VCOM level로 discharging하게 된다. 결론적으로 그림 1의 CSA는 X-ray detector의 V_{IN} 노드로 주입되는 hole charge pulse를 integration하여 수십 ns의 펄스폭을 가지는 signal voltage로 바꾸어 준다.

CSA 회로에 전압 바이어스 회로를 갖는 Folded Cascode CMOS OP Amp 회로 [3]를 사용한 경우는 저전압에서 사용하기기 유리하고 별도의 주파수 보상용 커패시터가 필요로 하지 않는 장점이 있다. 그림 2(b)는 그림 2(a)의 전압 바이어스 회로의 바이어스 전압을 이용한 Folded Cascode CMOS OP Amp 회로를 보여주고 있다. 그런데 그림 2의 Folded Cascode CMOS OP Amp를 이용하여 2D 픽셀 어레이를 구성하는 경우 각 픽셀마다 그림 2(a)의 전압 바이어스 회로가 필요하므로 layout 면적이 커지고 전압 바이어스 회로에서의 전류 소모가 문제가 될 수 있다 [4].

그래서 본 논문에서는 CSA 회로에 그림 3의 자체 바이어스가 되는 OP amp를 사용하였다.

NMOS 트랜지스터인 MN1, MN2, MN3는 기본 차동 증폭기이다. 그리고 MP1~MP4, MN4~MN6는 Folded Cascode Current Mirror 형태로 구성되어 있다.

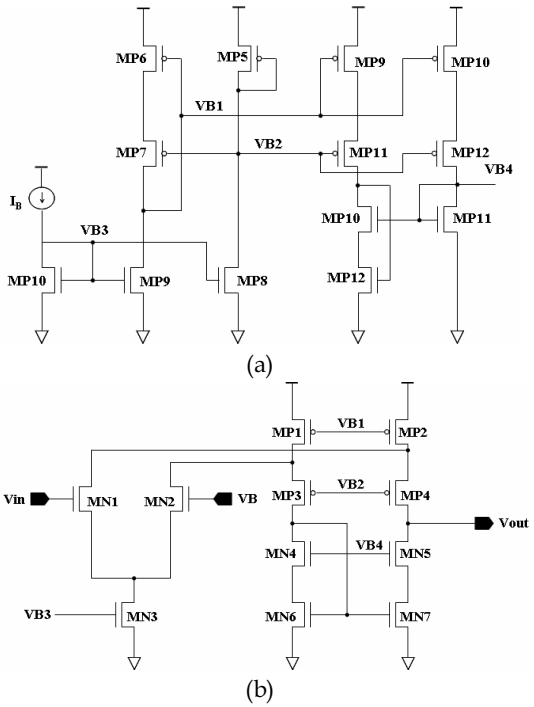

그림 2. (a) 전압 바이어스 회로 (b) 전압 바이어스를 이용한 Folded Cascode CMOS OP Amp 회로.

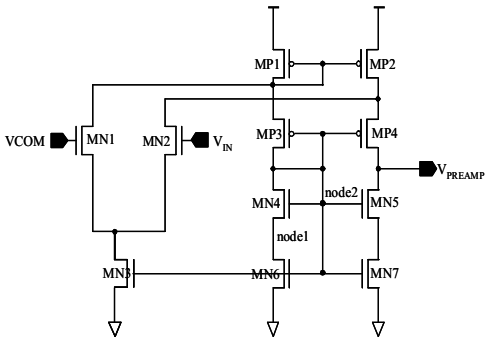

그림 3. 자체 바이어스가 되는 Folded Cascode CMOS OP Amp 회로.

그림 4는 입사된 X-ray 포톤의 에너지양에 따른 CSA의 출력전압 파형을 보여주고 있다. 그리고 그림 5는 X-ray 포톤 에너지양에 따른 CSA의 signal voltage 곡선이다. 그림 1의 회로에서 Cf는 17.6fF이고, 60KeV에서 signal charge Qs는 2.65fC이므로 이론적인 signal voltage △Vs(=Qs/Cf)는 151mV이다. 그림 5의 시뮬레이션 결과에서 signal voltage는 138mV이므로 이론치인 151mV에 근사한 것을 볼 수 있다.

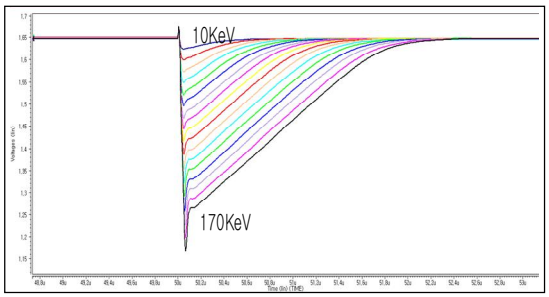

그림 4. 입사된 X-ray Photon 에너지양에 따른 CSA의 출력전압 파형.

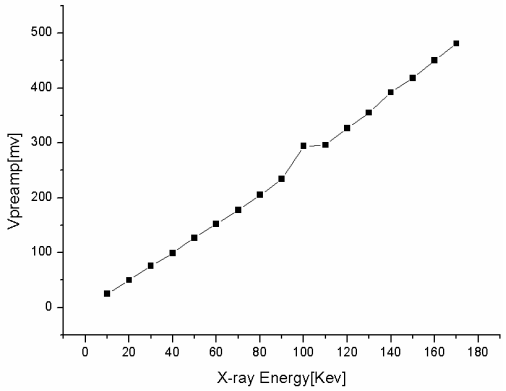

그림 5. X-ray 포톤 에너지양에 따른 CSA의 signal voltage(△Vs).

그림 6은 Internal threshold voltage generator 회로도이다. VCOM의 기준전압인 Vref_VCOM (=VDDA/2)을 PMOS Diode Divider를 이용하여 먼저 만들고, 입력 전압인 Vref_VCOM 전압을 구동 능력이 큰 Voltage Follower를 이용하여 VCOM을 만들어 주게 된다. V_{THR} 전압 (VCOM - R・I)은 그림 1의 CSA 기준전압으로 사용된다. 그림 7의 모의실험 결과에서 보는바와 같이 CSA의 출력 전압인 V_{PREAMP}에 전압 펄스가 들어오면 comparator에서는 V_{THR} 전압과 비교하여 V_{THR}보다 낮으면 싱글 포톤이 들어온 것으로 판단하여 Comp_OUT 노드에 Low에 해당하는 펄스를 내보낸다.

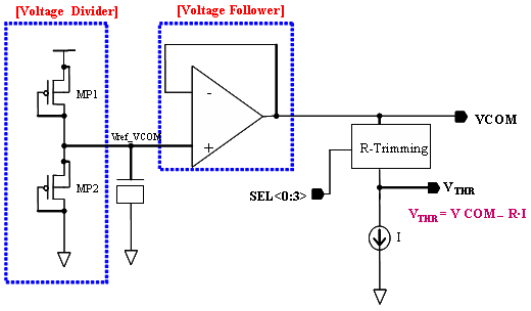

그림 6. Internal threshold voltage generator 회로.

그림 8은 LFSR Counter 회로도로서 N(=15) 개의 D Flip-Flop과 Exclusive-NOR Gate로 구성되어 있다. N bit Counter일 경우에는 최대 2^N-1까지 Counting 할 수 있다 [4]. LFSR Counter는 고속 Counting이 가능하며, Layout 면적이 작으므로 Photon Counter로 적합하다. CNT_ROb 신호가 High이면 32767까지의 counting 하고, Low이면 CLK_EXT에 의하여 싱글픽셀간의 데이터를 전달하여 카운터 값의 데이터를 리드아웃 하는 회로가 된다. 그림 9는 LFSR Counter의 시뮬레이션 결과 파형을 보여준다. 그림 10은 싱글 픽셀 포톤 계수기의 레이아웃 그림을 보여주고 있다. 그리고 싱글 픽셀의 레이아웃 크기는 100㎛ × 100㎛이다.

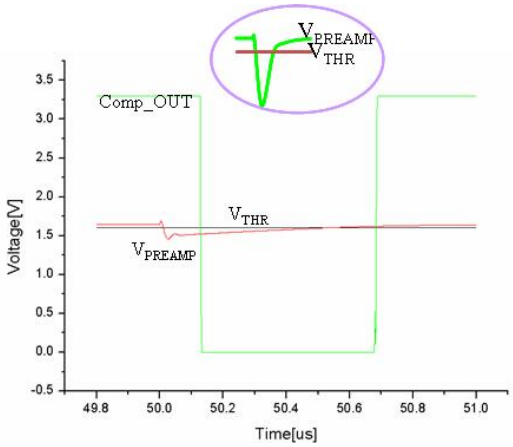

그림 7. 비교기의 출력 전압 파형.

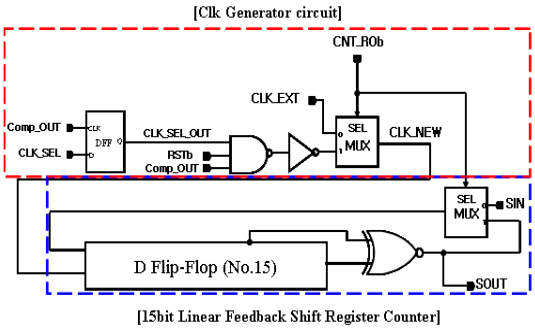

그림 8. 15비트 LFSR Counter 회로.

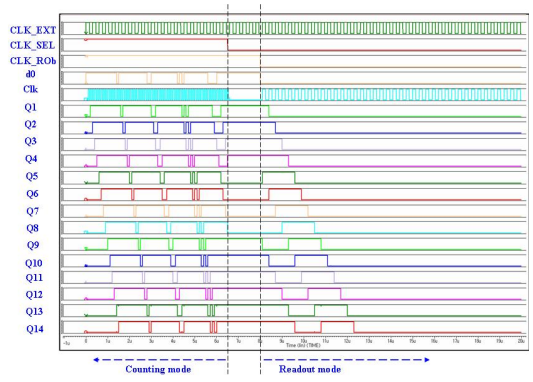

그림 9. LFSR Counter의 시뮬레이션 결과.

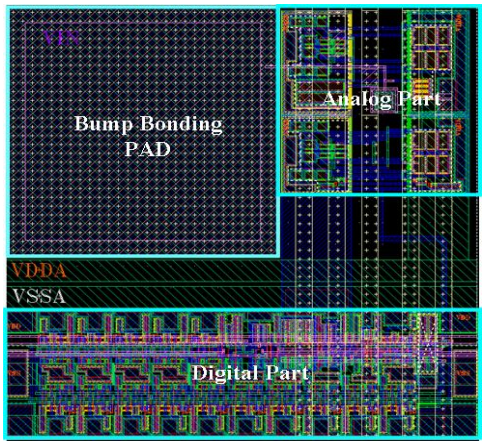

그림 10. 싱글 픽셀 포톤 계수기의 레이아웃 그림.

III. 결 론

본 논문에서는 디지털 의료 영상 및 진단 분야 그리고 산업용으로도 활용 가능한 싱글 픽셀 포톤 계수형 영상센서를 매그나칩 반도체 0.18㎛ CMOS 공정을 사용하여 설계하였다.

바이어스 전압 회로를 사용한 Folded Cascode CMOS OP Amp 회로를 사용한 포톤 계수기 회로에 비해 자체 바이어스가 되는 Folded Cascode CMOS OP Amp를 이용한 포톤 계수기 회로는 전압 바이어스 회로가 필요 없으므로 싱글 픽셀의 레이아웃 면적을 줄이고 전류 소모를 줄일 수 있다. 매그나칩 반도체 0.18㎛ CMOS 공정을 이용하여 설계된 CSA의 신호 전압은 이론치인 151mV이 근접한 138mV로 simulation되었다.

설계된 자체 바이어스가 되는 Folded Cascode CMOS OP Amp를 이용한 포톤 계수기 회로는 레이아웃 면적을 줄이고 전류소모를 줄이므로 대면적의 2D 포톤 계수형 영상센서의 개발에 중요한 요소기술이 될 것이다.

참고문헌

[1] 지은미, 김근섭, 이제호 et al., "의료영상 정보시스템," 전자공학회지, vol.20, no.6, pp.701-716.

[2] 백승면, 김태호, 강형근, 전성채, 진승오, 허영, 박무훈, 하판봉, 김영희, “X-ray 이미지 센서용 싱글 픽셀 포톤 카운터 설계,” 한국해양정보통신학회눈문지, vol.11, no.2, pp.322-329, 2007.

[3] 이승훈, 김범섭, 송민규, 최중호, CMOS 아날로그/혼성모드 집적시스템 설계(상), 시그마 프레스, 1999년.

[4] 황윤금, "포톤 계수 방식의 32 × 32 X-ray CMOS Image Sensor ROIC," MS Thesis, Changwon National University, Jan. 2009.