

## 단결정 태양전지 응용을 위한 AAO 실리콘 나노패턴 형성에 관한 연구

최재호, 이정택, 김근주

전북대학교

### Fabrication of Si Nano-Pattern by using AAO for Crystal Solar Cell

Jaeho Choi, Jung Tack Lee, Keunjoo kim

Chonbuk National University

**Abstract :** The authors fabricated the nanostructural patterns on the surface of SiN antireflection layer of polycrystalline Si solar cell and the surface of crystalline Si wafer using anodic aluminum oxide (AAO) masks in an inductively coupled plasma(ICP) etching process. The AAO nanopattern mask has the hole size of about 70~80nm and an average lattice constant of 100nm. The transferred nano-patterns were observed by the scanning electron microscope (SEM) and the enhancement of solar cell efficiency will be presented.

**Key Words :** Si solar cell, AAO nanopatterns, ICP process

### 1. 서 론

태양전지는 태양광 에너지를 광기전력 효과 (Photovoltaic Effect)를 이용하여 전기에너지로 변환시키는 소자이다. 따라서 태양광 에너지전지를 손실 없이 최대한 전기에너지로 변환시키는 것이 중요하다.

태양전지의 효율을 낮추는 여러 요인 중 가장 먼저 개선해야 할 요인은 태양전지의 표면의 반사손실이다. 현재 이 반사손실을 줄이는 방법으로 texturing과 anti-reflection coating 이 있다[1-2]. texturing은 전체 입사된 빛의 약 10% 정도 반사를 줄일 수 있으며 anti-reflection coating은 재료와 형상에 따라서 반사 정도가 달라진다[3-4]. 보통의 실리콘(Si) 태양전지는 texturing과 anti-reflection coating 형성하여 태양전지의 들어오는 빛의 3%이하로 빛 반사를 낮추고 있다.

태양전지 표면은 파라미드 구조의 texturing이 형성되어 있고 이 위에 anti-reflection coating이 형성되는데 보통 CVD(Chemical Vapor Deposition)법을 이용한 증착을 통하여 성장되기 때문에 texturing구조로 성장이 이루어진다. 이렇게 만들어진 태양전지의 표면구조는 빛을 반사하면서 진행방향을 바꾸어 주는 역할을 한다. 구조물의 각도가 커질수록 반사 횟수는 커지며 들어온 광을 빠져 나가지 못하게 한다. 하지만 이렇게 정해진 구조는 들어오는 빛을 거의 같은 경로를 거치며 이동시키고 같은 곳만이 빛의 계속된 damage를 받게 되어 태양전지의 수명에 큰 영향을 주게 된다.

빛은 photonic crystals과 같은 주기적인 나노단위의 패턴을 통과하면서 나노 회절 현상을 일으킨다. 즉 나노패턴 하나 하나가 새로운 광원으로써 효과를 나타내게 된다. 이러한 나노 회절은 빛을 분산하는 특성이 있다[5-6].

본 연구에서는 태양전지 표면에 주기적인 나노패턴을 만들어 빛을 분산시킴으로 국소적으로 계속된 빛의 damage를 줄여 태양전지의 수명을 늘리고 효율을 늘리는

연구를 하였다.

### 2. 실험

본 실험은 AAO(Anodic Aluminum Oxide)를 mask로 사용하여 태양전지 표면에 ICP(Inductively Coupled Plasma)를 이용하여 mask pattern을 전사하였다.

먼저 AAO는 알루미늄(Al)을 전기 화학적인 양극산화 공정을 이용하여 만들었다. 이때 전해액은 옥살산( $C_2H_2O_4$ ) 용액을 사용하였으며 3°C에서 40V에서 공정을 수행하였다. 최종적으로 장벽층 AAO를 인산( $H_3PO_4$ )용액을 사용하여 제거하여 mask로 사용할 구멍이 뚫린 channel형태의 AAO를 만들었다[5].

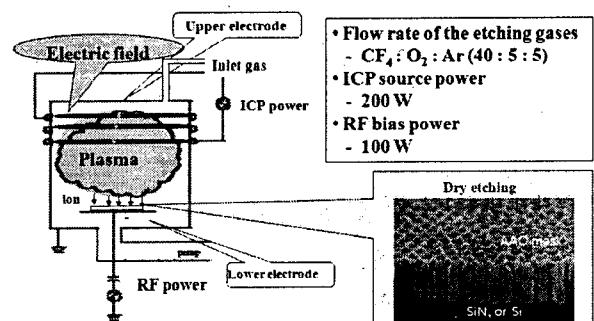


그림 1. ICP 식각 system

다음으로 이렇게 만들어진 AAO mask를 태양전지 표면에 붙인 다음 그림 1과 같은 ICP 공정을 이용하여 태양전지 표면에 AAO mask pattern을 전사시켰다. ICP 공정은 anti-reflection coating층인 SiN를 식각해주기 위하여 fluorine 계열의 gas인  $CF_4$ 를  $O_2$ 와 같이 사용하였다. 이때 챔버의 분위기 gas는 Ar이며 각 gas의 흐름은 40, 5 그리고 5sccm 이다. 공정을 수행한 ICP power는 200W이며 bias power은 100W이며 13초의 공정을 수행하여 25nm를

식각하였다.

마지막으로 태양전지 표면의 mask를 제거하였다.

### 3. 결과 및 검토

그림 2는 mask로 이용하기 위해 만든 AAO의 FE-SEM image이다. (A)는 AAO를 웃면에서 본 모습으로 구멍이 육방격자의 구조를 가지고 배열되어져 있는 모습을 볼 수 있으며 구멍과 구멍이 만나는 부분의 경우 인산에 의한 식각에 저항하는 정도가 다른 부위 보다 강하여 봉우리 형태로 남아 있는 모습이다. 이때 구멍의 직경은 70~80nm이며 격자간격은 100nm이다. (B)는 AAO mask의 cross-section으로 AAO가 channel의 형태로 구멍이 뚫려 있어 mask로 사용 가능한 것을 보여주며 두께는 약 317nm이다.

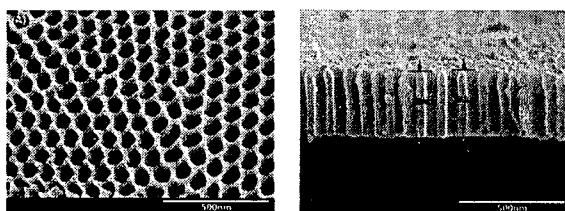


그림 2. 제조된 AAO mask의 FE-SEM image: (A) AAO mask의 표면, (B) AAO mask의 cross-section

그림 3은 다결정 태양전지의 표면에 그림 2의 AAO mask를 이용하여 pattern을 전사한 image이다. (A)는 texturing 후 anti-reflection coating 형성된 것으로 아무런 공정작업을 실행하지 않은 태양전지이다.

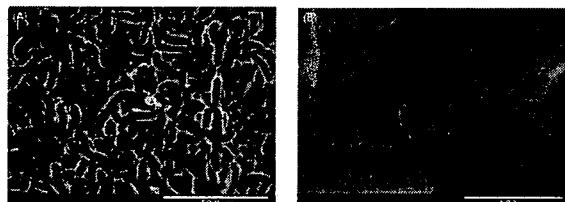


그림 3. 다결정 태양전지의 표면 image: (A) 공정을 하지 않은 표면, (B) pattern 형성된 10만배 확대한 image

(B)는 AAO mask의 pattern을 태양전지 표면에 전사한 것으로 10만배로 확대한 것이다. AAO mask가 남아 있던 부위만 식각되어지지 않고 구멍 부위와 마스크가 없던 anti-reflection coating 부위가 같은 높이로 식각되어졌고 이 때 식각된 깊이는 25nm이며 pattern된 구멍의 직경은 약 70~85nm 사이의 크기이다. AAO mask에 남아 있던 뾰족한 봉우리들이 없이 깨끗한 것을 볼 수 있으며 이는 AAO mask가 남아 있지 않고 모두 제거되어진 태양전지 표면이라는 것을 알 수 있다.

실제 태양전지의 효율이 변화가 있는지에 대해서는 향후에 전류, 전압을 측정하여 태양전지에 나노패턴이 미치는 영향에 대하여 파악하려 한다.

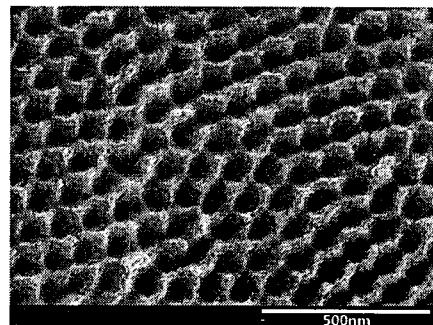


그림 4. 단결정 실리콘 기판위에 AAO mask를 이용하여 제작된 pattern image

그림 4는 pn-junction이 형성되어져 있지 않은 단결정 실리콘 기판위에 AAO mask를 이용하여 pattern을 전사한 image이다. ICP를 이용한 건식식각의 경우 mask pattern에 따라서 식각형태가 정해지므로 다결정이든 단결정이든 마찬가지의 mask pattern으로 식각되어지는 것을 알 수 있다. 이때 구멍의 직경은 약 70~80nm이며 격자 간격은 100nm이다.

### 4. 결 론

본 연구에서는 전기화학적인 양극산화 공정을 사용하여 알루미늄 sheet를 이용하여 AAO mask를 channel 형태로 제작하였다. 이 mask를 사용하여 다결정 태양전지와 단결정 실리콘 표면에 구멍의 직경이 약 70~80nm의 주기적인 pattern을 만들었다. pattern은 단결정 다결정에 상관없이 mask pattern 형태로 만들어졌으며 향후 태양전지의 효율에 미치는 영향에 대해서 알아보고자 한다.

### 감사의 글

본 연구는 한국학술진흥재단 (KRF-2007-521-D00188)과 지식경제부 (2008-N-PV12-J-04-1-00)의 연구비 지원에 의한 것입니다.

### 참고 문현

- [1] P. Campbell and M. A. Green, J. Appl. Phys. Vol 62, p. 243, 1987.
- [2] H. Saha, S. K. Datta, K. Mukhopadhyay, S. Banerjee and M. K. Mukherjee, Electron Devices, IEEE Transactions Vol. 39, p. 1100, 1992.
- [3] A. I. Stoller, The Etching of Deep Vertical Walled patterns in Silicon, RCA Review June, 1970.
- [4] O. B. Lee, J. Appl. Phys, p. 40, 1969.
- [5] K. Kim, J. Choi, M. Jung and D. H. Woo, Jpn. J. Appl. Phys. Vol. 47, No. 8, p. 6354, 2008.
- [6] K. Kim and J. Choi, J. Appl. Phys. Vol. 105, p. 033103-1, 2009.