

메모리 응용을 위한 비정질 Ge-Se 재료의 전해질 메카니즘 연구

남기현, 정홍배
광운대학교

Electrolyte Mechanizm Study of Amorphous Ge-Se Materials for Memory Application

Ki-Hyun Nam, Hong-Bay Chung
Kwangwoon Univ.

Abstract : In this study, we studied the nature of thin films formed by photodoping chalcogenide materials with for use in programmable metallization cell devices, a type of ReRAM. We investigated the resistance of Ag-doped chalcogenide thin films varied in the applied voltage bias direction from about 1 MΩ to several hundreds of Ω. As a result of these resistance change effects, it was found that these effects agreed with PMC-RAM. The results imply that a Ag-rich phase separates owing to the reaction of Ag with free atoms from the chalcogenide materials.

Key Words : PMC, ReRAM, chalcogenide, solid-electrolyte

1. 서 론

PMC(Programmable Metallization Cell)의 핵심 부분이라 할 수 있는 고체전해질(solid-electrolyte)층은 비정질 chalcogenide 물질의 보다 넓은 응용가능성을 제시해 준다. 본 논문에서 언급할 PMC는 비정질 칼코게나이드 물질의 전해질적인 특성을 이용해 비도체 물질에 전류를 흘려보내고 차단시킴으로써 0과 1의 신호를 발생 해 낸다. PMC에서 전압의 스위칭 현상이 발생하는 부분은 비정질 칼코게나이드 조합에 silver를 광도핑시켜 형성시키는데, 조사된 광에 의해 에너지를 받은 silver 이온들이 칼코게나이드 박막에 침투하여 박막 내에 존재하는 결함(defects)에 자리 잡는 것으로 생각되어지고 있다. 칼코게나이드 박막에 끌고루 분포되는 silver 이온들은 '초이온전도체(superionic conductors)의 상태가 되는데, 이 화합물은 특정 온도에 이르면 고체상태 에서도 용융액에 해당하는 높은 이온 전도도를 갖는 특징이 있다. 이렇게 박막으로 도핑된 전도성 금속이온은 박막 내부의 결함과 작용하여 고저항의 비정질 칼코게나이드 박막이 전류를 통과시키게 하는 데에 결정적인 역할을 한다. 전류를 흘려보냈다 차단시켰다 하는 현상이 마치 전해질의 특성과 비슷하여 '고체전해질(solid electrolyte)'라고도 한다.[1-3]

일련의 스위칭 동작은 저전압, 저전류에서 동작하고, 매우 빠른 속도로 일어나며, 뛰어난 안정성과 내구성을 가짐과 동시에 무엇보다도 공정이 단순하며, 후공정 과정과의 완벽한 호환성이 가장 큰 장점이라 할 수 있다.

비정질 chalcogenide 물질을 이용한 반도체는 상변화에 메모리(PRAM)에서 결실을 맺고 있다.[4] 이미 chalcogenide 박막의 비정질과 결정질 사이 상변화를 유도하여 on-state와 off-state를 형성시키는 원리의 PRAM이 상용화를 목전에 두고 있다. Chalcogenide 물질은 비단, 메모리 소자 뿐 아니라 태양전지, 박막 트랜지스터 등에 사용 될 새로운

재료로 주목받고 있으며, 특히 PMC에서 적용된 고체형태로 된 전해질 특성은 초소형화 된 고성능 2차전지로의 응용도 가능할 것으로 생각된다.

2. 실험

순도 5N(99.999 %)의 Ge, Se 원소를 사용하여 $Ge_{24}Se_{76}$ 의 조성비의 비정질 벌크시료를 제작하였다. 소자의 제작은 p-type Si 기판 위에 하부 전극으로 사용할 inert electrode(Ni, 1000 Å)를 e-beam evaporator system을 이용하여 5 Å/s 증착율로 증착한 후 sputter를 이용하여 절연층으로 사용할 SiO_2 (2000 Å)를 증착하였다. 증착된 절연층에 패턴을 형성한 후에 Reactive Ion Etching(RIE) system을 이용하여 via hole을 형성하였다. 그 위에 고체 전해질 층으로 사용할 칼코게나이드와 Ag층은 breaking out 없이 증착하였다. chalcogenide의 두께는 1000 Å을 증착하였고, Ag는 200 Å을 증착하였다. 제작된 sample에 광 확산 과정을 거친 후 다시 상부 전극으로 사용할 Ni를 증착하였다.

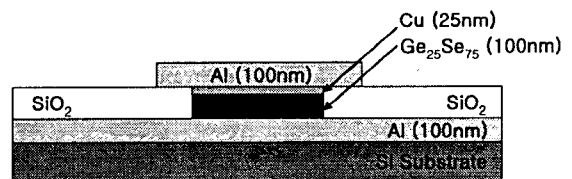


그림 1. 제작된 샘플의 단면도.

3. 결과 및 검토

그림 2는 $Ge_{24}Se_{76}$ 로 제작된 PMC 샘플에 의해 측정된

전류-전압 특성 그래프이다. 0 V → 5 V → 0 V → -5 V 로 전압을 sweep 하였을 때, 변화되는 전류의 값을 나타 내었다.

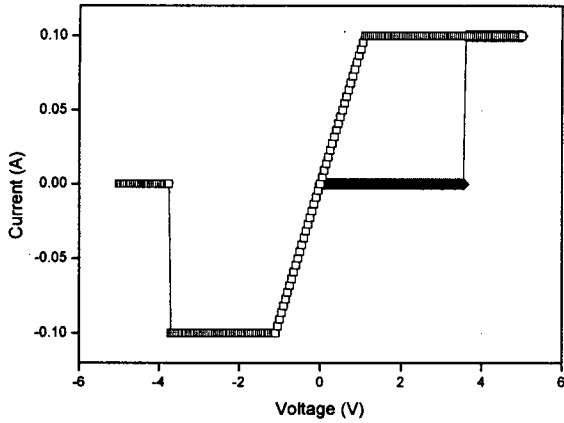


그림 2. 전압-전류 특성 그래프.

초기 전류가 흐르지 않는 상태에서 전압의 지속적인 증가는 전류의 흐름을 유도하지 못한다. 하지만, 3.6 V에서 전류가 급격히 흐르고, 전압이 증가함에 따라 전류는 계속해서 급격한 흐름을 보인다. 측정장비의 제약으로 인해 ON 상태에서의 전류값이 0.1 A로 나타나는 것을 염두에 두어야한다. 전압이 5 V까지 증가한 후에, 감소하기 시작 하면, Ohm's 법칙에 의해 전류도 서서히 감소하게 되고, -3.75 V에서 전류는 흐르지 않게 된다.

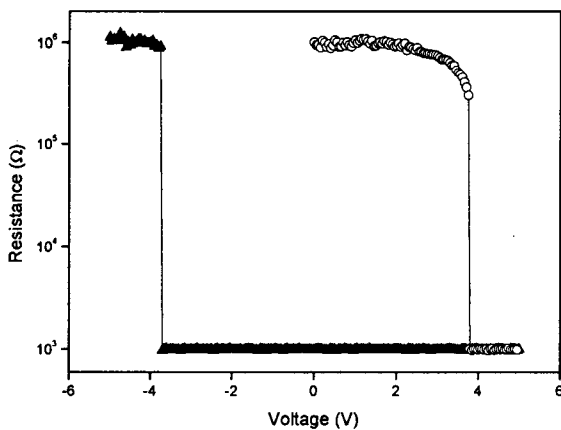


그림 3. 전압-저항 특성 그래프.

그림 3은 그림 2의 실험과 같은 방식으로 전압을 sweep 하였을 때, 변화하는 저항을 측정하여 나타낸 그래프이다. 1 MΩ 이상의 고저항 상태를 보이던 소자가 전압의 상승에 의해 약간의 저항 감소 추세를 보이고, 3.6 V의 문턱전압 이후에는 저항이 1 KΩ 정도로 낮아지는 것을 볼 수 있다. 이후, 저항이 5 V에서 감소하여 -3.75 V에서 다시 고저항의 상태로 됨을 확인 할 수 있다.

4. 결론

우리는 이번 연구로 $\text{Ge}_{24}\text{Se}_{76}$ 의 조성비를 갖는 재료를 이용한 PMC의 특성을 확인함으로써 박막형 비정질 chalcogenide의 전해질 특성을 확인할 수 있었다.

DPSS 레이저 노출은 Ag 이온을 chalcogenide 박막 내부로 침투 시키고, Ag 이온들은 비정질 chalcogenide 박막 내부에 무수히 많이 존재하는 결함과 작용하게 된다. 적절한 순바이어스와 역바이어스의 인가는 chalcogenide 박막 내부에 super-ionic 형태로 자리 잡은 Ag 이온들을 징검다리 삼아 음극에서 공급되는 전자와 양극에서 공급되는 Ag 양이온이 결합하여 전도경로를 형성시키게 되고, 전류의 흐름을 제어한다. 이와 같은 특징은 고체형태의 비정질 chalcogenide 물질이 전해질 역할을 충분히 수행 해 내는 것을 입증하는 것이다.

감사의 글

이 논문은 2009년도 광운대학교 교내학술연구비 지원에 의해 연구되었음.

참고 문헌

- [1] R. Symanczyk, et. al, "Electrical characterization of solid state ionic memory elements", Non-volatile Memory Technical Symposium, Oct, 2003.
- [2] M. Mitkova, M.N. Kozicki, "Silver incorporation in Ge-Se glasses used in programmable metallization cell devices", Journal of Non-Crystalline Solids 299-302, p. 1023-1027, 2002..
- [3] 최혁, 구상모, 조원주, 이영희, 정홍배, "Programmable Metallization Cell 응용을 위한 Ag-doped 칼코게나이드 박막의 전기적 저항 변화 특성", KIEEME, 제20권 제12호, p. 1022-1026, 2008.
- [4] R. Neale, "Amorphous nonvolatile memory: the past and the future", Electronic Engineering, pp.67-78, April 2001.