

# GOLDD 구조를 갖는 LTPS TFT 소자의 전기적 특성 비교분석

김민규, 조재현, 이준신  
성균관대학교

**Abstract :** The electrical characteristic of the conventional self-aligned polycrystalline silicon (poly-Si) TFTs are known to present several undesired effects such as large leakage current, kink effect and hot-carrier effects. In this paper, LTPS TFTs with different GOLDD length were fabricated and investigated the effect of the GOLDD. GOLDD length of 1, 1.5 and 2 $\mu$ m were used, while the thickness of the gate dielectrics(SiN<sub>x</sub>/SiO<sub>2</sub>) was fixed at 65nm(40nm/25nm). The electrical characteristics show that the kink effect is reduced at the LTPS TFTs, and degradation from the hot-carrier effect was also decreased by increasing GOLDD length.

**Key Words :** LTPS, TFTs, GOLDD, Stacked SiN<sub>x</sub>/SiO<sub>2</sub>

## 1. 서론

Poly-Si TFT는 a-Si TFT에 비해 높은 device mobility와 높은 driving current로 인해 Flat-Panel Displays (FPDs)에 널리 사용되어 왔으나 큰 누설전류와 kink effect, hot-carrier effect와 같은 불필요한 현상이 발생하는 문제점이 있다. 이와 같은 문제를 해결하기 위해 드레인에 인가되는 Electric field의 크기를 감소시키는 LDD구조가 고안 되었다. 본 연구에서는 게이트와 오버랩 되는 부분에 LDD영역을 만든 GOLDD구조를 사용하여, GOLDD length를 가변하며 그 전기적 특성을 분석하였다.

## 2. 실험

GOLDD구조를 갖는 TFT 소자의 구조는 그림1 과 같다.

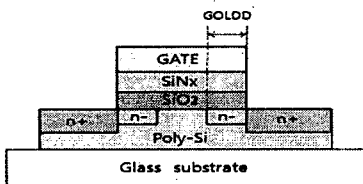


그림 1 GOLDD구조의 TFT 단면도

유리기판위에서 Poly-Si 박막을 형성하는데는 excimer laser annealing 방식을 사용하였으며 이후 모든 제작 단계는 저온 제작 공정을 이용하였다. gate dielectric 층은 (SiN<sub>x</sub>/SiO<sub>2</sub>)층을 이용하였고, SiN<sub>x</sub>층은 기판온도 623k에서 25nm, SiO<sub>2</sub>층은 703k에서 40nm로 PECVD공정을 이용해 일정한 두께로 제작하였으며, (n-) LDD영역 형성을 위한 도핑 공정에서는 LDD length를 각각 1, 1.5, 2 $\mu$ m로 하여 각각의 소자를 제작하였다.

## 3. 결과 및 검토

측정한 소자의 전압, 저항 특성곡선을 그림2,3에 나타냈다.

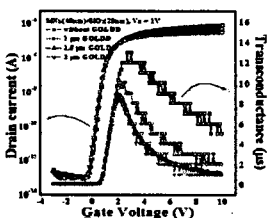


그림 2 Vgs-Ids 특성

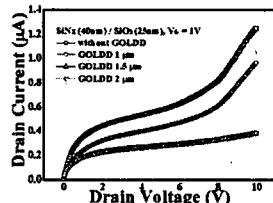


그림 3 Vds-Ids 특성

GOLDD length가 증가할수록, 드레인필드의 감소에 따라 of f-state와 on-state current 전류가 감소하고, on/off current ratio 와 field-effect mobility( $\mu$ FE)가 감소하며, sub-threshold swing (S.S)도 0.22 V/dec 에서 0.19 V/dec로 개선됨을 볼 수 있다. 또한 높은 V<sub>D</sub>에서 I<sub>D</sub>가 급격히 증가하는 kink effect도 GOLDD length가 길어질수록 감소하는 모습을 볼 수 있다. 측정된 ON/OFF current ratio, S.S, V<sub>TH</sub>,  $\mu$ FE를 다음 표에 나타내었다.

표 1. GOLDD length에 따른 LTPS TFTs의 전기적 특성

GOLDD length ( $\mu$ m)	0	1	1.5	2
I <sub>ON</sub> /I <sub>OFF</sub> Ratio	7.68 $\times$ 10 <sup>8</sup>	2.52 $\times$ 10 <sup>8</sup>	2.37 $\times$ 10 <sup>8</sup>	1.47 $\times$ 10 <sup>8</sup>
Sub-threshold Swing (V/dec)	0.22	0.22	0.206	0.19
Threshold Voltage (V)	0.73	0.75	0.75	0.75
Field-effect mobility (cm <sup>2</sup> /V $\cdot$ sec)	158.03	118.36	109.00	102.33

## 4. 결론

SiN<sub>x</sub>/SiO<sub>2</sub>유전체를 이용한 LTPS TFTs를 바탕으로 GOLDD length를 증가시키는 동안 drain field 감소를 통해 S.S와 kink-effect가 감소하는 모습을 보였고, GOLDD구조를 가지는 TFT는 서로 다른 bias stress하에서 더 안정된 동작을 보여주었다. 또한 impact ionization에 의해 발생하는 HCE의 감소로 인해 HCS를 가한 이후에도 적은양의 감쇠현상만 발생하는 것도 볼 수 있었다. 따라서 GOLDD구조를 가지는 TFT는 높은 안정성과 동작성을 요구하는 FPD분야에 다양하게 적용할 수 있을 것으로 생각된다.

## 참고 문헌

- [1] S. D. Brotherton, J. R. Ayres, and M. J. Trainor, J. Appl. Phys., 79, (1996), 895.
- [2] K. Tanaka, H. Arai and S. Kohda: IEEE Electron Device Lett. 9 (1988) 23.
- [3] T. Suzuki, J. Appl. Phys. 99 (2006) 11110
- [4] V. Foglietti, L. Mariucci, and G. Fortunato, J. Appl. Phys. 85 (1999) 616