Submicron CMOSFET에서 기판 방향에 대한 소자 성능 의존성 분석

박예지, 한인식, 박상욱, 권혁민, 복정득, 박병석, 이희덕
충남대학교 전자전파정보통신공학과

Abstract : In this paper, we investigated the dependence of HCI (Hot Carrier Immunity) degradation and device performance on channel orientation in sub-micron PMOSFET. Although device performance ($I_{D.sat}$ vs. I_{off}) was improved as the transistor angle increased HC immunity was degraded. Therefore, consideration of reliability characteristics as well as dc device performance is highly necessary in channel stress engineering of next generation CMOSFETs.

Key Words : Sub-micron CMOS, CMOSFET, Channel Orientation, DAHC

1. 서 론

최근 채널의 방향을 조절하여 소자 성능을 개선하고자 하는 연구가 활발히 이루어지고 있으며 NMOS는 (100) 방향, PMOS는 (110) 방향의 소자가 성능 측면에서 매우 우수하다고 보고되고 있다 [1]. 이러한 결과는 대부분 소자의 성능 변화에만 치우쳐져 있어서 본 실험에서는 소자 전체 특성을 결정하는 신뢰성까지 분석하고자 한다. 본 논문에서는 PMOS에 대해 채널 방향을 변화시키기 위해 레이아웃 상에서 0°, 15°, 30°, 45° 회전 시켜 소자를 제작하였으며 이를 통해 소자 성능과 신뢰성을 측정 및 분석 하였다.

2. 실 험

소자는 0.18μm CMOS 기술을 이용하여 제작하였으며, 소자성능 분석을 위해 0°, 15°, 30°, 45° tilt된 소자들에 대해 I_{DSAT} vs. I_{OFF} 특성을 측정하였고 신뢰성 분석을 위해 Drain Avalanche Hot Carrier (DAHC) 측정 방법을 이용하였다. V_D=-3.6, -3.8, -4.0V를 인가하고 각각 소자에 대해 I_{sub}를 측정하여 V_G를 인가하였다.

3. 결과 및 검토

그림 1은 0~45° 회전시킨 소자의 I_{DSAT} vs. I_{OFF} 특성을 나타낸다. 0°에서 45°로 회전 각도를 증가 시킬수록 I_{DSAT} vs. I_{OFF}이 개선됨을 알 수 있다. 이는 기존에 보고된 바와 같이 (110) 소자의 이동도가 크기 때문이다 [1].

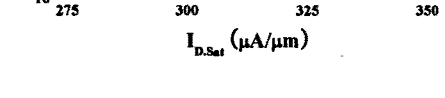

그림 1. 0°, 15°, 30°, 45° 회전시킨 PMOS 소자의 I_{DSAT} vs. I_{OFF} 특성.

그림 2는 0°, 15°, 30°, 45° 회전 시킨 소자의 HC 열화특성을 나타낸다. 소자의 각도가 0°에서 45°도로 증가함에 따라 HC 열화가 심해지고 이로 인해 소자의 수명시간이 짧아짐을 알 수 있다. 이는 (110) 방향의 소자가 더 많은 donor type의 계면결함을 가지고 있기 때문에 [2], 이 계면 결함이 HC 특성을 나쁘게 한다고 할 수 있다. 따라서 I_{DSAT} vs. I_{OFF} 특성 즉, 소자 성능은 (110) 방향으로 갈수록 우수함을 알 수 있고 신뢰성의 경우는 (100) 방향으로 갈수록 우수함을 알 수 있다.

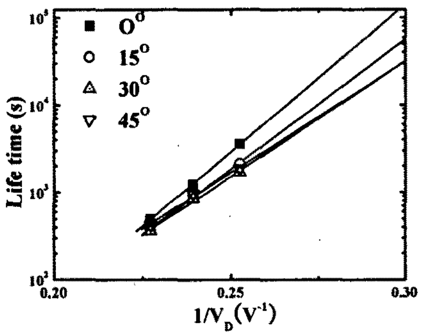

그림 2. 0°, 15°, 30°, 45° 회전시킨 PMOS 소자의 HC 수명 시간

4. 결 론

본 연구에서는 PMOS를 0~45°까지 15°씩 회전시키며 소자의 성능과 신뢰성의 관계를 분석하였다. 소자의 회전 각도가 증가 할수록 I_{DSAT} vs. I_{OFF}은 개선되지만 소자의 신뢰성 특성은 열화 된다. 따라서 채널 방향성을 이용한 소자에서는 소자 성능 뿐 만 아니라 신뢰성 특성도 반드시 고려되어야 한다.

감사의 글

본 연구는 지식경제부와 한국산업기술재단의 전략기술인력양성사업으로 수행된 연구결과임

참고 문헌

[1] Hisayo S. Momose and Sadayuki Yoshitomi," Effects of Si channel orientation on MOSFET characteristics", Proc. 26th International conference on micorelectronics, pp.11-14 May, 2008.

[2] Dieter K. Schroder, "Negative bias temperature instability: What do we understand?", Microelectronics Reliability, Vol. 47, pp 841-852, 2007