비대칭 망에서 클럭 동기화의 정확성 개선

류승균*, 임경식**
경북대학교 전자전기컴퓨터학부
skryu@ccmc.knu.ac.kr, kslim@knu.ac.kr

The Enhancement of Clock Synchronization in Asymmetric Networks

Seungkyun Ryu*, Kyungshik Lim**
School of Electrical Engineering & Computer Science, Kyungpook National University

요 약

IEEE 1588은 대칭 망에서만 정확한 클럭 동기화를 제공하는 문제점이 있다. 이를 해결하기 위해 Enhanced IEEE 1588이 제안되었지만, 단순히 비대칭 링크 율만을 고려했다는 한계를 가진다. 본 논문에서는 비대칭 율이 매우 크며 클럭 동기화 정확성에 영향을 미칠 수 있는 요소를 사용한 비대칭 망 환경에서도 정확한 클럭 동기화를 제공할 수 있는 새로운 알고리즘을 제안한다.

1. 서론

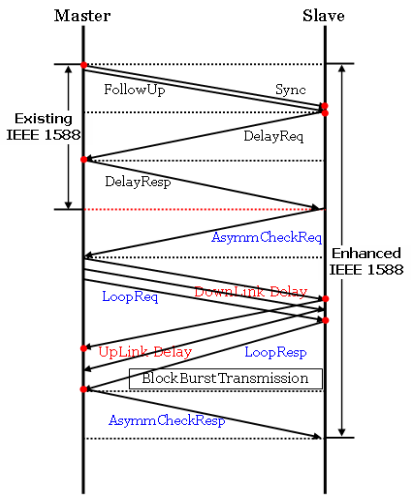
현재 통신 네트워크에서 실시간 기능을 제공하기 위한 연구가 활발하게 진행 중이고 그 필요성은 앞으로 더욱 증대될 것이다. 분산된 노드들 사이에서 실시간 서비스를 제공하기 위해 가장 기본적으로 선행해야 할 일은 각 노드의 로컬 클럭을 정확하게 동기화 시키는 것이다. 특히 산업 네트워크(Industrial Networks)와 같이 매우 정밀한 실시간 기능이 필요한 경우에는 오차 1ms 이하의 클럭 동기화 정확성을 요구한다.[1] 구현이 간단하고 성능이 뛰어난 Network Time Protocol(NTP)를 널리 사용하고 있지만 산업 네트워크에서 요구하는 정확성을 만족시키지는 못하는 수준이기 때문에, 보다 정확한 클럭 동기화를 제공하는 IEEE 1588-Precision Time Protocol(PTP)[2]를 개발하였다.

IEEE 1588의 클럭 동기화 알고리즘은 대칭 망에서 이상적으로 동작하도록 설계하였기에 비대칭 망에서는 정확한 클럭 동기화를 제공할 수 없다. 이를 해결하기 위해 Enhanced IEEE 1588[3]을 제안하였지만, 단순히 비대칭 링크 율만을 고려했다는 한계가 있다. 본 논문에서는 비대칭 율이 매우 크며 클럭 동기화의 정확성에 영향을 미칠 수 있는 요소를 사용한 비대칭 망 환경에서도 1ms 이하의 클럭 동기화 정확성을 제공할 수 있는 새로운 알고리즘을 제안하고, 그 성능을 검증하고자 한다.

본 논문의 구성은 서론에 이어 2장에서 기존 IEEE 1588 클럭 동기화 알고리즘의 문제점을 분석하고 새로운 알고리즘을 제안한다. 3장에서 비대칭 망 환경을 구축하여 새로운 알고리즘의 성능을 검증한 후에 결론을 내린다.

2. 관련 연구

2.1 IEEE 1588 & Enhanced IEEE 1588



[그림 1] IEEE 1588 & Enhanced IEEE 1588의 클럭 동기화 알고리즘

$$D_{MtoS} = Sync_{recv} - Sync_{send}$$
$$D_{StoM} = Delay_Req_{recv} - Delay_Req_{send}$$
$$Offset = D_{MtoS} - OneWayDelay$$
$$OneWayDelay = (D_{MtoS} + D_{StoM})/2$$

IEEE 1588은 마스터와 슬레이브 사이를 대칭 링크로 가정하기 때문에, 다운 링크와 업 링크의 평균 전송지연을 OneWayDelay 값으로 사용한다. 그러나 비대칭 망에서 평균 전송지연을 그대로 사용하면 부정확한 클럭 오차를 초래하게 된다. 그래서 다운 링크와 업 링크의 비대칭 링크 율(Asymmetric Link Rate)을 고려하여 클럭 오차 측정 에러를 해결하는 Enhanced IEEE 1588을 제안하였다. 확장된 알고리즘은 BlockBurstTransmission 메커니즘을 사용하여 비대칭 링크 율을 측정한다. Asymm_Check_Req & Asymm_Check_Resp 메시지는 각각 Block Burst Transmission의 시작과 끝을 알리는데 사용하고,

Loop_Req & Loop_Resp 메시지는 다운 링크와 업 링크의 데이터 전송률을 측정하는데 사용한다. 클럭 오차는 다음과 같이 측정한다.(R = Asymmetric Link Rate)

$$Offset = D_{MtoS} - OneWayDelay$$

$$OneWayDelay = (D_{MtoS} + D_{StoM})/(1+R)$$

$$R = UpLink_DataRate/DownLink_DateRate$$

2.2 기존 알고리즘의 문제점 및 새로운 알고리즘 제안

비대칭 망에서 정확한 클럭 동기화를 제공하기 위해서는 망의 성능 변화를 고려한 알고리즘을 사용해야 한다. 확장된 알고리즘의 Offset(클럭 오차)는 Sync를 수신할 때마다 업데이트 되지만, D_{StoM}와 R은 Delay_Req & Delay_Resp 송수신과 BlockBurstTransmisstion을 실행한 후에 한 번 업데이트되면 다음 번 업데이트까지 고정된 값을 사용한다. 즉, Offset을 측정할 때 D_{MtoS}는 급변하는 값을 사용하지만, D_{StoM}와 R은 고정된 값을 사용하는 만큼 그 차이가 발생하여 부정확한 Offset을 측정하게 된다. 또한, 전송지연 변화 발생 시 아무런 역할을 하지 않는 R보다는 실제 D_{MtoS}와 D_{StoM}의 비대칭 율이 필요하다. 그래서 새로운 알고리즘을 위해 다음의 두 식을 제안한다.

■ D_{MtoS} & D_{StoM}의 실제 비대칭 율을 측정(D_{StoM}': 가장 최근에 측정된 D_{StoM}, D_{MtoS}': D_{StoM}'가 측정될 때의 D_{MtoS})

$$D_r = D_{StoM}'/D_{MtoS}' \quad 식1$$

■ 급변하는 D_{MtoS} & D_{StoM}의 값과 D_{MtoS} & D_{StoM}의 실제 비대칭 율을 클럭 오차 측정 알고리즘에 사용

$$Offset = D_{MtoS} - (D_{MtoS} + \triangle D_{StoM} + D_{StoM}')/(1+D_r) \quad 식2$$

$$\triangle D_{StoM} = D_r \cdot \triangle D_{MtoS}$$

$$\triangle D_{MtoS} = 현재D_{MtoS} - D_{MtoS}'$$

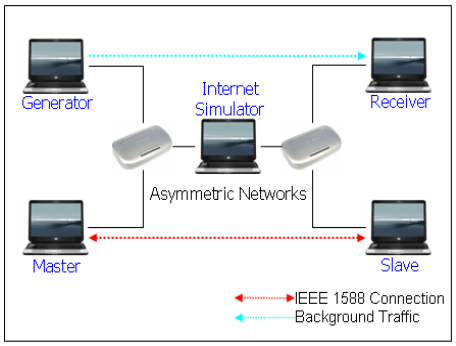
3. 새로운 알고리즘의 성능 측정 및 결과 분석

3.1 비대칭 망 환경 구축 및 성능 측정

[표 1] 성능 측정에 사용한 비대칭 망

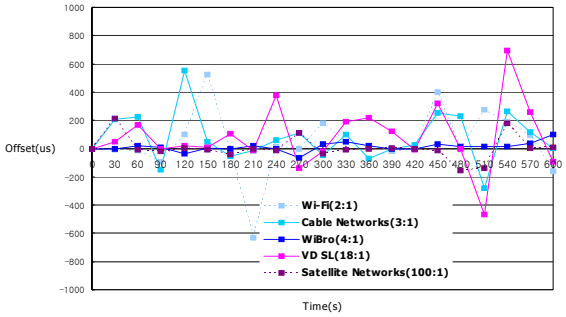
	Data Rate Max.	Hop-by-Hop Delay	Bit Error Rate	Asymmetric Ratio
Wi-Fi	120Mbps	100ms	10^-6	2:1
WiBro	3Mbps	40ms	10^-6	4:1
Satellite Networks	10Mbps	125ms	10^-7	<100:1
VDSL	68Mbps	.	10^-7	18:1
Cable Networks	38Mbps	.	10^-8	3:1

[표1]의 비대칭 망을 사용하여 [그림 2]와 같은 비대칭 망 환경을 구축하였다. HW는 프로세서-1.6GHz, 메인메모리-512MB의 PC 5대와 최대전송속도 100Mbps의 허브 2대이고, SW는 플랫폼-Linux2.6, IEEE 1588-PTPd1.0, 인터넷 시뮬레이터-SHUNRA Cloud3.1이다. Precision Time Protocol deamon(PTPd)은 IEEE1588.nist.gov에서 개발한 소프트웨어이다. PTPd1.0의 Sync 전송주기를 1s, 클럭차이를 10s로 설정하였고, 파라미터로써 Hop-by-Hop Delay, Bit Error Rate, Background Traffic(Data Rate Max.의 80~90%)을 사용하여 20회 이상 측정하였다.



[그림 2] 비대칭 망 환경 구축

3.2 성능 측정 결과 분석



[그림 3] 새로운 알고리즘의 성능 측정 결과

새로운 알고리즘은 비대칭 망의 전송지연이 변화는 환경에서 오차 1ms 이하의 클럭 동기화 정확성을 제공할 수 있다는 사실을 검증하였다.

4. 결론

본 논문에서 제안한 새로운 알고리즘은 비대칭 율이 매우 크며 전송지연의 변화가 발생하는 환경에서도 1ms 이하의 클럭 동기화 정확성을 제공할 수 있다. 그러나 실제 비대칭 망과 가능한 가까운 환경을 구축하여 새로운 알고리즘의 성능을 측정하였지만, 실제 필드에서는 예측하지 못한 문제점이 발생할 수도 있다. 따라서 실제 필드에서 응용하기 위해서는 보다 다양한 연구가 필요하다.

본 연구는 지식경제부 및 정보통신산업진흥원의 대학 IT연구센터 지원사업의 연구결과로 수행되었음(NIPA-2009-(C1090-0902-0036))

참고문헌

[1] J. Decotignie, “Ethernet-Based Real-Time and Industrial Communications,” Proceeding of the IEEE Vol.93 No.6, Jun. 2005

[2] IEEE Standard for a Precision Clock Synchronization Protocol for Networked Measurement and Control Systems(Std. 1588-2008)

[3] S. LEE, “An Enhanced IEEE 1588 Time Synchronization Algorithm for Asymmetric Communication Link using Block Burst Transmission,” IEEE Communications Letters Vol.12 No.9, Sept. 2008