

태양광 발전 PCS용 3상 인터리브드 부스트 컨버터 해석

차한주, 강영주
충남대학교

Analysis of Three Phase Interleaved Boost Converter for Photovoltaic PCS

Hanju Cha, Youngju Kang
Chungnam National University

Abstract

This article analyzes a three phase interleaved boost converter for photovoltaic PCS, and compares with a single phase boost converter. The advantage of this approach, such as higher efficiency and reduced input and output ripple, are demonstrated by a three phase boost converter simulation.

1. 서 론

상용을 위한 태양광 발전시스템의 과정 중, 초기 단계의 태양광 어레이로부터 얻게 되는 낮은 출력 전압은 승압의 필요성이 요구된다. 이에 DC-DC 부스트 컨버터의 활용이 시스템의 한 부분으로서 작용을 하며, 전체적인 태양광 발전 시스템의 효율 상상을 도모하기 위해서는 부스트 컨버터의 효율은 중요한 고려사항이다. 본 논문에서는 단상이 아닌 다상을 적용한 인터리브드 방식을 채택하여, 단상 부스트 컨버터에 비하여 다상의 우수성을 4가지 부분적 관점에서 관찰, 제시하였으며, 결과적으로 시스템의 성능 및 효율 향상으로 이어질 수 있음을 확인하였다. 앞으로 살펴 볼 4가지의 측면은 다음과 같다. 첫째, 입력 전류의 리플 변화, 둘째, 출력 전압의 리플 변화, 셋째, LC필터의 체적 축소 가능성, 넷째, 전도 손실과 연관된 효율적 측면이다.

2. 3상 인터리브드 부스트 컨버터

2.1 3상 부스트 컨버터의 구조 및 동작

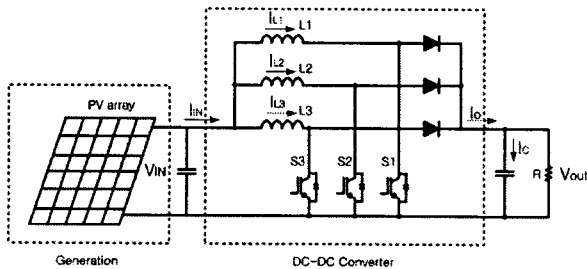


그림 1. 3상 인터리브드 부스트 컨버터의 구조

그림 1은 다상 부스트 컨버터의 일환으로 3상을 채택한 3상 인터리브드 부스트 컨버터(Interleaved Boost Converter IBC)의 기본적 구성을 나타내었다. 아래의 그림 2는 스위치의 ON, OFF 작동에 따른 컨버터 각 부의 전류의 변화를 나타낸 것이다.

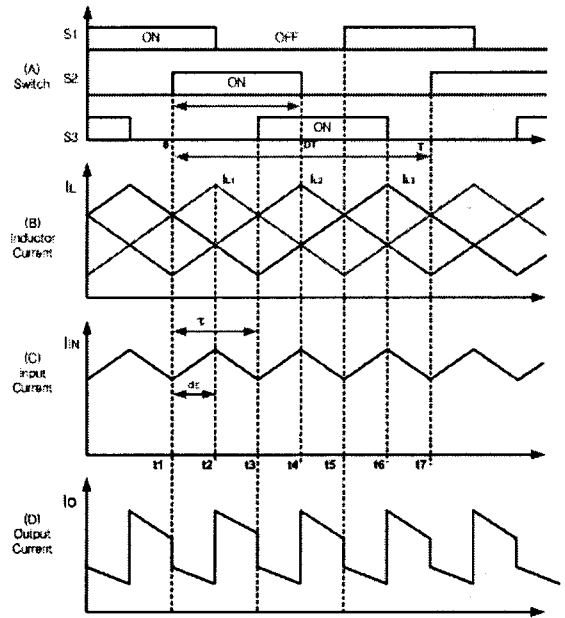


그림 2. 3상 Interleaved 부스트 컨버터의 전류 파형

2.2 입력 전류 리플

3상 IBC의 구조에서 알 수 있듯이, 인덕터 및 스위치의 개수는 상의 수(N) 만큼 구성되므로, 컨버터의 입력 전류(I_{IN})는 각 상으로 $\frac{1}{N}$ 배, 즉 $\frac{1}{3}I_{IN}$ 로 나뉘어 흐르게 된다. 그림 2의 그래프를 해석하기 앞서, 다음과 같이 가정하도록 한다.

- 1) 각 상의 인덕턴스는 같다.
- 2) 각 상의 스위치 ON, OFF 주기는 같다.
- 3) 스위칭 손실은 고려하지 않는다.
- 4) 전류연속모드에서 동작한다.

그림 2 (B)의 인덕터 전류의 그래프에 나타난 것과 같이 각 상의 인덕터 전류(I_{L1}, I_{L2}, I_{L3})는 $\frac{2\pi}{N}$, 즉 120° 의 위상차를 두고 있다. $t_1 - t_7$ 구간의 인덕터 전류의 기울기는

$$\frac{dI_{L,on}}{dt} = \frac{V_{IN}}{L} \quad (\text{스위치ON, 상승 시}) \quad (1)$$

$$\frac{dI_{L,off}}{dt} = \frac{V_{IN} - V_{out}}{L} = -\frac{DV_{IN}}{D'L} \quad (\text{스위치OFF, 하강 시}) \quad (2)$$

와 같다. 따라서 한 상에 대한 리플의 크기는

$$\Delta I_{Lk} = \frac{V_{IN}}{L} DT \quad (3)$$

위와 같이 구해진다.

다음으로 컨버터의 입력전류는 식(4)와 같이 각 상의 인덕터 전류의 합이다.

$$I_{IN} = \sum_{k=1}^n I_{Lk} \quad (4)$$

각 상의 인덕터 전류는 서로 역위상이 되어 상쇄됨으로서 입력전류의 리플크기는 단상에 비해 $\frac{1}{N}$ 배 감소하고,

그 주기는 $\frac{T}{N}$ ($=\tau$), 즉 입력전류의 리플 주파수는 인덕터 전류의 N 배 크기로 증가한다. 입력전류의 리플의 크기를 구하면, 우선, $d\tau$ 구간에서의 기울기를

$$\frac{dI_{IN}}{dt} = (N_{ON} + 1) \frac{dI_{L,on}}{dt} + N_{OFF} \frac{dI_{L,off}}{dt} \quad (5)$$

으로 나타낼 수 있다. 여기서 N_{ON} , N_{OFF} 는 입력전류의 주기 τ 구간동안 각각 ON 상태를 유지하는 스위치의 개수, OFF 상태를 유지하는 스위치의 개수를 의미한다. 따라서 $N = N_{ON} + N_{OFF} + 1$ 의 관계를 얻을 수 있다. 식(5)에 식(1), (2)를 대입하면

$$\frac{dI_{IN}}{dt} = \frac{N_{ON} + 1 - ND}{D'} \times \frac{V_{IN}}{L} \quad (6)$$

이며, 이를 정리하면

$$\frac{dI_{IN}}{dt} = \frac{d'}{D'} \times \frac{V_{IN}}{L} \quad (7)$$

$$\Delta I_{IN} = \frac{V_{IN} d d' T}{L N D'} \quad (8)$$

(N : 상의 수, d : $\frac{d\tau}{\tau}$, $d' = (1-d)$)

으로 나타낼 수 있다.

2.3 출력전압 리플

그림 4는 커패시터 전류의 그래프를 나타낸다. 출력전압은 다음의 그래프에서 빗금친 면적 Q , 커패시터의 평균 전하량의 값을 구하여 알 수 있다.

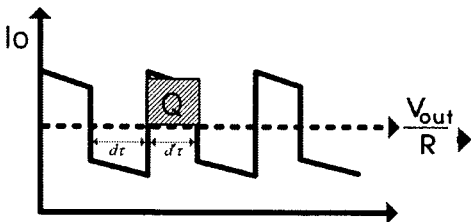


그림 3. 출력 전류 그래프

$$Q = \left\{ (N_{OFF} + 1) I_L - \frac{V_{out}}{R} \right\} d' \tau \quad (9)$$

$$= \frac{TV_{out} d d'}{N^2 R D'} \quad (10)$$

따라서 출력 전압 리플의 크기는 다음과 같이 정리된다.

$$\Delta V_{out} = \frac{Q}{C} = \frac{TV_{out} d d'}{N^2 R D C} \quad (11)$$

2.4 L, C 필터의 체적 축소

인덕터에 저장되는 자계 에너지는 식(12)와 같다.

$$E = \frac{1}{2} L I^2 \quad (12)$$

다상 컨버터의 경우 상의 수 만큼 전류 분담률이 비례하므로, 다상 컨버터 각 상의 인덕터에 축적되는 자계 에너지는

$$E_n = \sum_{k=1}^n \frac{1}{2} L \left(\frac{I}{N} \right)^2 \quad (13)$$

이 된다. 따라서 3상 부스트 컨버터는 각 상의 전류 분담률이 줄어든 만큼 인덕터의 저장 에너지는 $\frac{1}{3}$ 배 만큼 감소하므로, 이는 인덕턴스 및 인덕터의 체적을 줄일 수 있는 효과를 낳는다. 단상과 비교한 상의 증가에 의한 인덕터에 저장되는 자계 에너지의 상대적인 감소율은 그림 4와 같다. 이처럼, 입력 전류 리플의 크기(ΔI_{IN})는 컨버터의 설계 및 제작시 인덕터 선정에 결정하는 요인이 됨을 알 수 있다.

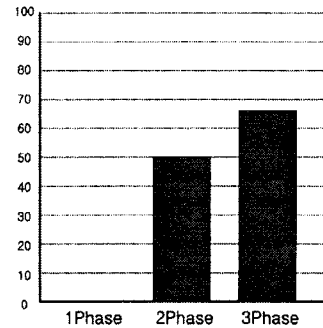


그림 4. 인덕터의 자계 에너지 감소 비율(%)

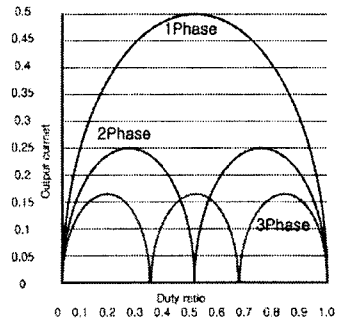


그림 5. 상 수에 따른 커패시터 전류리플 크기

그림 5와 같이 출력측의 커패시터 역시 상수의 증가는 리플 감소의 효과를 얻게 되므로, 커패시턴스를 저감시킬 수 있다. 이처럼 컨버터의 L, C의 구성 요소들의 용량과 체적을 줄일 수 있기 때문에 이는 컨버터의 설계 및 제작 시 비용적인 효과로 이어질 수 있는 요인이다. 인덕터의 리플성분이 포함된 전류는 반도체 스위칭 소자로 흐르게 되며, 입력전류 리플의 크기(ΔI_{IN})가 크다는 것은 컨버터의 설계 및 제작 시 인덕턴스와 MOSFET, IGBT와 같은 반도체 스위칭 소자의 피크 전류 정격 역시 증가시켜 제품의 부피와 비용 역시 증가하는 원인이 된다.

2.4 전도손실과 관련된 효율적 측면

인덕터, 커패시터, 반도체 소자 등은 그 특성이 실제적으로 이상적이지 못하다. 스위칭 시 반도체 자체에 의한 손실, 인덕터의 철손 및 동손과 같은 여러 손실 요소가 존재한다. 이러한 컨버터의 내부적 요소에 의한 도통 손실은 컨버터 성능은 물론, 태양광 발전 시스템의 전체적인 효율 향상을 추구한다면 간과 할 수 없는 요인이다. 단상의 경우 도통 손실을 $P_{1,loss} = I^2 R$ 이라 하면, 3상의 경우

$$P_{3,loss} = \left(\frac{I}{3}\right)^2 R + \left(\frac{I}{3}\right)^2 R + \left(\frac{I}{3}\right)^2 R = \frac{I^2}{3^2} R \quad (14)$$

이 된다. 이처럼 도통 손실을 줄일 수 있는 만큼 컨버터의 효율을 보강할 수 있기 때문에 다상 시스템은 도통 손실을 줄일 수 있다는 측면에서 컨버터의 효율향상을 이끄는 하나의 방법이다.

3. 시뮬레이션 결과

3상 인터리브드 부스트 컨버터의 시뮬레이션을 위한 컨버터 각 부의 파라미터는 표 1과 같다.

표 1. 3상 부스트 컨버터 파라미터

입력 전압	100~300V
출력 전압	400V
용량	1.6KW
스위칭 주파수	10KHz
인덕터	2mH
커패시터	2000uF
부하	100Ω

그림 6은 각 상의 인덕터 전류의 시뮬레이션 파형을 나타낸다. L_1, L_2, L_3 의 전류는 120°의 위상차를 두고 흐르는 것을 볼 수 있다.

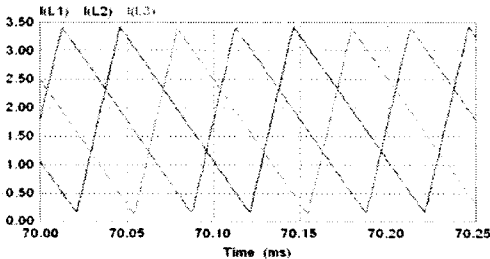


그림 6. 3상 부스트 컨버터 인덕터 전류의 파형

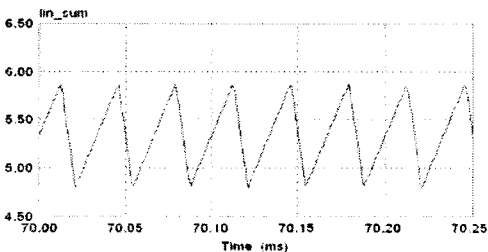


그림 7. 3상 부스트 컨버터 입력 전류의 파형

그림 7의 3상의 입력 전류 파형과 그림 8의 단상 입력 전류 파형의 리플을 비교 시 $\frac{1}{3}$ 배 감소한 차이가 나타남을 볼 수 있다

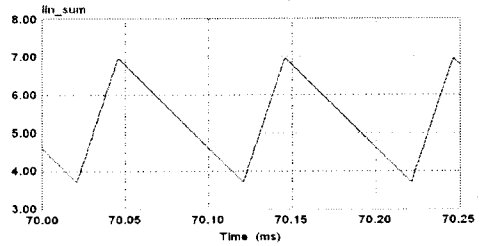


그림 8. 단상 부스트 컨버터 입력 전류의 파형

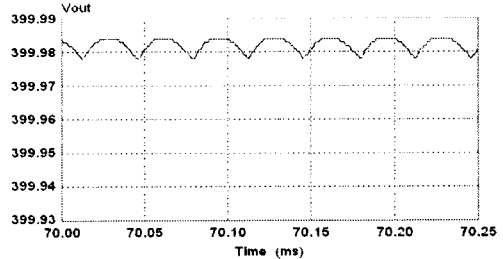


그림 9. 3상 부스트 컨버터 출력 전압의 파형

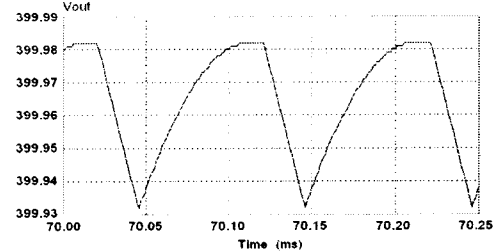


그림 10. 단상 부스트 컨버터 출력 전압의 파형

마찬가지로 출력 전압 리플 역시, 단상에 비해 3상의 리플크기는 16% 정도로 감소했음을 알 수 있다.

4. 결 론

본 논문은 10KW급 태양광 발전 시스템의 제작을 위한 사전적 시뮬레이션 접근으로, 기본적인 다상 부스트의 토폴로지를 이용해 그 성격을 이해하는 범위에서 접근하였다. 단상과 비교해 3상 체계가 가지는 차이점은 첫째, 각 상이 입력 전류를 분담하며, 둘째, 인덕터 전류는 $2\pi/N$ 의 위상차를 갖고 흐른다는 점이다. 결과적으로 이러한 차이로 인하여 입, 출력 전류 및 전압의 리플크기 감소, 인덕터 및 커패시터의 용량 및 체적 감소와 컨버터의 성능 및 태양광 발전 시스템의 효율 상승의 이점을 얻을 수 있다.

본 과제(결과물)는 지식경제부의 지원으로 수행한 에너지자원인력양성사업의 연구결과입니다.

[참 고 문 헌]

- [1] H.B. Shin, J.G. Park, S.K. Chung, H.W. Lee, T.A. Lipo, "Generalised Steady-state analysis of multiphase interleaved boost converter with coupled inductors", IE E Proc.-Electr. Power Appl, Vol.152, No.3, pp587-591, May, 2005.
- [2] Michael O'Loughlin, "An interleaving PFC Pre-regulator for high power converters", Texas Instruments, Topic 5. pp2-5, 9, 13.
- [3] John Betten, Robert Kollman, "Interleaving dc/dc converters boost efficiency and voltage", Texas Instruments. EDN, pp78, 84, October, 2005