

반응표면법을 이용한 MLCC의 이송최적화에 대한 연구

A study on MLCC of optimal transfer using Response Surface method.

*김재민¹, #정원지², 박수성³, 신오철⁴

*J. M. Kim¹, #W. J. Chung(Wjchung@changwon.ac.kr)², O. C. Shin³, S. S. Park⁴
^{1,2,3} 창원대학교 기계설계공학과, ⁴(주)솔로몬메카닉스 기술연구소

Key words : MSC.ADAMS, MLCC, Response Surface, Regression

1. 서론

현대 사회 생활에 필수품으로 여겨지는 휴대폰, 디지털 카메라 등은 날이 갈수록 소형화, 경량화되고 있다. 이를 충족 시키기 위해 전자 제품의 메모리, CUP등은 점점 더 소형화, 고집적화 되어 MLCC(MultiLayer Cearnic Condenser)라는 새로운 기술이 제시되어 초경량 전자제품을 만들수 있게 되었다. MLCC의 생산공정 중 공정간 즉, 전 공정과 후공정을 이어주는 자동화 구축은 공정별 자동화에 비해 낮은 실정이다. 본 논문에서는 MLCC의 품질을 결정하는데 중요한 역할을 하는 2차 소성을 위한 칩 정렬과 이송에 관련해 그 공정에 대한 최적조건을 제시한다. MinitAB을 이용하여 반응표면 실험⁽¹⁾조건을 찾아내고, MSC. ADAMS⁽²⁾를 이용해 시뮬레이션하여, 최적의 공정 조건을 제시하겠다.

2. 반응표면실험

반응표면 실험방법은 반응변수와 설명변수들 사이의 관계를 실험이나 시뮬레이션을 통하여 다항식으로 구한 다음 반응변수의 값을 최대, 또는 최소로 하는 설명 변수들의 수준 조합을 찾아내는 것으로써, 통계적으로 어떤 특성을 최적화하는 방법의 일종이다. 본 논문에서는 Parts Feeder운동에 대한 3개 인자 vel1, vel2, length에 대한 반응조건 최적화 규명을 위하여 반응표면 실험을 수행하였다. vel1은 Feeder의 전진 속도이고 vel2는 Feeder의 복귀속도, length는 Feeder의 이송거리를 표시한 것이다. 총30개의 칩을 simulation하였고, 각 칩간의 contact조건을 부여하여 상호간의 구속 또한 실험에 영향을 미치도록 하였다. 각 실험의 동일 제약 조건으로는 simulation 시간은 8초, step은 900으로 제한하였다. 반응표면 실험은 Fig. 1과 같은 순서로 진행하였다.

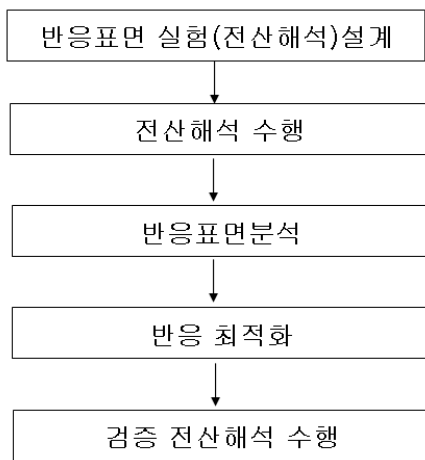


Fig. 1 Flow chart for response surface design

2.1 반응표면실험 설계

반응표면실험 설계를 위하여 중심합성법을 사용하였다. 중심

합성법에는 Cube모형과 Axial모형이 있으며 본 실험에서는 축점(axial point), 중심점(center point), 2^k 요인실험점(cube point)을 갖는 Cube모형으로 Table 1와 같이 설계하여 총 20회 실험하였다. Fig. 2는 MSC.ADAMS상에서의 Simulation모습이다.

Table. 1 Central composite circumscribed design

Cube points	8
Center points in cube	6
Axial points	6
Center points in axial	1
Alpha	1.68179

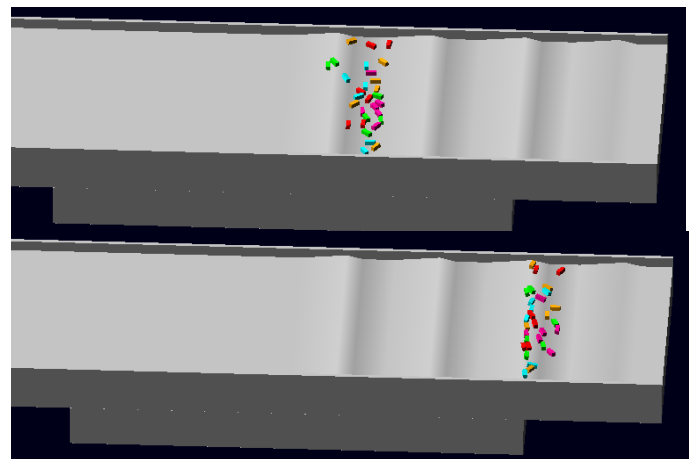


Fig. 2 Simulation in MSC. ADAMS

2.2 반응표면실험 분석

반응표면 실험의 분석을 위해 MiniTAB[®]를 사용하였다. 실험 계획에 따른 전산해석 결과를 이용하여 반응표면 모형을 구축한 후, 모형 적합을 이용하여 반응값에 대한 2차 다항 모형의 추정식을 구하겠다. 반응표면 모형의 구축 및 회귀식 추정을 위해 모든 인자에 대한 반응 표면 형태를 고려하는 Full quadratic형으로 예측모형을 설정하여 구한 후 잔차분석과 분산분석표의 적합성 결여(Lack of fit), 결정계수(Coefficient of Determination)를 이용하여 선택한 회귀모형의 적합여부를 판정하였다. 선택한 모형이 적합하지 않을 경우는 분산분석표에서 유의하지 않은 항들을 풀링(pooling)시키는 반응표면 모형축소를 통하여 모형을 다시 구축하고 최종적으로 회귀식을 추정하였다. Table. 1은 실험계획에 의한 결과를 나타낸 것이다.

Table. 1 Result of experiments for ADAMS

Vel1	Vel2	Length	result
0.0050000	0.0600000	6.00000	28
0.0251134	0.0450000	4.50000	0
0.0050000	0.0600000	3.00000	0
0.0125000	0.0197731	4.50000	0
0.0125000	0.0450000	4.50000	0
0.0125000	0.0450000	4.50000	0
0.0050000	0.0300000	3.00000	21
0.0200000	0.0300000	6.00000	0
0.0125000	0.0450000	4.50000	120
0.0200000	0.0600000	6.00000	0
0.0125000	0.0450000	4.50000	95
0.0125000	0.0450000	7.02269	115
-0.0001134	0.0450000	4.50000	0
0.0200000	0.0300000	3.00000	0
0.0125000	0.0702269	4.50000	90
0.0125000	0.0450000	4.50000	105
0.0125000	0.0450000	4.50000	105
0.0125000	0.0450000	1.97731	0
0.0050000	0.0300000	6.00000	3
0.0200000	0.0600000	3.00000	0

결과값에 대한 반응표면 모형은 각 항에 대한 P값을 확인하고 가장 P값이 큰 것부터 한번에 하나씩 풀링시켜 모형을 적합시켰고, 모형 적합 후, R²와 Lack-of-fit 값을 확인하였다. 그 결과, 유의하지 않은 것으로 나타난 Vel1*Vel2, Vel2*Length, Vel1*length를 풀링시켜 구하였다. 반응표면 모형에 대한 적합성을 평가하기 위해 잔차분석과 분산 분석 결정계수^{(3),(4)}를 이용하였다. Fig. 3과 Fig. 4, Table. 3에서 반응표면 분석과 잔차분석 그래프와 분산 분석표를 나타내었다. 잔차 분석 결과 정규 분포를 잘 따르고, 분산분석결과 적합성 결여가 0.114로 0.05보다 크므로 선택한 회귀모형은 적합한 것으로 판단된다. 결정계수 R-sq도 95.2%로 반응표면 결과의 유효성을 나타내고 있다.

Term	Coef	SE Coef	T	P
Constant	-27.6300	21.7001	-1.986	0.019
Vel1	13009	5264	2.471	0.028
Vel2	6559	4593	1.428	0.177
Length	50	46	1.094	0.004
Vel1*Vel1	-540664	201222	-2.687	0.019
Vel2*Vel2	-64455	50306	-1.281	0.222
Length*Length	-4	5	-0.891	0.039

S = 0.2270 R-Sq = 95.2% R-Sq(adj) = 92.7%

Fig. 3Response Surface Regression

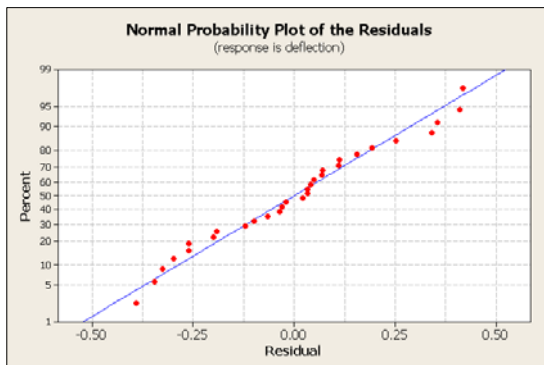


Fig. 4 Normal probability plot of the residuals for deflection

Table. 3 ANOVA table for deflection

Source	DF	Seq SS	Adj SS	Adj MS	F	P
Regression	10	29.1757	29.1757	2.91751	38.03	0.000
Linear	4	25.0150	4.2156	1.05390	13.74	0.000
Square	2	1.7278	1.7278	0.86391	11.26	0.001
Interaction	4	2.4329	2.4329	0.60822	7.93	0.001
Residual Error	19	1.4577	1.4577	0.07672		
Lack of fit	14	1.3038	1.3038	0.09313	3.03	0.114
Pure Error	5	0.1539	0.1539	0.03078		
Total	29	30.6334				

제시된 시험의 결과는 제한된 시간동안 칩이 많이 이송 것에 따라 점수를 부과하여 나타낸 것으로 0은 칩이 굴곡구간을 전혀 통과하지 못하는데 따른 것이다. 시험결과에 따르면 9번 실험의 공정조건이 가장 우수한 것으로 나타났다. 식(1)은 공정에 대한 전산해석시 Vel1, Vel2, Length에 따른 칩의 이송정도를 나타내는 2차 다항식을 최소제곱법을 이용하여 나타낸 것이다.

$$T = -27.63 + 13009 V_1 + 6559 V_2 + 50L - 540664 V_1 V_2 - 64455 V_2^2 - 4L^2 \quad (1)$$

결과

반응표면분석을 통하여 부분요인실험을 통해 도출한 주요 설계변수들에 따른 공정 결과에 대한 회귀식을 제시하였다. 공정 결과에 대한 식은 분산분석과 결정계수에 의한 반응표면모형에 대한 적합성 평가에서 유의하게 나타났으며 나타난 최적의 공정 변수 조건은 기존의 공정과 비교하였을때 좀 더 빠른 시간 내에 칩을 이송시킬 수 있었다.

후기

이 연구에 참여한 연구자(의 일부)는 「2단계 BK21 사업」의 지원비를 받았음.

본 연구는 지식경제부 지방기술혁신사업[RT104-01-03] 지원으로 수행되었습니다.

참고문헌

1. 박성현, “현대실험계획법”, 민영사, 453-461, 2005.
2. 송철기, 조병관, “다물체 동역학 해석을 위한 MSC.ADAMS”, 교보문고, 2007
3. W.C. Kim, J. J. Kim, B. W. Park, S. H. Park, T. S. Park, M. S. Song, S. Y. Lee, Y. J. Lee, J. W. Jeon, S. S. Cho, “통계학 개론” pp.309-356, 2005
4. S. B. Lee, “Minitab User Handbook”, 2002