패키징 보드에서의 전원노이즈 저감을 위한 EBG(Electromagnetic Band Gap) 패턴에 관한 연구

김병기, 유종운, 김종민, 하정래, 나완수 성균관대학교 정보통신공학부

EBG(Electromagnetic Band Gap) Pattern Reserch for Power noise on Packing Board

Byung-Ki Kim, Jongwoon Yoo, Jongmin Kim, Jung-rae Ha, Wansoo Nah Sungkyunkwan University

Abstract - 본 논문은 SSN(Simultaneous Switching Noise) 이 유전체 를 통해 다른 시스템에 유기되는 것을 막기 위한 방법인 EBG(Electromagnetic Band-Gap)에 관한 연구이다. 이에 대한 EBG 구 조를 설계하기 위해 PDN(Power Delivery Network)에 주기적인 패턴을 삽입한다. 패키지에 EBG 구조를 적용하기 위해 인쇄 회로기판 범위에 서 연구되었던 구조를 변형 및 개조하여 EBG 구조가 내포하고 있는 필 터의 차단 주파수의 범위를 넓히며 차단 시작 주파수를 1GHz 아래로 낮추는 소형화 방법을 모색한다. 이 연구에서 실시할 EBG 구조에 대한 간단한 고찰과 인쇄 회로 기판에 적합한 AI-EBG(Alternating impedance Electromagnetic Band-Gap) 구조를 이용한 EBG 의 소형화 에 대해 언급하고, 소형화를 위한 3-D EBG 의 설계구조에 대해 설명한 다. 그리고 저주파에서 차단특성을 높이기 위한 방법으로 3-D EBG를 사용하고 AI-EBG와 비교하여 차단특성의 변화를 Full-wave 시뮬레이 션과 측정으로서 비교한다.

1. 서 론

시스템 보드와 패키지를 포함하고 있는 IC의 전원을 PDN(Power Delivery Networks)에서 공급하고 있는데 고속 메모리와 같은 Transistor가 빠른 클락 속도를 가지고 on/off를 할 경우 전류의 급격한 변화는 PDN 자체가 인덕턴스 성분을 가짐으로 인해서 PDN에 SSN(Simultaneous Switching Noise)이 발생하게 된다. 이에 대한 억제 방법으로 Power plane과 Ground plane에 사이에 Decoupling Capacitor (De-cap)를 사용하여 PDN의 임피던스를 낮추는 방법이 있지만 고주파 에서 De-cap의 기생 인덕턴스 성분 때문에 또 다른 병렬 공진 주파수 를 유발 할 수 있다. 이런 문제점을 대처하면서 효과적이게 SSN을 줄 일수 있는 방법으로 EBG 구조가 적합하고 볼 수 있다.

EBG구조를 보면 단위 셀 사이의 유효 인덕턴스를 증가시켜서 밴드갭 을 형성하여 Band-stop filter 와 같은 개념을 가지고 있다. 이런 구조로 인해 Power Plane에서는 노이즈를 효과적으로 억제 시킬 수 있다. [1] 이 논문에서는 EBG 구조에 대한 고찰과 인쇄 회로 기판에 적합한 AI-EBG 구조를 이용한 EBG 의 소형화에 대해 언급하고, 소형화를 위 한 3-D EBG 의 설계구조에 대해 설명한다. 마지막으로 설계된 3-D EBG를 실제 제작하고 주파수 영역과 시간 영역에서 측정한 후 결과 분 석을 한다.

2. 본 론

2.1 EBG 구조의 소형화 EBG 구조는 기존에 사용했던 전원 면에 주기적인 패턴을 삽입하여 일 정 대역에서 필터의 기능이 나타나도록 하는 것으로, 패턴의 크기나 길 이에 따라 필터를 구성하는 커패시턴스와 인덕턴스의 용량이 결정된다. 식 1 는 단위 길이 당 나타나는 커패시턴스와 인덕턴스의 크기를 나타 내다[2]

$$C_p = \varepsilon \frac{w}{d} (F/m), \quad L_p = \mu \frac{d}{w} (H/m)$$

<수식 1> 단위 길이의 평행 평판 전원 면에서의 분포정수회로 소자

수식 1에서 알 수 있듯이, 커패시터의 크기는 평행평판의 넓이에 비례 하고 두 평판 사이의 거리에 반비례한다. 인덕턴스의 크기는 이와 반대 로 두 평판 사이의 거리에 비례하고 평행평판의 넓이에 반비례한다. 여 기서 단위길이에 대한 분포 정수 회로 소자의 값들은 작은 넓이와 길이 를 갖는 패키지에서는 작은 커패시턴스와 인덕턴스의 성질을 갖게 된다. 커패시턴스와 인덕턴스의 성분이 작은 평행평판의 EBG구조일수록 필 터 이론에 의해 차단 주파수가 높아지며, 이는 GHz 아래의 신호를 사용 하는 디지털 시스템에서 RF 시스템으로 유기되는 SSN 을 차단하기 어 렵다. 식 2은 일반적인 저역 통과 여과기(Low pass filter) 의 전달 함수 를 나타낸다.



식 2에서 차단 주파수를 나타내는 ac 는 필터를 구성하는 인덕턴스 L 과 커패시턴스 C 에 반비례 하므로 저대역에서 차단 주파수가 형성되는 EBG 를 제작하기 위해서는 이에 알맞도록 인덕턴스와 커패시턴스를 갖 도록 EBG 의 패턴을 생성해야만 한다. 따라서, 높은 커패시턴스를 위해 유전율이 높은 LTCC(Low Temperature Co-fired Ceramic) 등의 재질 을 사용하거나, 높은 인덕턴스를 위해 추가적인 EBG 의 Bridge 를 사 용하는 방법이 있다.[4] 이러한 방법은 비용 상의 문제나 공간 제약 상 의 문제로 한계가 있었으나, 이 연구에서는 이러한 단점을 극복할 수 있 는 3-D EBG 구조를 제시한다. 제시될 구조에서는 고주파 신호에서 발 생하는 귀환 경로의 특성을 이용하여 신호가 직접 겪는 인덕턴스의 크 기를 높이는 구조를 가진다. 3-D EBG 구조로서는 고주파 신호의 귀환 경로 특성을 잘 이용할 수 있도록 설계된 AI-EBG (Alternative Impedance EBG)를 사용한다. 그림1은 3-D EBG 구조의 접지 면과 전 원 면의 윗부분을 보여준다.

앞서 설명했듯이 3-D EBG 은 고속 신호의 귀환 경로의 특징을 이용 한 인덕턴스의 증가로서 각 패치를 연결해주는 연결 부분의 전원 면과 접지 면에서 불연속점이 발생하여 임피던스를 최소로 형성하는 귀환경 로가 재 생성되므로 인덕턴스가 커지게 되는 효과가 발생하게 된다.



2.1.1 시뮬레이션과 측정 결과

그림 2과 표1은 연구되었던 두 가지 EBG 구조와 3-D EBG 구조의 시 뮬레이션 예상결과를 나타낸다. 그림 2에서 볼 수 있듯이 AI-EBG 보다 각 패치의 연결 부분을 변형시켜 인덕턴스의 값을 높인 AI-EBG with additional slit 의 차단 시작 주파수가 저 주파수 대역에서 형성된다. 그 리고 AI-EBG with additional slit 보다 3-D EBG 구조의 차단 대역 주 파수가 더 넓게 형성됨을 알 수 있다. 차단의 기준은 -40dB 로 하였다. 그림 3 에서 보이는 차단 대역에서의 오차는 측정 시 사용되었던 Vector Network Analyzer의 성능에 의해 발생하는 것이며, 약 3GHz 까 지 결과치가 잘 일치하며 나머지 대역의 결과에서도 믿을만한 일치 성 을 보여준다. 이 결과로부터 늘어난 인덕턴스의 용량으로 인해 3D-EBG 의 크기가 보드에서 패키지 크기로 줄어들어도 차단 시작 주파수가 크 게 변동되지 않을 것이라는 것을 예측할 수 있다.

Case	Structure	Cut-off frequency	Minimum isolation over 5GHz
1	AI-EBG	4.3 ~ 7.3GHz	-28.25 dB @ 8.5GHz
2	AI-EBG with additional slit	3 ~ 7.2 GHz	-24.5 dB @ 9.8GHz
3	3D-EBG	2.8 ~ 8.3 GHz	-36.5 dB @ 8.4GHz





<그림 2> EBG구조의 시뮬레이션 결과 비교



<그림 3> EBG의 시뮬레이션 및 실 측정치 비교

2.2 제작 및 측정

제작 모델의 크기 및 제원은 가로, 세로 24 X 24 mm² 의 넓이를 가지 며 높이 0.972 mm 의 4층 구조이다. 유전체로는 Nelco N4000-13SI 로 서 스트립라인 구조에서 10GHz 에 3.2 의 유전율과 0.008의 손실 탄젠 트를 갖는다. 그림 4은 제작된 패키지 용 PDN의 모습을 보여준다

측정은 주파수 영역과 시간 영역에서 이루어진다. 그림 4에서 보이는 바와 같이 좌측 상단에 존재하는 포트가 1번, 우측 상단에 위치한 포트 를 2번으로 정하였다. 측정은 주파수 영역에서는 2 포트 벡터 네트워크 분석기를 이용하여 두 개의 포트에 대한 S-parameter를 측정 하였다. 그리고 시간영역에서 노이즈 감쇠 정도를 알아보기 위해 포트 1에서 Xilinx사의 Virtex-5 ML523 FPGA Kit 를 이용하여 주파수가 2.5GHz이 고 크기가 550mV의 클럭 신호를 인가한 후, 포트 2에서 측정되는 신호 의 양을 보았다. 측정은 Lecroy 사의 Wavepro 7300 오실로스코프 시리 즈를 사용하였다. 오실로스코프의 성능은 20Giga 초당 샘플링에 3 GHz 의 측정 대역폭을 지원한다.

2.2.1 측정 결과 비교

그림 5을 보면 2.5GHz에서 Solid Plane에서의 전달특성이 -21.42dB 로 타나고 3D-EBG Plane에서 -34dB로 3D-EBG를 사용 한 것이 차단 특 성이 높음을 알 수 있다. 차단대역폭 또한 -30dB를 기준으로 Solid Plane에서는 3.35GHz로 나타나고 3D-EBG Plane에서는 11.38GHz으로 3D-EBG를 사용한 것이 넓은 차단 특성을 보여 주었다. 시간영역에서의 신호측청으로 포트1에 주파수가 2.5GHz이고 진폭이 550mV인 신호를 주고 포트2에서 측정하였다. 그림 6에서 보면 Solid Plane에서 최대 진 폭은 24mV로 입력 전압대비 4.36%로 감소하였고 3D-EBG Plane에서는 20.35.mV로 3.27%로 감소하여 3D-EBG를 사용한 것이 시간영역에서도 노이즈 감소가 더 높은 것으로 나타났다.







3. 결 론

EBG의 차단 영역이 시작하는 주파수는 PDN 내부에 존재하는 패턴 의 패치에서 발생하는 커패시턴스와 패치간의 연결부분의 인덕턴스에 의해 결정된다. 하지만 패키지의 공간적인 제약에 의해 일반적으로 EBG 의 차단 시작 주파수는 수 GHz 대역에 존재하였고, 이를 해결하 기 위해 낮은 대역에서 차단 시작 주파수가 형성되는 EBG 소형화에 대 한 많은 연구가 진행되었다. 이번 연구에서는 고주파 신호의 귀환 경로 설정의 특성을 이용한 인덕턴스의 증가로 인한 EBG 구조의 소형화 방 법을 제시하였다. 그리고 AI-EBG와 3D-EBG의 패턴의 따른 차단 특성 의 변화를 알아보았고 패키지 용 PDN 보드를 제작하여 주파수영역과 시간영역에서 3D-EBG Plane 유용성을 검증 하였다.

[참 고 문 헌]

[1] Jinwoo choi, Vinu Govind, and Madhavan Swaminathan, "A Novel Electromagnetic Bandgap(EBG) Structure for Mixed-signal System Applications", , Radio and Wireless Conference, 2004

[2] Madhavan Swaminathan, A.Ege Engin, "Power Integrity Modeling and Design for Semiconductors and System", Prentice Hall, 2007.

[3] Yoshitaka Toyota, A. Ege Engin, Tae Hong Kim, Madhavan Swaminathan, Swapan Bhattacharya, "Size Reduction of Electromagnetic Bandgap (EBG) Structures with New Geometries and Materials", Electronic Components and Technology Conference, pp1784~1789, 2006

[4] Yoshitaka Toyota, Kengo Iokibe, Ryuji Koga, A. Ege Engin, Tae Hong Kim, Madhavan Swaminatha,"Miniaturization of Electromagnetic Bandgap(EBG) Structures with High-permeability Magnetic Metal Sheet", EMC 2007.