

저전력 USN/WBAN 센서노드 시스템용 Wake-up 회로 설계

황지훈*, 노형환*, 김형석**, 박준석*
국민대학교*, 중앙대학교**

Wake-up Schematic Design For Ultra Low Power USN/WBAN Sensor Node System

Ji-Hun Hwang*, Hyoung-Hwan Roh*, Hyeong-Seok Kim**, Jun-Seok Park*
Kookmin University*, Chung-Ang University**

Abstract - RFID 수동 태그의 동작 원리를 이용하여 USN/WBAN 센서 노드 시스템에 적용 가능한 웨이크업 회로를 설계하였다. 웨이크업 회로 구성은 크게 전압 체배기, 복조기, 상태기계로 구성되었다. 상태 기계에 동작 가능한 전압을 공급하기 위해 전압 체배기는 문턱전압 제거 방식을 적용한 구조를 사용하였고, 복조기 회로로는 AM 복조기로 구조가 간단한 포락선 검파기 방식을 사용하였다. 전압 체배기에 높은 전압이 인가될 경우 회로가 파괴되는 것을 막기 위해 제한 회로를 구성하여 최대 전압을 2.1V로 제한하였다. 또한 복조기에서는 안정적인 데이터 복조를 위해 비교기의 기준전압을 입력신호의 평균값을 사용한 슈미트 트리거 비교기를 사용하여 안정적으로 데이터를 추출하였다. 삼성 0.18um CMOS 공정을 이용하여 설계하였고, 측정 결과 전압 체배기의 체배 전압은 2.07~1.76V까지 체배 되는 것을 확인하였고, 복조기의 데이터 복조 역시 약 4M의 거리까지 데이터를 복조함을 확인하였다.

1. 서론

RFID 수동 태그는 태그 내부에 전원이 없으며, 리더의 송신 신호를 정류하여 태그 칩 구동을 위한 전원으로 사용한다[1]. 본 논문에서는 수동 태그의 동작 원리를 USN/WBAN에 적용하기 위해 웨이크업(Wake-up) 모듈(전압 체배기, 복조기, 상태 기계(State-Machine))을 구현하여 해당 시스템의 절박 하는 방식을 제안하였다. 상태 기계를 동작시키기 위한 전원을 전압 체배기로부터 공급하여 별도의 전원을 사용할 필요가 없고, 각각의 아이디를 갖는 센서 노드들은 싱크 노드에서 나오는 RF 입력 신호로부터 웨이크업 모듈을 통해 아이디를 비교 및 분석하여 해당 아이디 신호일 경우에만 시스템을 활성화시킴으로써 시스템의 대기 전력 소모를 줄일 수 있도록 설계하였다. 또한 웨이크업 모듈의 전압 체배기와 복조기를 칩(Chip)으로 구현하여 시스템의 소형화가 가능하도록 하였다.

2. 본론

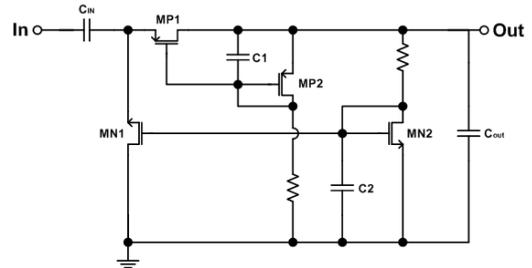
2.1 웨이크업 모듈

웨이크업 모듈은 크게 전압 체배기와 복조기로 그리고 상태 기계(State Machine)로 나눌 수 있다. 웨이크업의 동작 원리를 살펴보면, 전압 체배기에서는 무선 RF 신호를 받아 일정 전압으로 체배하여 상태기계를 동작시킬 수 있는 전력을 공급하고, 복조기에서는 입력 신호를 복조하여 상태기계에 보내줌으로써 상태기계가 해당 시스템을 On-Off 할 수 있도록 제어 해주는 역할을 한다.

2.1.1 전압 체배기

전압 체배 회로는 쇼트키 다이오드를 이용한 다단의 딕슨(Dickson) 구조로 설계되었다[1]. 본 논문에서는 CMOS 기반 회로로 MOSFET의 다이오드 커넥션을 이용하여 다이오드를 대신하였으며 문턱전압(다이오드의 경우 : 다이오드의 turn-on 전압)을 낮추기 위한 방법으로 문턱전압 제거회로 구조로 설계하였다.

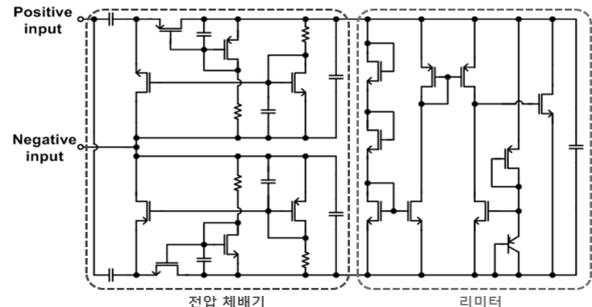
그림 1은 기본적인 싱글 구조를 이용한 문턱전압 제거회로도이다. 그림 1과 같이 MP1과 MN1은 각각 C1, C2와 다이오드 커넥션을 이루고 있다. 고주파 신호가 입력될 때 양의 입력 주기 동안 MP1이, 음의 주기 동안 MN1이 동작한다. 음의 주기에 MN1이 ON되며 C_N에 전하를 충전하고 양의 구간동안 MP1이 ON되며 C_{out}에 전하를 충전한다. 이때 MP1과 MP2, MN1과 MN2는 각각 같은 사이즈의 MOSFET으로 MP2의 문턱전압(V_{SG}) 크기의 전압을 C1에 미리 저장해 두고 있고, 양의 입력구간에 MP1의 게이트 전압이 미리 문턱전압을 확보하고 있기 때문에 작은 입력전압에도 MP1이 문턱전압 이상의 입력 없이 동작이 가능하다. MN1의 동작 또한 MP1과 같은 원리로 동작한다.



〈그림 2〉 문턱전압 제거회로

이 구조의 회로는 다른 구조에 비해 문턱전압 제거로 인한 효율 향상뿐만 아니라 MOS의 문턱전압을 복사해서 사용함으로써 온도 및 공정 변화에 대한 영향에 강한 특성이 있다.

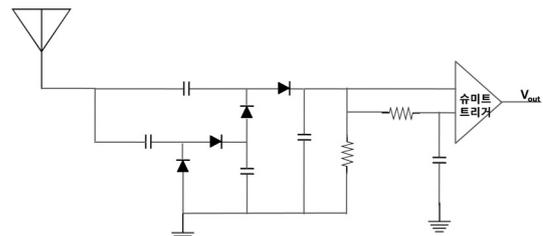
그림 2는 논문에서 사용한 전압 체배기 회로 구조이다. 전압 체배기 출력은 입력의 전압 최대치(V_p)에서 MOSFET의 문턱전압의 차에 비례함으로써 주 노드와 종속 노드 사이의 거리는 입력 전압 최대치의 지배적인 지표가 된다. 따라서 주 노드와 종속 노드간의 거리가 가까워지면 능동 소자가 견딜 수 있는 전압 레벨을 초과하여 회로를 파괴할 수 있다. 이런 현상을 방지하기 위해서 전압 체배기의 저장 커패시터 다음에 제한(Limiter)회로를 추가하여 최대 전압을 2.1V이하로 제한하였다. 이는 0.18um 공정의 Thin oxide 소자가 견딜 수 있는 절대 전압(Absolute Voltage)인 2.7V에서 0.6V이상의 마진을 고려한 설계 지표이다.



〈그림 2〉 전압 체배기 구조

2.1.2 복조기

복조회로는 마스터 노드로부터 수신된 RF 신호에서 반송파(Carrier)를 제거한 데이터 신호를 복원하는 역할을 한다. 본 논문에서는 AM 복조기로 구조가 간단한 포락선 검파기(Envelope Detector) 구조를 사용하였다[2]. 그림 3은 포락선 검파기 복조회로도이다.

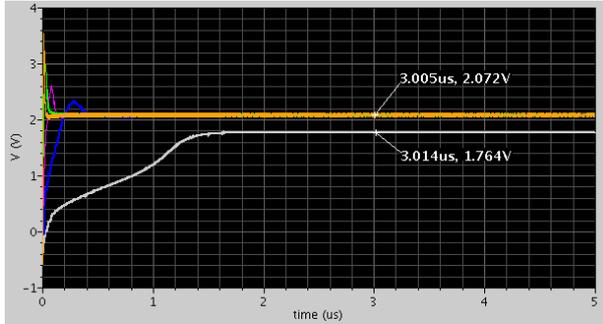


〈그림 3〉 복조기 회로도

포락선 검파기의 동작 원리를 살펴보면 복조기의 출력 신호와 기준신호를 비교하여 데이터를 추출한다. 포락선 검파기는 구조가 쉽고 간단하지만, 비교기 음의 입력단에 DC의 형태의 기준신호 생성을 위한 시정수가 큰 저역통과여파기(LPF, Low Pass Filter) 구조가 필요함으로 큰 값의 저항과 커패시터가 요구되어 값을 맞추는데 초점을 두었다.

포락선 검파의 입력신호는 마스터 노드와 슬레이브 노드간 거리에 따라 전압 레벨이 변함으로 비교기의 음의 입력으로 인가되는 비교기의 기준전압 역시 적합한 전압 레벨을 입력할 수 있어야 한다. 그래서 비교기의 기준전압은 고정된 전압을 사용하지 않고 입력신호의 평균값을 사용한 슈미트 트리거 비교기를 사용하여 데이터를 추출하였다.

2.2 시뮬레이션 및 측정 결과

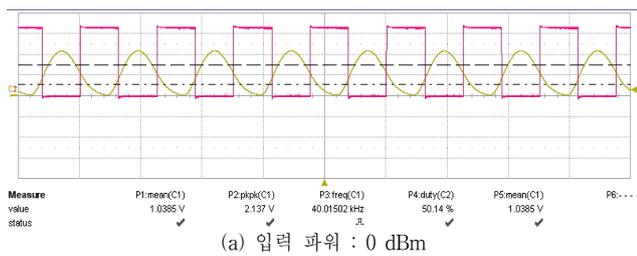


<그림 4> 거리에 따른 전압 체배기 동작

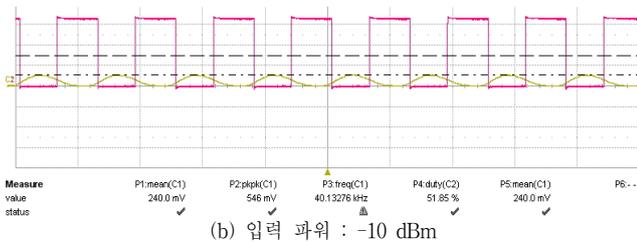
<표 1> 거리에 따른 전압 체배기 출력

거리(m)	인가 전력		체배 전압(V)
	(mW)	(dBm)	
0.1	450	26.5	2.07
0.2	112	20.5	2.07
0.33	41	16.2	2.07
0.55	15	11.7	2.07
0.9	5.5	7.4	2.07
1.0	4.5	6.5	2.07
1.5	2	3	1.76

근거리(1m 근방)에서는 전압 체배기에 인가되는 전력이 크기 때문에 전압 체배기의 리미터회로가 동작하여 2.07V로 전압을 제한하며, 그 이상의 거리에서는 리미터회로 동작없이 1.76V(약 1.5m)의 출력 전압을 확인하였다.



(a) 입력 파워 : 0 dBm

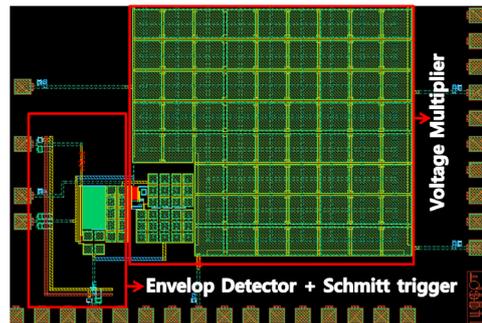


(b) 입력 파워 : -10 dBm

<그림 5> 복조기의 데이터 검출 파형

<표 2> 입력 파워별 복조기 출력 및 듀티(Duty)

입력 파워	복조기 출력	Duty(%)
5 dBm	3.66V	70.84
3 dBm	3.75V	67.13
1 dBm	3.78V	54.04
0 dBm	3.76V	41.36
-1 dBm	3.74V	43.57
-3 dBm	3.11V	45.91
-5 dBm	2.47V	47.57
-7 dBm	1.95V	49.16
-9 dBm	1.49V	49.63



<그림 5> 전압 체배기와 복조기 레이아웃

3. 결 론

본 논문에서 제안한 웨이크업 방식은 센서노드의 불요 전력 소모를 줄이기 위한 방법으로 센서노드가 동작할 경우에만 시스템이 동작 할 수 있도록 제안하였다. 삼성 0.18um CMOS 공정을 이용하여 설계하였고, 측정 결과 전압 체배기의 체배 전압은 2.07~1.76V까지 체배 되는 것을 확인하였고, 복조기의 데이터 복조 역시 약 4M의 거리까지 데이터를 복조함을 확인하였다.

향 후 전압 체배기의 효율을 더욱 높여서 인식 거리를 향상 시키고 상 태 기계까지 칩으로 구현함을 목표로 하고 있다.

현재 다양한 WBAN/USN 시스템의 도입과 더불어 센서노드의 배터리 문제가 부각되고 있는 가운데 제안한 웨이크업 방식을 시스템에 접목하여 불요 전력 활용에 이용 가능할 것으로 기대된다.

감사의 글

본 연구는 지식경제부 및 정보통신연구진흥원의 IT산업원천 기술개발사업의 일환으로 수행하였음.

[2008-F-050-02, 자기유지 WBAN/USN용 u-Scavenging 기술 개발]

[참 고 문 헌]

- [1] H. Nakamoto, et al., "A Passive UHF RF Identification CMOS Tag IC Using Ferroelectric RAM in 0.35- μ m Technology," IEEE JOURNAL OF SOLID-STATE CIRCUITS, VOL. 42, NO. 1, JANUARY 2007.
- [2] J.F.Dickson, "On-chip high-voltage generation in NMOS integrated circuits using an improved voltage multiplier technique," in IEEE J.Solid-State Circuits, vol. SC-11, pp.75-75,1997
- [3] Udo Karthaus,Martin Fischer, "Fully Integrated Passive UHF RFID Transponder IC With 16.7-W Minimum RF Input Power," IEEE JOURNAL OF SOLID-STATE CIRCUITS, VOL.38, NO.10, Oct. 2003, pp.1602-1608