

주파수 동기화 구현을 위한 가변 발진기 회로

Yujin Jang*, Jeogin Chun*, Seungkon Kong*, Sangchul Shin*, Bonam Goo*, Jungchul Gong*,
Byoungown Min*

*Central R&D Institute, Samsung Electro-Mechanics Co., Ltd.

314, Maetan3-Dong, Yeongtong-Gu, Suwon, Gyunggi-Do, Korea, 443-743

Abstract

LCD TV용 Backlight Unit을 구동하는 Inverter 및 SMPS용 IC의 발진기(OSC)는 구동 주파수를 결정하는 블록이다. 종래에는 미리 결정된 전류값과 충전용 시정수에 의하여 스위칭 주파수가 고정 되어 있다. 이에 반하여 외부에서 스위칭 주파수를 가변하고자 할 때, 신호의 입력에 따라 스위칭 주파수가 가변 가능한 발진기(Oscillator) 블록을 제안한다.

1. 서 론

본 논문은 오실레이터에 관한 것으로 입력신호의 주파수가 가변 되어도 가변 된 입력신호의 주파수에 따라 발진 신호의 주파수를 가변 하는 주파수 가변 오실레이터에 관한 것이다. 최근 들어, 경박단소화의 장점에 따라 모니터, 텔레비전 등의 다양한 디스플레이 장치에 액정표시장치(Liquid Crystal Display; LCD)가 대부분 사용 되고 있다. [1] 이러한, LCD 제품에는 LCD의 램프를 점등하여 필요한 광을 출력하는 LCD 백라이트 유닛(Back-Light Unit)이 필수적으로 채용된다. [2,3,4] LCD 백라이트 유닛에는 사전에 설정된 주파수에 따라 램프 점등을 구동하는 구동 IC가 포함되며, 구동 IC에는 주파수를 제공하는 오실레이터(Oscillator)가 포함되어 있다. 한편, LCD 제품에는 LCD 패널에 사용되는 수평 동기 신호, 수직 동기 신호 등의 영상 신호가 이용되는데 전술한 영상신호의 주파수와 구동 IC의 주파수간에 간섭이 발생하여 LCD 제품에 워터폴(Waterfall) 현상 또는 플리커(Flicker) 현상이 발생할 수 있다. 이에 따라, 영상신호의 주파수와 구동 IC의 주파수를 동기화시킬 필요가 있다. [5]

2. 본 론

2.1 회로 구성

전술한 목적을 달성하기 위해, 본 논문의 주파수 가변 오실레이터는 입력신호의 전압 레벨을 사전에 설정된 범위의 전류 레벨로 변환하는 전압 전류 변환 회로와, 전류 레벨에 따라 주파수를 가변 하여 발진하는 발진회로(RC Oscillator)를 포함하는 것을 특징으로 한다. [6] (그림1) 각각의 블록의 자세히 기술하면 다음과 같다. 전압 전류 변환 회로는 기 입력 신호의 전압을 미리 설정된 전압 레벨로 변환하는 전압 조정블록과, 전압 비교기의 전압 레벨을 사전에 설정된 범위의 전류 레벨로 변환하는 전압 전류 변환블록(Voltage-Current Converter)와,

전류 레벨에 따라 상기 발진 회로의 충전 전류를 제어하는 전류 제어블록으로 구성되어 있다.

전압 조정부의 LCD TV의 영상신호 회로에서 출력하는 동기화 주파수의 레벨에 상응하는 수준의 전압 레벨과 피드백 전압의 전압 레벨을 비교하는 비교기와, 비교기(E1)의 출력 전압의 레벨을 미리 설정된 전압 레벨 범위로 조정하여 전압 전류 변환기의 입력으로 전달한다. 전류전압 변환기는 전압 조정부로부터의 전압을 전류로 변환하는 전압-전류 변환기와, 전압-전류 변환기로부터의 전류 레벨을 조절하는 전류 이득 조정기(Current Gain Controller)로 되어 있다. 이 블록의 전류 이득은 다음과 같다.

$$(Current\ Gain) = \frac{1}{K} * 2 * \left(\frac{M_2}{M_1} \right) \text{ (uA/V)} \quad (1)$$

K는 V-I Converter의 Gain이며, M2와 M1은 출력단 MOS의 단면적의 비이다.

전류 제어부는 전압 전류 변환부로부터의 전류와 사전에 설정된 기준 전류를 연산하여 사전에 설정된 비를 갖는 제1 전류 및 제2 전류를 출력하는 전류 연산기블록과 전류 연산기로부터의 상기 제1 전류를 사전에 설정된 전류 레벨로 체배하는 제1 전류 체배기와, 상기 전류 연산기로부터의 상기 제2 전류를 사전에 설정된 전류 레벨로 체배하는 제2 전류 체배기를 포함하고 있다. 변환기를 통한 전류 변환전류는 다음과 같다.

$$RT\ Current = B_x * (V_{lpf} - 2.5) * (Current\ Gain) \quad (2)$$

V_{lpf}는 동기화 주파수에 해당하는 전압레벨이며, B_x는 SET 특성에 따른 다른 고유의 전류 체배 상수이다.

발진 회로는 상기 제1 및 제2 전류 체배기로부터의 전류에 따라 충전 전류를 설정하는 충전전부와, 상기 충전전부의 충전전을 제어하여 제1 출력 신호를 생성하고, 상기 제1 출력 신호의 전압 레벨을 사전에 설정된 제1 및 제2 기준 전압과 각각 비교하여 제2 출력 신호를 생성하는 신호 생성 부를 포함한다. 이때 발진 주파수는 다음과 같다.

$$T_{osc} = 2 * Ct * (V_H - V_L) / I_{Charging} \quad (3)$$

$$Freq = 1 / T_{osc}$$

I_{charging} 전류는 (2)식에 의하여 획득되는 전류이며, Ct는 충전전 캐패시터, V_H, V_L은 삼각파의 각각 상측과 하측 전압을 뜻한다.

2.2 회로 설명

먼저 입력 신호는 주파수에 따라 가변 되는 전압을

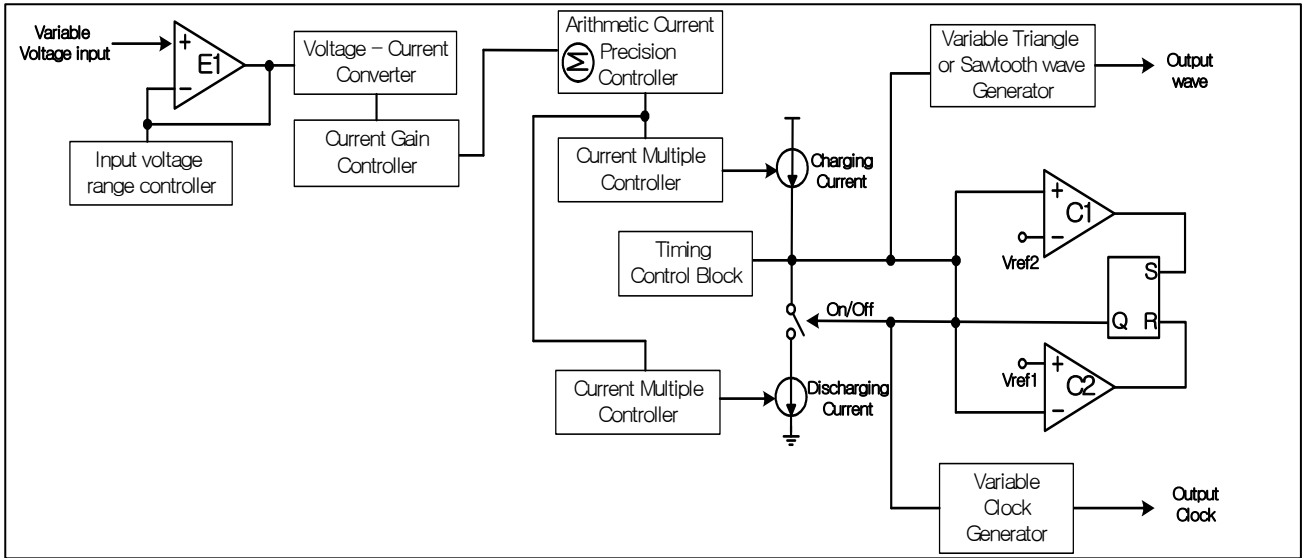


Fig. 1 A Simple Block Diagram of Voltage Controlled Oscillator

가지며 전압 조정블록은 비교기와 전압 범위 조정블록 통해 상기 입력 신호의 전압 레벨을 사전에 설정된 전압 레벨 범위로 조정한다. 이는 입력 신호의 전압 레벨을 신호 처리에 적합한 전압 레벨로 조정하기 위함이다. 즉, 예를 들어 상기 입력 신호의 전압 레벨 범위가 1~10V인 경우 이를 신호 처리에 적합하게 0.1V~1V의 전압 레벨 범위로 조정함을 뜻한다.

레벨 조정된 전압은 전압 전류 변환블록 (Voltage - Current Controller)에 전달되며, 전압 전류 변환블록의 전압-전류 변환기는 상기 레벨 조정된 전압을 전류로 변환하고, 전류 이득 조정블록은 전압-전류 변환블록으로부터의 전류가 사전에 설정된 전류 레벨 범위에 존재하도록 전압-전류 변환기로부터의 전류를 증폭한다.

이득 조정된 전류는 전류 제어부(Current Precision Controller)에 전달되고, 전류 제어블록은 이미 이득 조정된 전류와 사전에 설정된 기준 전류를 연산하여 제1 및 제2 전류 체배기(Current Multiple Controller)에 전달한다. 여기서, 전류 연산기 블록에서는 상기 이득 조정된 전류와 사전에 설정된 기준 전류를 사전에 설정된 비율로 각각 연산하며 상기 이득 조정된 전류의 크기에 따라 상기 기준 전류와 감산 또는 가산할 수도 있다.

여기서 제1 및 제2 전류 체배기에 전달되는 전류는 주파수의 시비율에 따라 차이가 있으나, 50%를 기준으로 1:2의 비율로 전달될 수 있다. 제1 및 제2 전류 체배기는 전달된 전류를 각각 체배하여 제1 전류원과 제2 전류원에 전달한다. 캐패시터(Ct)에 충전되는 전류는 제1 전류원으로부터의 전류이기 때문에 제2 전류원에 의한 방전 전류는 캐패시터(C)의 전류와 제1 전류원 전류의 합이 될 수 있으며, 이에 따라, 제1 및 제2 전류 체배기에 전달되는 전류는 일반적으로 1:2의 비율로 전달되도록 한다.

충방전기의 제1 전류원은 제1 전류 체배기로부터의 전류에 따라 충전 전류를 설정하고, 충방전기의 제2 전류원은 제2 전류 체배기로부터의 전류에 따라 방전 전류를 설정한다.

제1 전류원으로부터의 전류는 캐패시터(C)에 충전되고, 캐패시터(C)에 충전된 전류는 제2 전류원(CS2)에 의해 방전된다. 이때, 충방전의 스위칭은 제1 전류원(CS1)과

제2 전류원(CS2)간의 전달 경로를 개폐하는 스위치(SW)에 의해서 이루어진다. 스위치(SW)의 스위칭은 신호 생성부(Clock Generator) 의해 이루어지는데, 먼저 스위치(SW)는 스위칭 온하여 위 회로의 전달경로를 연결하고, 이에 따라 캐패시터에 전류가 충전되며 이에 따라 캐패시터(C)에 충전되는 전압이 상승한다. 제1 비교기(C1)는 사전에 설정된 제1 기준 전압(Vref1)과 상기 캐패시터에 충전되는 전압을 비교하여 그 비교결과를 RS Flip-Flop에 전달하고 RS-Flip-Flop은 스위치(SW)를 스위칭 오프하는 제어 신호를 출력한다. 스위치(SW)는 스위치 오프하여 상기 전달경로를 단락시킴, 이에 따라 캐패시터(C)에 충전되는 전압은 하강한다. 제2 비교기(C2)는 사전에 설정된 제2 기준 전압(Vref2)와 캐패시터로부터 방전되는 전압을 비교하여 그 비교결과를 RS Flip-Flop에 전달하며, RS Flip-Flop은 스위치(SW)를 스위칭 온(ON)하는 제어 신호를 출력한다. 위에서 설명한 캐패시터의 충방전 전압을 삼각파 또는 톱니파의 형상을 갖는 제1 출력 신호가 되고 상승한 RS Flip-flop의 스위칭 제어 신호는 펄스 형상을 갖는 제2 출력 신호가 된다.

2.3 Simulation 및 측정결과

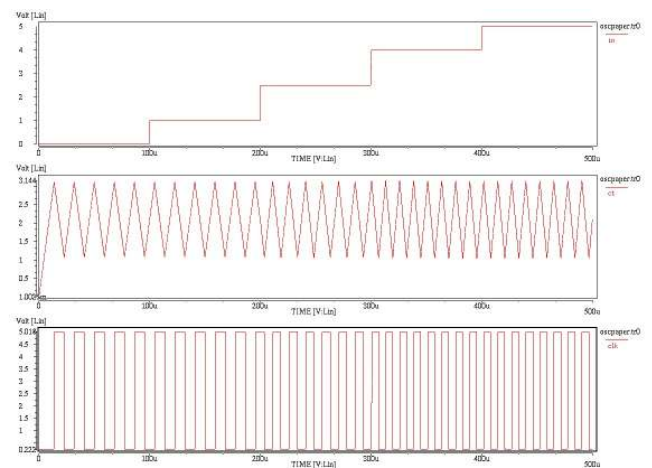


Fig. 2 Simulation Results of triangle wave, clock signal

그림2를 참조하면, LCD 패널의 외장 주파수에 해당하는 입력전압이 증가할수록 입력 신호의 주파수가 상승되면서 이에 따라 입력 신호의 전압이 상승되며 오실레이터는 입력신호의 전압 상승에 따라 변환된 전류가 상승하며 이에 연계하여 충전전 전류가 같이 상승하게 되며, 삼각파의 주파수가 상승함을 확인할 수 있다. 이에 연계하여, 클럭 신호 주파수도 상승한다. 다시 말하면, 외부 패널의 주파수가 변함에 따라 오실레이터의 주파수도 연계하여 변화하여, 두 개의 주파수가 동기화되어 동작함을 뜻한다.

3. 결론

본문에서 서술한 바와 같이 본 논문에 의하면 입력 신호의 주파수가 가변 되어도 입력 신호의 전압을 전류로 변환하여, 전류의 가변에 따라 발진 주파수를 가변 하여 상기 입력 신호의 주파수 가변에 따라 동기된 발진 신호를 출력할 수 있으며, 이에 따라 SET 노이즈를 줄이는 효과를 얻을 수 있다.

Reference

[1] Nalbant, M.K., "A new CCFL inverter circuit far AMLCD panels results in significantly higher efficiency and brightness", Active Matrix Liquid Crystal Displays, 1995. AMLCDs '95., Second International Workshop on 25-26 Sept. 1995 Page(s):133 - 136

[2] Kim, S.K.; Han, H.S.; Woo, Y.J.; Cho, G.H.;" A Low-Cost High-Efficiency CCFL Inverter With New Capacitive Sensing and Control", Power Electronics, IEEE Transactions on Volume 21, Issue 5, Sept. 2006 Page(s):1444 - 1451

[3] Kim, Y.; Son, Y.; Lee, J.; " Design Criteria of Transformer for LCD Backlight Inverter", Magnetics Conference, 2006. INTERMAG 2006. IEEE International 8-12 May 2006 Page(s):213 - 213

[4] In-Hwan Oh; " A single-stage power converter for a large screen LCD back-lighting", Applied Power Electronics Conference and Exposition, 2006. APEC '06. Twenty-First Annual IEEE 19-23 March 2006 Page(s):6 pp.

[5] Mu-Shen Lin; Wen-Jung Ho; Fu-Yuan Shih; Dan Y. Chen; Yan-Pei Wu; "A cold-cathode fluorescent lamp driver circuit with synchronous primary-side dimming control", Industrial Electronics, IEEE Transactions on Volume 45, Issue 2, April 1998 Page(s):249 - 255.

[6] Jagdale, S.; Sikilkar, T.; Sinha, M.PA; "A study on simulation of voltage controlled oscillator", Microwave Conference Proceedings, 2005. APMC 2005. Asia-Pacific Conference Proceedings Volume 2, 4-7 Dec. 2005 Page(s):4 pp

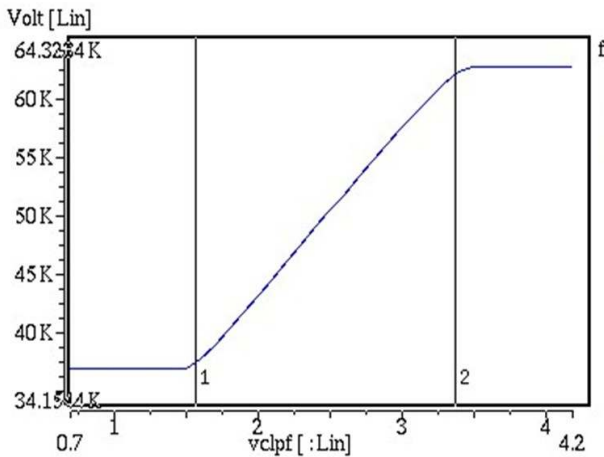


Fig.3. Frequency variety by input voltage (Vl)pf

그림3을 참조하면, 동기화 입력 주파수에 상응하는 주파수에 따른 오실레이터 주파수의 변화를 나타내고 있다. 가로축이 전압으로 표시되어 있으나, 본질적으로는 주파수를 뜻하며, 가로축과 세로축의 값은 같다고 할 수 있다. 또한 전류 이득을 충분히 확보하여 중앙값을 기준으로 $\pm 20\%$ 의 Tracking Range를 확보하였음을 확인할 수 있다.

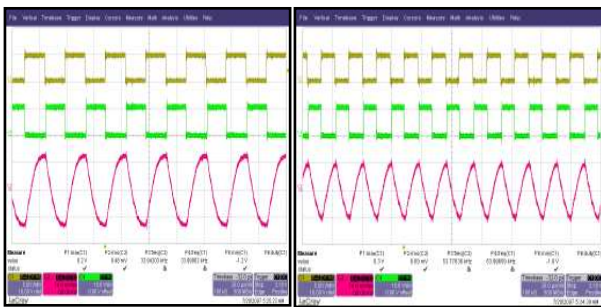


Fig.4. Internal Clock Frequency variety by external signal

그림4는 본 논문의 가변 주파수 회로가 포함된 IC의 실제 출력으로 그림의 가장 위의 신호가 외부 입력 신호이며, 중간신호가 오실레이터의 클럭 신호이다. 그림 하단의 정현파의 램프 부하의 전류 파형이며, 이는 오실레이터 주파수에 수렴하게 된다. 그림4을 보면 외부신호에 동기화되어 블록이 동작하며, 왼쪽 그림과 오른쪽 그림을 비교해보면 저 주파수와 고주파수 모두 주파수가 동기화되어 구동함을 확인할 수 있다.