전압 스트레스 저감을 위한 새로운 고효율 조명용 LED 구동 장치

박규민, 한상규, 홍성수, 홍영근*, 이효범*, 이광일**, 노정욱
국민대학교 전력전자연구소, *삼성전기(주) P&M 사업부, **페어차일드 코리아 반도체(주)

New High Efficiency LED Driver Circuit to Reduce Voltage Stress

Kyu-Min Park, Sang-Kyoo Han, Sung-Soo Hong, Young-Gun Hong*, Hyo-Bum Lee*, Kwang-Il Lee**, Chung-Wook Roh
Kookmin Univ. Power Electronics Center, *Samsung Electro-Mechanics Co., LTD, **FairChild Korea Semiconductor Co., LTD

ABSTRACT

본 논문은 조명용 LED 구동 장치를 위한 새로운 방식의 Two-stage LED 구동 회로를 제안한다. 제안된 회로는 PFC Flyback 회로의 다중 출력을 이용하여 LED 구동 회로에 사용된 소자의 내압 저하가 가능하고, 기존의 Two-stage LED 구동 회로에 비해 높은 효율을 갖는다. 제안된 회로는 Universal Input에서 25W 이상 조명 장치에 적용되는 IEC61000-3-2 Class C 규제를 만족하고, Digital Dimming을 사용하여 넓은 범위의 휘도 조절이 가능하다. 본 논문에서는 제안 회로의 동작 원리를 설명하고, 시뮬레이션 및 LED에 실제 적용 실험하여 제안 회로의 유용성을 입증하였다.

1. 서 론

최근 LED는 차세대 광원으로서 각광을 받고 있으며, 디스플레이 및 백라이트, 일반 조명에 이르기까지 폭 넓은 시장을 형성하고 있다. 특히 LED는 광원으로서의 우수성이 뛰어나기 때문에 조명 업체들은 LED를 이용한 차세대 조명 시장을 선점하기 위해 LED 구동 회로의 저 가격화와 고 효율화를 목표로 연구 중이다.

LED 구동 회로는 크게 Single-stage와 Two-stage 로 나눌 수 있다. Single-stage 방식은 저 가격화에 유리하지만 Dimming 시 역률 보정을 하지 못하여 25W 이상 조명기구에 요구되는 IEC61000-3-2 규제를 만족하지 못 한다. 반면, Two-stage 방식은 회로가 비교적 복잡하지만 조명용 제품에 필요한 절연, Dimming시 역률 보정 등 모든 규제를 만족한다.

그림 1은 PFC(Power Factor Correction) Flyback과 Boost

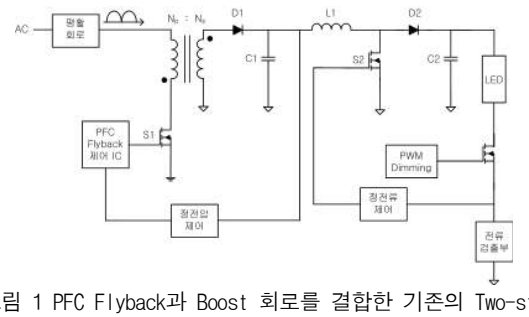


그림 1 PFC Flyback과 Boost 회로를 결합한 기존의 Two-stage LED 구동 회로

회로를 결합한 기존의 Two-stage LED 구동 회로를 나타낸다. Flyback 회로는 역률 보정 기능을 수행하고 Boost 회로는 LED의 정전류 제어와 Dimming 기능을 수행한다. 기존의 Two-stage LED 구동 회로는 출력 전압이 높을 경우 고 내압의 다이오드와 스위치를 사용해야 하는 단점이 있다. 따라서 기존의 Two-stage LED 구동 회로는 저 가격화를 달성하기에 어려운 문제점을 가지고 있다.

이와 같은 문제를 해결하기 위해서 본 논문에서 전압 스트레스 저감을 위한 고효율 조명용 LED 구동 회로를 제안한다.

제안 회로는 기존 Two-stage LED 구동 회로의 장점인 Universal Input에서 Dimming시 역률 보정을 보장하여 IEC61000-3-2 규제를 만족한다. 또한 Flyback 회로의 다중 출력을 이용해 Boost 회로 소자의 내압을 저감하여 회로의 저 가격화를 실현하며, 회로의 전력 밀도를 개선하여 회로 전체 효율을 높여 고 효율화를 달성한다.

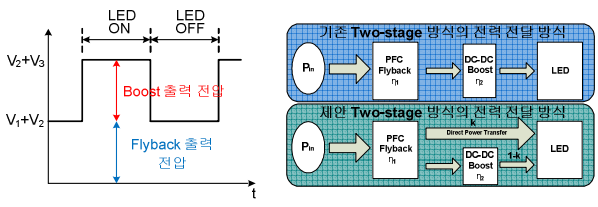
2. 전압 스트레스 저감을 위한 고효율 LED 구동 회로

2.1 LED의 특성을 이용한 Digital Dimming과 기존 회로와 제안 회로의 전력 전달 방식의 차이점

그림 2 (a)는 Dimming시 제안하는 LED 인가 전압이다. LED는 Turn-on 전압 이하에서는 Open으로 동작하는 특성을 가지고 있다.[1] 이러한 특성을 이용하면 그림 2 (a)와 같은 Boost 출력 전압 변동에 의해서도 Digital Dimming 동작이 가능하다.

그림 2 (b)는 기존 회로와 제안 회로의 전력 전달의 차이점을 도식화한 그림이다. 기존의 회로는 LED에 전달되는 모든 전력이 Boost 회로를 통해서 전달되므로 전체 효율은 $\eta_1\eta_2$ 이다. 하지만 제안 회로는 LED에 전달되는 전력이 PFC Flyback 회로를 통해서 전달되고 일부는 Boost 회로를 통해서 전달되므로 전체 효율은 $\eta_1\eta_2+k(1-\eta_2)\eta_1$ 이다. 예를 들어 η_1이 85%이고, η_2이 95%라고 했을 때 기존 회로의 전체 효율은 80.75%이다. 하지만 제안 회로의 k가 0.47이라고 했을 때 전체 효율은 82.75%로 2%의 효율이 상승한다.

2.2 전압 스트레스 저감을 위한 고효율 LED 구동 회로



(a) (b)

그림 2 (a) LED의 Digital Dimming을 위한 LED 인가 전압
(b) 기존 회로와 제안 회로의 전력 전달 방식

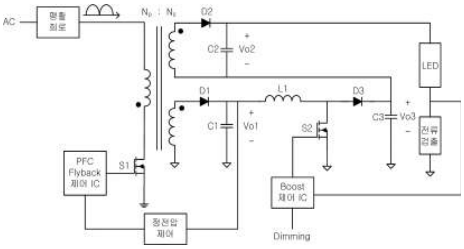


그림 3 전압 스트레스 저감을 위한 LED 구동 회로

그림 3은 논문에서 제안하는 전압 스트레스 저감을 위한LED 구동 회로의 회로도이다. 제안 회로는 PFC Flyback 회로의 다중 출력을 이용하여 V_{o1}과 V_{o2}를 출력한다. gate driver 회로를 간단하게 하기 위해 Low side에 위치하는 V_{o1}을 Boost 회로의 입력 전압으로 사용한다. Boost 회로가 Off 동작 시 LED 양단의 전압은 V_{o1}과 V_{o2}의 합이 되는데 이 전압은 LED의 Turn-on 전압 이하의 전압으로 설정하여 LED에 전류가 흐르지 않는다. Boost 회로가 On 동작 시에는 LED 양단의 전압은 V_{o2}와 V_{o3}의 합이 인가되고 이 전압을 LED의 Turn-on 전압 이상의 전압으로 설정하여 LED에 전류가 흐르게 한다. 제안 회로는 상기한 바와 같은 LED의 특성을 이용하여 Digital Dimming을 수행한다. 이때 V_{o3}의 전압은 LED 양단에 인가되는 전압보다 작으므로 기존의 Two-stage LED 구동 회로보다 작은 내압의 소자가 사용될 수 있고, 인덕터 양단 전압 저감으로 동일한 전류 리플을 발생하기 위한 인덕턴스가 줄어들어 기존 Two-stage 방식에 비해 인덕터 코어의 부피 및 권선 수 저감이 가능하여 저 가격화에 유리하다. 또한 모든 전력이 Boost 회로를 통해 LED로 전달되는 기존 회로와 달리 제안 회로는 일부의 전력 전달만을 Boost에서 담당하고 나머지는 LED에 직접 전달되므로 높은 효율을 기대할 수 있다.

2.2.1 PFC Flyback 회로의 설계

제안 회로는 PFC Flyback을 사용하여 역률 보정 및 절연 문제를 해결한다. PFC Flyback의 Spec.은 표 1과 같다.

Universal Input을 만족하므로 V_{in_min}는 127V이고 최소 스위칭 주파수는 25kHz라고 설정하였다.

Flyback의 1차측에 리플렉트되는 전압 V_r을 90V라고 설정하면 트랜스포머의 턴비와 최소 Duty는 다음과 같다.[2]

$$n = \frac{V_r}{V_o} = 0.75 \quad \text{.....} \quad (1)$$

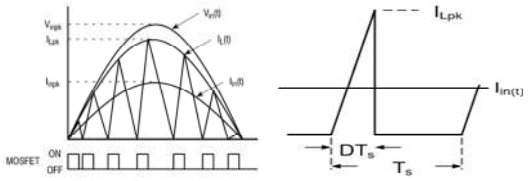
표 1 PFC Flyback 회로의 Spec.

V_i	90 ~ 264 V
V_o	120 V
I_o	0.54 A
f_{sw}	25 kHz

표 2 DCM Boost 회로의 Spec.

V_i	35 V
V_o	95 V
I_o	0.35 A
f_{sw}	150 kHz

그림 4 PFC Flyback 회로의 입력 전압 및 전류 파형



$$D_{\min} = \frac{n V_o}{n V_o + V_{ipk}} = 0.41 \quad \text{.....} \quad (2)$$

그림 4는 PFC Flyback의 입력 전압 및 전류 파형을 나타낸다. 본 설계에서는 역률을 1로 가정한다. Power balance law에 의해 다음과 같은 식을 유도할 수 있다.

$$\frac{I_{ipk}}{\sqrt{2}} = \frac{P_o}{V_{irms}\eta} \quad \text{.....} \quad (3)$$

트랜스포머의 1차측 전류의 최대치 I_{Lpk}는 다음과 같다.

$$I_{Lpk} = \frac{V_{ipk}}{L_m} D_{\min} T_s \quad \text{.....} \quad (4)$$

한 주기 동안 입력 평균 전류의 면적은 L_m에 흐르는 전류면적과 같으므로 다음과 같은 관계가 성립한다.

$$I_i(t)\, T_s = \frac{1}{2} I_{Lpk} D_{\min} T_s \quad \text{.....} \quad (5)$$

식 (4)와 (5)를 이용하여 Spec.에 주어진 최소 주파수를 갖는 L_m은 다음과 같다.

$$L_m = \frac{1}{2}\frac{V_{ipk}}{I_{ipk}} D^2 T_s = 344\mu H \quad \text{.....} \quad (6)$$

주어진 PFC Flyback의 Spec.을 이용하여 Control to Output 함수를 구하면 다음과 같다.[3]

$$\frac{\hat{v_o}}{\hat{v_{cont}}} = \eta \frac{K V_i V_r}{2 R_s V_o} \frac{V_i}{V_r + V_i} \frac{R_o(1 + C_o R_{esr})}{1 + s C_o R_o} \quad \text{.....} \quad (7)$$

2.2.2 DCM Boost 회로의 설계

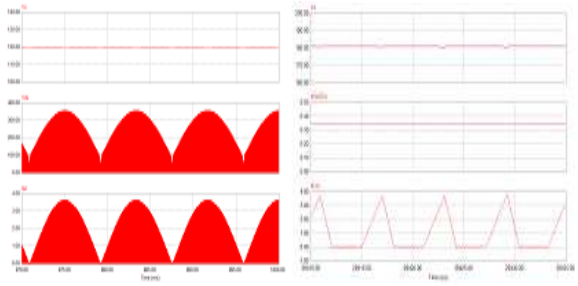
인덕터의 크기를 줄이고 제어의 용이성을 위해 동특성이 뛰어난 DCM(Discontinuous Conduction Mode) Boost 회로를 선정하였다. LED에 Dimming 동작을 수행하기 위해서는 Boost가 동작하지 않을 때 Boost의 출력 전압이 빠르게 LED의 Turn-on 전압 이하가 되어야 한다. 이러한 동작을 하기 위해서 Boost의 출력 Capacitor는 작은 값을 갖는다. 하지만 작은 출력 Cap.을 사용하였을 경우 출력 전압의 리플이 커지는 문제점을 갖게 되므로 Boost의 동작 주파수를 높게 한다. 동작 주파수를 높게 하면 Boost의 출력 Cap.이 커진 것과 같은 효과를 얻어 정상 동작시 리플이 작아진다.

DCM Boost 회로의 Spec.은 표 2와 같다.

Boost 회로의 Spec.이 위와 같고, k를 0.5라고 설정하면 Boost의 Duty, 인덕터의 최대 전류, L값은 다음과 같다.[2]

$$D = \frac{k(V_o - V_i)}{V_o} = 0.32 \quad \text{.....} \quad (8)$$

$$I_{Lpk} = \frac{2 I_o}{k - D} = 3.89A \quad \text{.....} \quad (9)$$



(a) (b)

그림 5 (a) PFC Flyback의 출력 전압 및 FET의 drain-source 전압, 1차측에 흐르는 전류 (b)DCM Boost의 출력 전압 및 LED의 전류, 인덕터 전류

$$L = \frac{V_i}{I_{pk}} DT_s = 19.19\mu H \quad \text{.....} \quad (10)$$

주어진 Boost의 Spec.을 이용하여 Control to Output 함수를 구하면 다음과 같다.[2]

$$\frac{\hat{v}_o}{\hat{v}_{cont}} = \frac{1}{D} \frac{2V_o(M-1)}{(2M-1)+s(M-1)R_oC_o} \quad \text{.....}$$

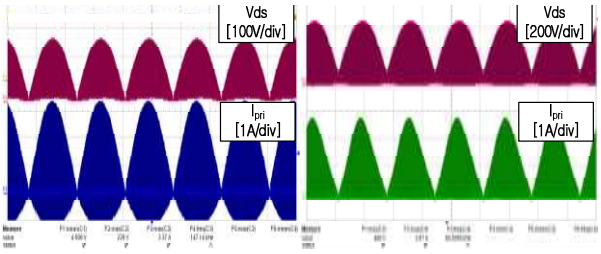
$$where\ M = \frac{1+\sqrt{2R_oD^2T_s/L}}{2} \quad (11)$$

2.2.3 제안 회로의 Simulation과 실험 결과

앞에서 설계한 PFC Flyback과 Boost 회로가 올바르게 설계되었는지를 알아보기 위해 앞에서 계산한 소자 값을 넣고 Psim으로 simulation을 수행하였다. PFC control IC로 사용된 L6561과 Opto-coupler인 TLP421 그리고 PWM IC UC3844는 Psim에서 블록으로 제작하여 Psim simulation에 사용하였다.

그림 5은 PFC Flyback과 Boost 회로의 Psim Simulation 결과 파형이다. PFC Flyback 회로가 설계한 의도대로 출력 전압은 120V로 유지하면서 역률 보정 기능을 수행하고 있음을 알 수 있고, DCM Boost 회로의 결과도 LED에 흐르는 전류가 0.35A로 일정하게 전류를 제어하고 있고, 인덕터에 흐르는 전류 또한 설계한 바와 같이 시비율 약 0.32로 DCM 동작을 하고 있음을 알 수 있다. 따라서 Psim Simulation을 통해서 회로의 설계가 정확히 이루어졌음을 알 수 있다.

Psim Simulation으로 회로의 설계가 정확히 이루어졌음을 확인하였으므로 실제 회로로 구현을 하여 회로의 동작을 확인하였다. LED는 삼성전기의 SLHNNWHL32ANT를 54EA 직렬 사용하였다. 트랜스포머의 턴 수는 56 : 29 : 45 : 10이고 L_m은 350μH이다. 그림 6은 Universal Input에서 실제 PFC Flyback 회로의 실험 파형이다. Psim Simulation으로 확인한 것과 같이 역률 보정이 잘 이루어짐을 알 수 있다.



(a) (b)

그림 6 (a) 입력 전압 90V_{ac}에서 FET의 V_{ds}, 1차측 전류

(b) 입력 전압 264V_{ac}에서 FET의 V_{ds}, 1차측 전류

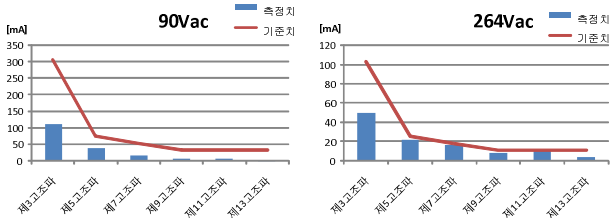


그림 7 입력 전압에 따른 고조파 측정 그래프

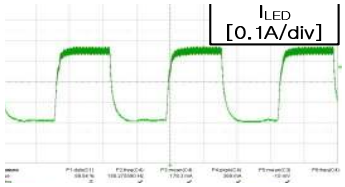


그림 8 Dimming 시 LED의 전류 파형 (50% Dimming 동작)

그림 7은 입력 전류의 고조파를 측정한 그래프로서 제안 회로가 25W 이상의 조명 기구에 적용되는 IEC61000-3-2 Class C 규제를 만족함을 보여준다.

그림 8은 Boost 회로에 의한 Digital Dimming 시 LED에 흐르는 전류 파형이다. 위의 파형에서 Boost 회로가 동작할 때는 LED의 전류가 350mA이고 Boost 회로가 동작하지 않을 때는 LED의 전류가 흐르지 않음을 알 수 있다.

Psim Simulation과 실제 실험을 통하여 제안 회로가 IEC61000-3-2 Class C 규제를 만족하고, Digital Dimming이 가능하며 Boost 회로에 사용되는 소자의 내압을 줄일 수 있음을 확인하였다.

3. 결 론

본 논문에서는 전압 스트레스 저감을 위한 새로운 고효율 조명용 LED 구동 회로를 제안하였다. 제안 회로는 25W 이상의 조명 기구에 적용되는 IEC61000-3-2 Class C 규제를 만족하며, LED가 Turn-on 전압 이하에서 Open으로 동작하는 특성을 이용하여 Digital Dimming을 수행하고 PFC Flyback 회로의 다중 출력을 이용하여 Boost 회로에 사용되는 소자의 내압과 인덕턴스를 획기적으로 줄 일 수 있어 회로의 저 가격화에 유리하다. 또한 LED에 전달되는 전력을 Boost 회로를 통해서만 전달하는 기존 회로와 달리 Boost 회로와 다중 출력을 통해서 전력을 전달하므로 보다 높은 효율을 기대할 수 있다. 이를 Simulation과 실제 실험을 통하여 증명하였다.

이 논문은 (주)삼성전기의 연구비 지원에 의하여 연구되었음

참 고 문 헌

[1] 장우진 외, "고출력 LED 및 고체 광원 조명 기술", 아진 출판

[2] Robert W. Erickson, Dragan Maksimovic, "Fundamentals of Power Electronics" : Second Edition

[3] 정영진, 박규민 외, "BCM PFC 플라이백 컨버터 회로의 모델링 및 설계", 전력전자학회