

빠른 동적 응답특성의 병렬-직렬 구조형 AC-DC 컨버터

채수용, 현병철, 김우섭, 신종원, 조보형
서울대학교 전기공학부

A parallel-series type AC-DC converter with a fast dynamic response

S. Y. Chae, B. C. Hyun, W. S. Kim, J. W. Shin, B. H. Cho
Department of Electrical Engineering, Seoul National University

ABSTRACT

본 논문은 중용량급 전원회로의 구성을 간략화 할 수 있는 절연형 AC-DC 컨버터의 구조와 그 제어 방법을 제안한다. 제안하는 회로의 구조는 병렬 전력 처리를 기반으로 한다. 병렬 모듈의 기능을 각각 AC 입력 전류의 위상을 제어하는 역률개선(PFC) 기능과, 콘덴서에 저장된 에너지를 이용하여 DC 전압을 생성하는 DC-DC 컨버터의 기능으로 분리한다. 병렬 모듈의 최종 출력단을 서로 직렬 연결하여, PFC 모듈이 생성한 전압과 DC-DC 컨버터 모듈이 생성한 전압을 서로 더해서 출력하는 구조이다. 이러한 구조를 통해서 기존의 병렬형 AC-DC 컨버터에 대비하여 반도체 소자의 내압을 감소시킬 수 있고, 최종 DC 전압의 동작응답특성 향상이 가능하다. 회로의 동작 모드 분석이 실시되었고, 제어기 구현 방법이 제시되었다. 제안된 구조는 PDP 전원회로에의 응용을 위해서 400W(출력전압-200V, 출력전류-2A)급 실험용 회로를 구현하여 동작검증을 실시하였다.

1. 서 론

일반적으로 디스플레이 장치나 컴퓨터와 같은 소비자 전자 기기에 적용되는 전원회로는 AC 입력 전압과 전류의 위상을 일치시켜 역률 및 Total Harmonic Distortion (THD) 규제를 만족시키기 위한 능동형 PFC 회로와, 절연 규격을 만족시키면서 시스템 구동에 요구되는 DC 전압의 생성을 위한 절연형 DC-DC 컨버터로 구성되어 있다. 두 개의 회로간의 연결은 능동형 PFC 회로의 출력전압이 절연형 DC-DC 컨버터의 입력전압으로 이용되는 2단 구조의 직렬 연결방식이 주로 적용된다. 능동형 PFC 회로는 Boost 방식이 많이 사용되고, 절연형 DC-DC 컨버터는 공진형 또는 PWM 방식의 Half Bridge 계열의 회로가 이용되고 있다.

시스템 구조를 간략화 하면서 역률 및 THD와 절연규격 등을 동시에 만족시킬 수 있는 회로로 단일형(Single Stage) PFC 회로에 관한 연구가 진행되어 왔다[1]-[4]. 기존에 주로 연구된 단일형 PFC회로는 BIFRED[1],[2] 방식과 병렬구조[3],[4] 방식의 두 가지 계열로 크게 분류가 가능하다.

단일 스위치 Flyback 방식에 기반을 둔 BIFRED 계열의 회로 방식들 그 구성이 매우 단순한 형태이지만 에너지 저장을 위한 콘덴서의 과도한 전압상승이 주요한 문제점으로 알려져 있다. 전압상승 억제제를 방법으로 전류불연속모드(DCM) 동작,

가변 주파수 적용, 결합 인덕터를 적용한 회로 구조의 변화 등이 사용되고 있다. 하지만 이러한 방법들은 회로 동작효율의 감소 및 제어복잡도 증가라는 단점이 존재하게 된다. 또한 하나의 스위치로 두 가지 기능을 동시에 수행하는 방식의 한계로 인해서 제어회로의 대역폭을 크게 높일 수 없게 된다.

병렬구조 방식은 역률개선 기능과 DC 전압 생성기능을 병렬적으로 결합한 방식으로 중대용량에 대응이 가능한 방식이다. 단일 또는 다수개의 반도체 스위치가 사용되며, Boost 기능과 Flyback 기능을 통합하여 적용한 방식이 주로 이용되고 있다. 하지만 기존의 방식은 입력과 출력이 모두 병렬 방식으로 구성되어 있기 때문에 반도체 소자 내압의 제한으로 인해서 출력전압이 높은 회로에는 적합하지 않다.

본 논문에서는 병렬구조로 전력을 처리하면서 출력단의 구성을 직렬연결 방식으로 하는 회로를 제안하고, 부하전류의 변화가 심한 조건에서도 빠른 동적응답 특성을 확보할 수 있는 제어방법을 제시하도록 하겠다. 제안된 AC-DC 컨버터는 400W급 실험용 회로를 통하여 동작검증이 실시되었다.

2. 제안하는 회로의 구조 및 제어

2.1 회로의 동작원리

전체 회로의 구조는 그림 1과 같다. 회로는 Boost cell, PFC cell, DC-DC cell, Output cell의 4개 영역으로 구분된다. Boost cell과 PFC cell은 능동스위치의 기능을 서로 공유하는 형태이다. PFC cell의 에너지 충전구간에 Boost cell의 L_{in} 에 에너지를 충전하며, PFC cell의 방전구간에서는 L_{in} 의 에너지를 C_0 로 전달하여 에너지를 저장하게 된다. DC-DC cell은 D_{in} 을 통해서

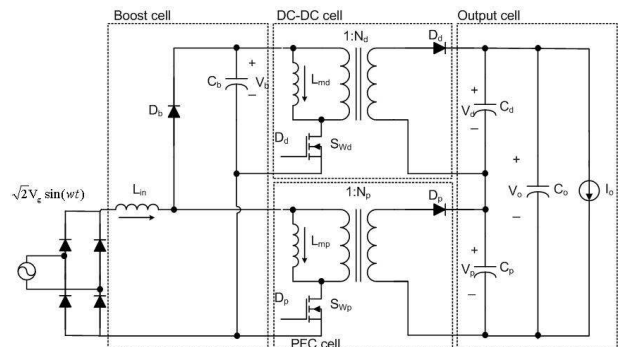


그림 1 제안하는 AC-DC 컨버터
Fig. 1 Proposed AC-DC converter

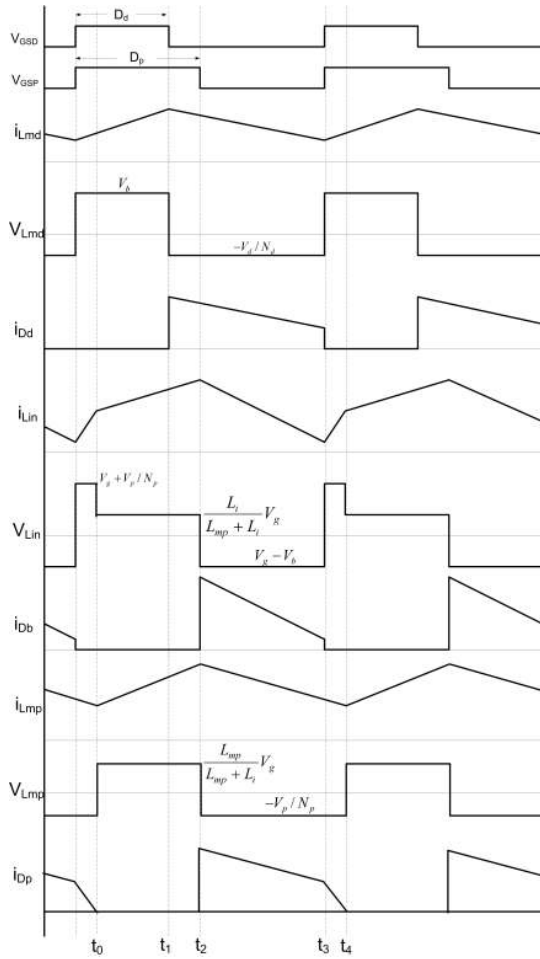


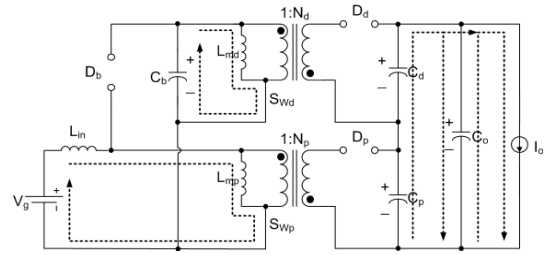
그림 2 전류연속모드 조건에서의 주요 동작파형
Fig. 2 Key waveform in continuous conduction mode

입력되는 에너지와 C_b 에 저장된 에너지를 이용하여 최종 출력 전압과 PFC cell의 출력 전압간의 차이를 생성하는 역할을 한다. Output cell은 C_p 와 C_d 를 직렬 연결하는 스택 구조에 C_o 를 병렬로 연결하는 구조이다. 제한하는 출력 콘덴서 연결 구조는 크게 두 가지의 장점이 있다. 첫째, PFC cell의 C_p 전압과 DC-DC cell의 C_d 전압을 최종 출력전압의 절반수준으로 유지 되도록 한다. 이는 각 cell의 반도체소자에 인가되는 전압을 줄이는 역할을 한다. 둘째, PFC cell의 출력 콘덴서인 C_p 의 전압변동을 C_d 와 C_o 가 흡수하면서 안정적인 출력전압의 생성이 가능하다. C_o 의 용량을 C_d 보다 크게 설계하여 C_d 는 고주파 성분을 흡수하고 C_o 는 에너지 전달 역할을 주로 하게 된다. 전류 연속모드 조건에서의 주요 파형은 그림 2와 같다. 한 주기(T_s) 동안의 동작은 그림 3의 4개 동작모드로 구분이 가능하다.

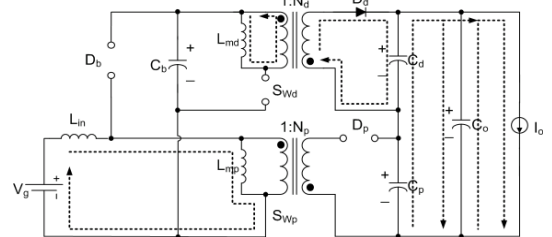
모드 I (t_0-t_1): SW_p 와 SW_d 켜져 있어서 L_{in} , L_{mp} , L_{md} 에 에너지가 저장 되고 있는 상태이고, 다이오드 D_b , D_d , D_p 는 모두 차단 되어있다. t_1 시점에서 L_{md} 에 흐르는 전류는 (1)과 같이 최대치에 도달하게 된다.

$$i_{L_{md}}(t) = \frac{N_d I_o}{1-D_d} + \frac{V_b D_d T_s}{2L_{md}} \quad (1)$$

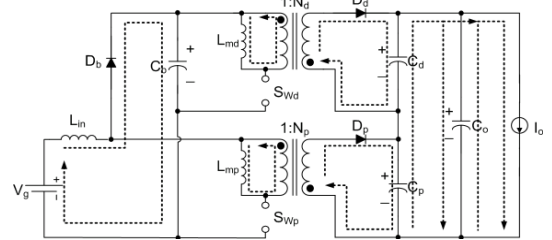
모드 II (t_1-t_2): SW_d 가 꺼지면서 L_{md} 에 저장되었던 에너지는 변압기 2차 측의 정류 다이오드 D_d 를 도통 시킨 후 부하로



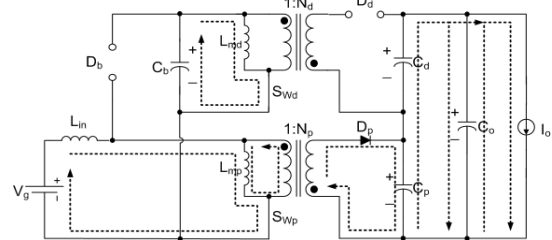
(a) 모드 I



(b) 모드 II



(c) 모드 III



(d) 모드 IV

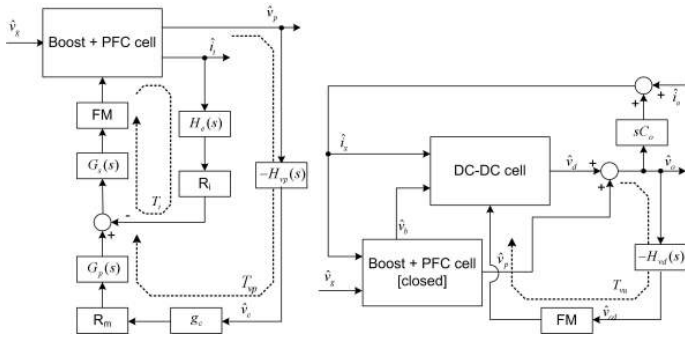
그림 3 한 주기 동안의 동작 모드
Fig. 3 Operation modes in a switching period

전달된다. SW_p 는 계속해서 켜져 있는 상태이다. t_3-t_4 구간이 스위칭 주기에 비해 상대적으로 짧은 조건을 가정하면, t_2 시점에서 L_{in} 과 L_{mp} 의 전류 최대치는 다음과 같다.

$$i_{L_{in}}(t_2) = i_{L_{mp}}(t_2) \square \frac{N_d D_d I_o}{(1-D_p)(1-D_d)} + \frac{V_g D_p T_s}{2L_{in}} \quad (2)$$

모드 III (t_2-t_3): SW_p 가 꺼지면서 L_{mp} 에 저장되었던 에너지가 변압기 2차 측의 정류 다이오드를 도통 시키고 부하로 전달 된다. L_{in} 에 저장되었던 에너지는 D_b 를 통해 C_b 에 충전 된다.

모드 IV (t_3-t_4): SW_p 와 SW_d 가 켜진다. L_{in} 과 L_{mp} 는 모드 III에서 다른 전압원에 의해 역자화가 되었으므로 t_3 시점에서의 전류의 초기치가 서로 다르다. L_{mp} 의 전류는 계속 감소하게 되고, L_{in} 양단에는 양의 전압이 인가되어 전류가 증가하게 된다. L_{mp} 전류와 L_{in} 전류의 차이가 2차 측 정류 다이오드 D_p 의 전류이다. t_4 시점에 L_{in} 의 전류와 L_{mp} 의 전류와 같아지면, 2차 측 정류 다이오드가 꺼지게 된다.



(a) Boost + PFC cell
 그림 4 소신호 블록 다이어그램
 Fig. 4 Small signal block diagrams

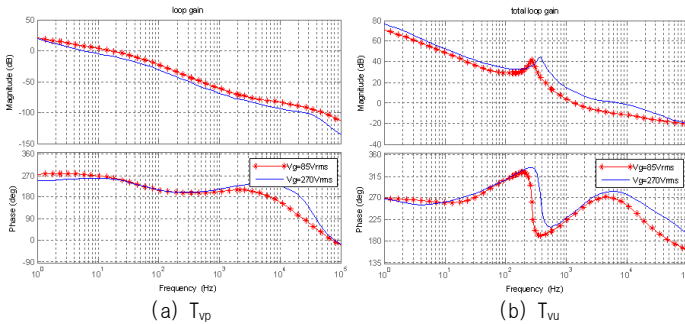


그림 5 Loop gains
 Fig. 5 Loop gains

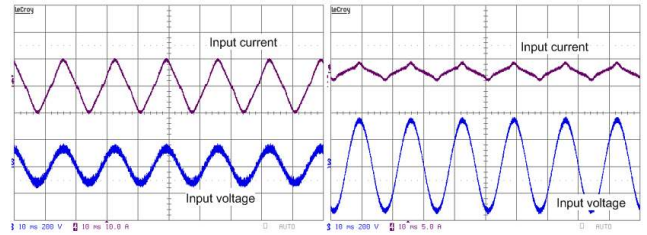
2.2 제어회로의 구현

그림 4는 제어기 설계를 위한 소신호 모델을 표현하고 있다. 그림 4의 (a)에서 Boost+PFC cell은 전류제어($G_s(s), G_p(s)$)와 전압제어($H_v(s)$)를 동시에 수행하는 이중 제어방식을 적용하였다. 전류제어기는 입력전압의 위상을 기준으로 하여 입력전류의 위상을 제어하고, 전압제어기는 C_p 의 출력전압을 제어한다. 입력전류의 왜곡현상을 억제하기 위해 전압제어기의 대역폭은 그림 5의 (a)와 같이 20Hz 이하로 설계하였다. DC-DC cell의 전압제어기는 C_o 의 출력전압을 제어한다. 그림 4의 (b)에서 DC-DC cell의 전압제어기 $H_{vd}(s)$ 는 Boost+PFC cell이 제어되고 있는 상태에서 설계한다. 부하변화시의 빠른 응답특성을 보이도록 대역폭은 그림 5의 (b)와 같이 1kHz-5kHz의 범위로 설계하였다. 이를 통해서 낮은 대역폭의 전압제어기로 인한 C_p 의 출력전압 변동을 높은 대역폭의 DC-DC cell의 전압제어기가 C_d 의 전압을 역으로 변화시키면서 상쇄시키게 된다.

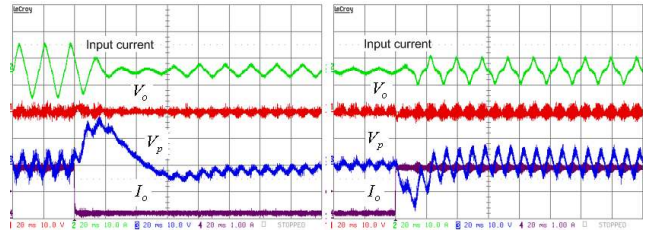
3. 실험결과

제한한 회로의 동작 검증을 위해서 70KHz, 400W급 컨버터를 구현하여 동작검증을 실시하였다. PFC cell의 출력전압 $V_p=110V$ 이고 최종 출력전압 $V_o=200V$ 이다. 구현된 회로는 90V_{rms}-270V_{rms}의 입력범위에서 동작하도록 설계되었으며, C_b 의 전압은 입력전압에 따라서 150V-400V 범위에서 변화한다. 그림 6은 AC 입력전압이 90V_{rms}, 240V_{rms}인 경우에 대한 입력전류의 실험 파형을 나타낸다. 측정결과 역률은 모든 설계된 입력범위에서 0.95이상의 성능을 보이고 있다.

부하전류의 급격한 변동에 따른 제어성능의 실험 결과는 그림 7에 나타나 있다. 그림 7의(a)와 (b)를 통해서 PFC cell의



(a) $V_{in}=90V_{rms}$, 역률=0.99
 (b) $V_{in}=240V_{rms}$, 역률=0.95
 그림 6 입력전압과 전류의 실험파형 ($I_o=2A$)
 Fig. 6 Experimental waveform of input voltage and current



(a) $V_{in}=90V_{rms}$, $I_o=2A \rightarrow 0.5A$
 (b) $V_{in}=240V_{rms}$, $I_o=0.5A \rightarrow 2A$
 그림 7 부하전류 변동시의 실험파형
 Fig. 7 Experimental waveform when the load current changes

출력전압 V_p 는 약 15V 정도의 전압변동을 보이지만 최종 출력전압 V_o 의 전압변동은 2V 이내로 유지됨을 확인 할 수 있다. 제안된 회로의 효율은 입력전압 범위에서 85%이상(최대부하 조건)의 성능을 보인다.

4.결 론

본 논문에서는 전원회로의 구성을 간략화 할 수 있는 절연형 AC-DC 컨버터의 구조와 동적응답특성을 향상시킬 수 있는 제어방식을 제안하였다. 검증 실험을 통해서 0.95이상 역률과, 0.5A→2A의 부하변동 조건에서 출력전압이 2V 이하로 변동함을 보였다. 검증실험은 90V_{rms}-270V_{rms} AC 입력조건인 400W급 회로를 구현하여 실시되었다.

이 논문은 (주)삼성SDI의 연구비 지원에 의하여 연구되었습니다.

참고 문헌

- [1] M. Madigan, R. Erickson, E. Ismail, "Integrated high-quality rectifier-regulators", in Proc. PESC, 1992, pp. 1043-1051
- [2] L. Huber, M. Jovanovic, "Single stage single-switch input current shaping technique with reduced switching loss", IEEE trans. P.E., vol.15, no.4 pp.681-687, 2000.
- [3] Y. Jiang, F. C. Lee, "Single-stage single-phase parallel power factor correction scheme", in Proc. PESC, 1994 pp. 1137-1144.
- [4] S. Kim, P. Enjeti, "A parallel-connected single phase power factor correction approach with improved efficiency", IEEE trans. P.E., vol.19, no.1 pp.87-93, 2004.