

# 다양한 진화 알고리즘으로 설계된 ECC회로들의 전력소비 연구

\*이희성, 김은태  
연세대학교 전기전자공학부  
e-mail : 4u2u@yonsei.ac.kr, etkim@yonsei.ac.kr

Study of the power consumption of ECC circuits designed by various evolution strategies

\*Heesung Lee, Euntai Kim  
School of Electrical and Electronic Engineering  
Yonsei University

## Abstract

Error correcting codes (ECC) are widely used in all types of memory in industry, including caches and embedded memory. The focus in this paper is on studying of power consumption in memory ECCs circuitry that provides single error correcting and double error detecting (SEC-DED) designed by various evolution strategies. The methods are applied to two commonly used SEC-DED codes: Hamming and odd column weight Hsiao codes. Finally, we conduct some simulations to show the performance of the various methods.

## I. 서론

반도체 기술의 발전으로 메모리의 집적도가 증가하고, 각종 휴대 기기의 사용이 커져감에 따라 메모리의 저전압 동작은 큰 주목을 받고 있다[1]. 하지만 저전압에서 동작하는 메모리에서는 soft error의 발생 빈도가 높고 이런 soft error는 양산 이전의 메모리 테스트 과정에서 검출 및 수정하기 어렵기 때문에 메모리의 안정적인 동작을 보장하기 위하여 메모리의 에러를 검출하고, 수정하여 시스템의 신뢰도를 높여줄 수 있는 error correction code (ECC) 기술이 필수적이다[2]. 본

논문에서는 다양한 진화 알고리즘으로 설계된 ECC회로의 전력 소비를 uniform distribution memory data에서 분석한다.

## II. 다양한 진화 알고리즘으로 설계된 ECC회로들

그림 1과 2는 [3], [4]번 논문에서 각각 사용된 chromosome들을 보여준다. Hamming code의 chromosome에서 각각의 gene은 parity check matrix의 permutation을 위하여 사용되고, Hsiao code의 chromosome은 weight 5의 column을 선택하는 부분이 추가된다.

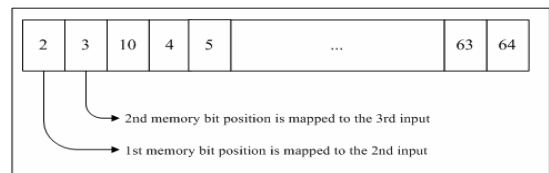


그림 1. chromosome for Hamming code

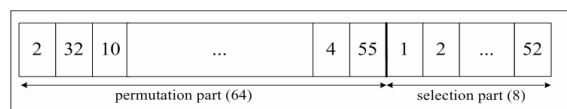


그림 2. chromosome for Hsiao code

그림 3과 4는 symbiotic evolution으로 ECC를 설계할 때의 chromosome을 나타낸다. 위와 마찬가지로 Hsiao code의 chromosome은 matrix의 행렬을 선택하는 부분이 추가된다.

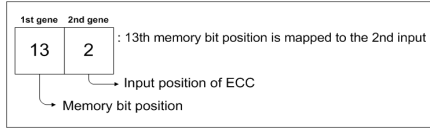


그림 3. chromosome for Hamming code

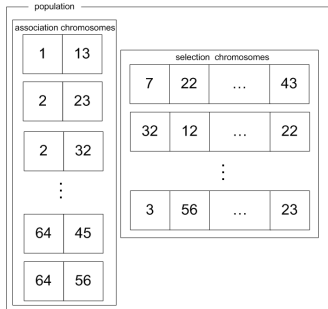


그림 4. chromosome for Hsiao code

### III. 실험 및 성능분석

다양한 진화 알고리즘을 이용하여 설계된 ECC들의 전력소비를 측정하기 위하여 다음과 같은 uniform한 분포를 갖는 memory data를 이용한다.

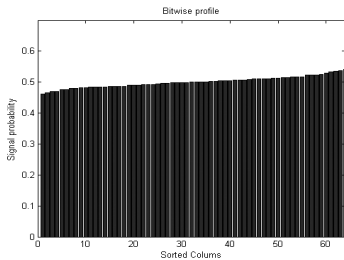


그림 5. Uniform distribution memory data

전력소비는 2-input xor를 통해 설계된 ECC에서 memory의 state가 바뀌는 횟수를 계산하여 측정하고 그 결과는 표 1과 같다.

methods	Power consumption	
	Hamming	Hsiao
random method	128382	108240.5
S. Ghosh <i>et al.</i> [3]	127223.2	107315.9
Lee <i>et al.</i> [4]	127167.1	107192.2
symbiotic evolution	114740.8	101219

표 1. 알고리즘들의 성능 분석

Uniform distribution의 memory data에서 symbiotic evolution을 이용하여 설계된 ECC회로가 가장 적은 전력소비를 하고 있음을 표 1을 통해 알 수 있다.

### IV. 결론

ECC기술은 산발적으로 발생하는 soft error를 메모리 사용 중에 검출해줌으로써 시스템의 신뢰도를 향상시킨다. 하지만 ECC는 메모리의 reading과 writing access동안 동작하기 때문에 저전압에서 동작하여야 한다. 본 논문에서는 다양한 진화 알고리즘들을 이용하여 설계된 ECC회로의 전력 소비를 uniform distribution memory data에서 분석한다. 실험을 통해 symbiotic evolution을 이용하여 설계된 ECC회로가 가장 좋은 성능을 갖고 있음을 확인할 수 있었다.

### Acknowledgements

This work was supported by the Ministry of Commerce, Industry and Energy of Korea.

### 참고문헌

- [1] 이희성, 김은태, “유전자 알고리즘을 이용하여 설계된 ECC회로의 uniform distribution memory data에서의 성능분석,” *대한전자공학회 2007년 하계종합 학술대회 논문집*, vol.30, no. 1 pp. 667-668, 7월, 부산, 2007.
- [2] M. Isaka and M. Fossorier, “High-rate serially concatenated coding with extended Hamming codes,” *IEEE Communication Letters*, pp. 160-162, Feb. 2005.
- [3] S. Ghosh, S. Basu, and N. Touba, “Reducing Power Consumption in Memory ECC Checkers,” *International Test Conference*, pp. 1322-1331, 2004.
- [4] H. Lee and E. Kim, “A New Genetic Design of Error Correcting Code for Power Minimization,” *International Journal of Circuit Theory and Applications*, vol. 17, no. 5, Oct. 2008(to appear).