

# 94%효율을 가진 PFM/PWM 자동변환 전류-모드 DC-DC Boost 변환기

정봉용, 남현석, 노정진  
한양대학교 전자전기제어계측공학과  
e-mail : qhddmstk@hanyang.ac.kr, namstein@hanyang.ac.kr, jroh@hanyang.ac.kr

## A 94% Efficiency Current-mode DC-DC boost converter with automatic PFM/PWM conversion

Bongyong Jeong, Hyunseok Nam, Jeongjin Roh  
School of Electrical and Computer Engineering  
Hanyang University

### Abstract

This paper presents a high performance DC-DC boost converter by current-mode control method. As load current change, the converter change PWM/PFM operation automatically. current-mode DC-DC boost converter is implemented in a standard 0.35 $\mu$ m CMOS process. The peak efficiency was 94 % with a switching frequency of 1.2MHz.

지는 장점이 있으나 대용량 부하 전류를 구동하는 것이 어렵고 스위치의 동작에 의해 출력 전압을 생성하기 때문에 출력 전압 리플이 큰 단점이 있다.

스위칭 DC-DC 변환기는 비교적 많은 외부 소자를 가지므로 전체 파워 모듈의 면적이 큰 단점이 있으나 스텝-업과 스텝-다운 동작 모두 가능하며 다양한 출력 전압을 생성하는 것이 가능하다. 또한 대용량 부하 전류 구동이 가능하며 매우 높은 변환 효율을 가지는 장점으로 인해 배터리 사용시간이 중요한 휴대용 기기에 적합하다.

### I. 서론

최근 모바일 기기 및 휴대용 기기 시장의 발달로 인해 파워 매니지먼트의 중요성이 갈수록 증가하고 있다. 휴대용 제품들은 배터리 전압으로부터 내부회로에 다양한 동작 전압을 손실 없이 공급 해줘야 장시간 사용이 가능하다. 이를 위해서는 매우 높은 변환 효율을 가진 DC-DC 변환기가 필요하다.

파워 매니지먼트 회로는 일반적으로 차지 펌프 회로, linear 레귤레이터 회로, 스위칭 DC-DC 변환기 등으로 구현 된다. 스텝-다운 동작에 많이 사용되는 linear 레귤레이터 회로는 회로가 비교적 간단하고 설계가 용이하며, 출력 리플이 매우 낮은 출력 전압을 만들 수 있는 장점이 있으나 변환 효율이 떨어지는 단점이 있다. 스텝-업 동작과 네거티브 동작에 많이 사용되는 차지 펌프 회로는 면적이 작고 높은 효율을 가

### II. 본론

일반적으로 스위칭 DC-DC 변환기를 컨트롤하는 방식은 전압을 감지하여 컨트롤하는 전압-모드 방식과 전류를 감지하여 컨트롤 하는 전류-모드 방식이 있다. 첫째로 전압-모드 방식은 전류-모드 방식에 비해 좁은 대역폭을 가지므로 출력 전압, 출력 전류의 갑작스런 변화에 빠르게 동작하지 못한다. 또한 low pass filter로 사용되는 외부 인덕터, 커패시터로 인해 두 개의 pole이 발생하며, 이로 인해 전체회로의 안정성을 위한 보상회로가 복잡해진다. 반면, 전류-모드 방식은 전압-모드에 비해 넓은 대역폭을 가짐으로 출력 전압, 출력 전류의 갑작스런 변화에도 빠르게 동작하며, 두 번째 극점이 switching frequency에 있으므로 보상회로를 간단히 구성 할 수 있다. 그러나 출력 전압과 인덕터 전류를 감지하는 두 개의 loop을 필요로 함으로 인덕터 전류를 감지하기 위한 회로가

추가된다. 스위칭 DC-DC 변환기의 동작에는 PWM 동작과 PFM 동작이 있는데 PWM동작의 경우 부하전류가 큰 heavy load에서 효율이 높지만, 부하전류가 작은 light load에서는 스위칭 손실로 인해 효율이 급격히 감소하는 문제점이 있다. PFM 동작은 스위칭 주파수가 PWM 동작보다 낮기 때문에 스위칭 손실에 의한 효율 저하를 막을 수 있다. 본 논문에서는 부하전류변화를 감지하여 PWM과 PFM 동작을 자동적으로 변환함으로써 효율을 높이는 회로를 구현하였다.

### III. 구현

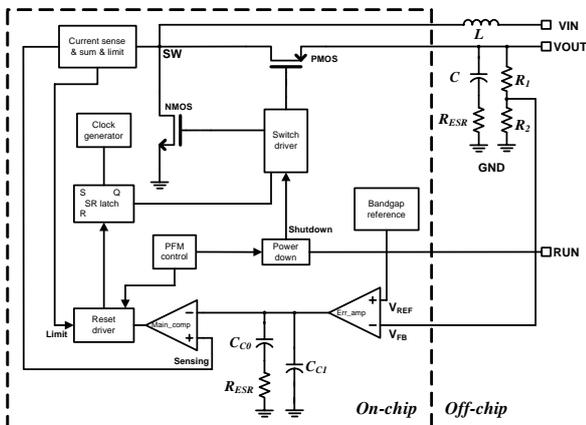


그림1. 전류모드 DC-DC boost 변환기 회로구성도.

그림1은 DC-DC boost 변환기의 회로 구성도이다. 파워 트랜지스터를 켜고, 꺼줌으로써 일정한 전압을 얻을 수 있는데, 이 신호는 그림1에서 보는바와 같이 출력전압과 기준전압차를 이용해 보상을 해준 신호와 Ron 저항을 이용하여 인덕터 전류를 감지한 신호를 아날로그 비교기를 통해 비교하여 리셋 신호를 생성한다. 주파수 생성기에서 나오는 셋 신호와 함께 SR latch를 거쳐 switch driver를 이용해 파워 트랜지스터를 컨트롤함으로써 일정한 전압이 나오게 된다. Heavy load일 경우, 전체회로를 이용한 PWM동작을 하고, PFM 컨트롤회로로 들어오는 출력전압과 기준전압을 비교해 light load를 감지하면, 파워다운 회로를 이용해 보상기, 비교기를 끄고, 주파수 생성기와, 감지회로는 일정 구간에서만 동작하게 하여 PFM 동작을 한다.

### IV. 시뮬레이션 결과.

본 논문에서 소개된 회로는 CMOS 0.35 $\mu$ m공정 파라미터를 사용하여 HSPICE를 이용해 설계하였다. 그림2는 부하전류가 변할 때 출력전압변화를 나타낸 것으로, 일정한 출력전압을 유지함을 확인할 수 있다.

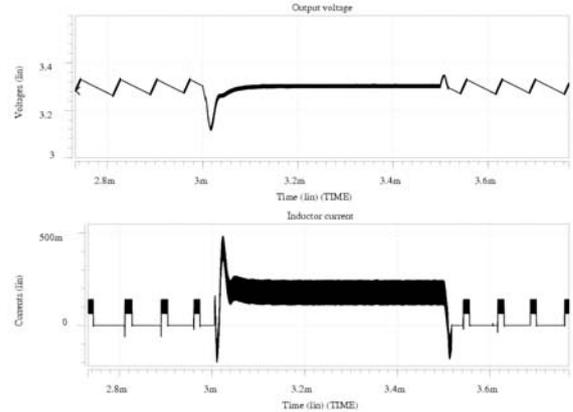


그림2. 부하 전류변화와 그에 따른 출력전압변화

공정	0.35 $\mu$ m
스위칭 주파수	1 ~ 1.2MHz
효율	최대 93.6%
입력전압 범위	2V
출력전압 범위	~3.3V
부하전류 범위	$\leq 300$ mA
quiescent 전류(PFM)	26 $\mu$ A
quiescent 전류(PWM)	240 $\mu$ A

표1. 시뮬레이션 결과표

### V. 결론

본 논문에서는 94%의 효율을 가지며, load변화를 감지하여 light load에서 자동적으로 PFM동작으로 변환하는 DC-DC boost 변환기를 설계하였다.

### 감사의 글

본 연구는 ETRI IT-SOC 사업단의 지원을 받았습니다. Chip 제작은 반도체 설계 교육 센터(IDECE)의 지원을 받아 수행되었습니다.

### 참고문헌

- [1] Erickson, Maksimovic, "Fundamentals of Power Electronics" 2nd Edition, Kluwer Academic Publishers, pp.439-487, 2001
- [2] Pressman, "Switching Power Supply Design", The McGraw-Hill Companies Inc, pp.427-470, 1999