

CMOS 0.18um 공정을 이용한 3.1-10.6 GHz UWB LNA 설계

정하용, 황인용, 박찬형
광운대학교 전자통신공학과
e-mail : *jhy@kw.ac.kr, inyong@kw.ac.kr chanpark@kw.ac.kr*

3-10.6GHz UWB LNA Design in CMOS 0.18um Process

HaYong Jung, Chan Hyeong Park
Department of Electronics and Communications Engineering
Kwangwoon University

Abstract

This paper presents an ultra-wideband (UWB) CMOS low noise amplifier (LNA) topology that operates in 3.1-10.6GHz band. The common gate structure provides wideband input matching and flattens the passband gain. The proposed UWB amplifier is implemented in 0.18 um CMOS technology for lower band operation mode. Simulation shows a minimum NF of 2.35 dB, a power gain of 18.3~20 dB, better than -10 dB of input and output matching, while consuming 16.4 mW.

I. 서론

2002년 2월 미국의 FCC(Federal Communications Commission)에서 상업화를 승인한 이후, 현재 UWB 기술과 관련하여 CMOS 저잡음 증폭기의 낮은 주파수 대역인 3.1-4.9GHz와 높은 주파수 대역인 5-10.6GHz에서 연구가 활발하게 이루어지고 있다. UWB 기술 규격에 적합한 저잡음 증폭기를 설계하기 위해 광대역의 임피던스 매칭, 저전력 구현 등의 까다로운 설계사항이 요구된다. 본 논문에서는 TSMC 0.18um CMOS

공정을 이용하여 설계하였다. Common gate 구조를 이용하여 광대역 입력매칭을 하였고, 출력단의 큰 임피던스로 인해 높은 gain을 얻을 수 있는 cascode 구조를 사용하였다.

II. 저잡음증폭기 설계 및 결과

가. UWB LNA Schematic

광대역 매칭을 하기위해 common gate termination을 사용하고, 높은 gain과 낮은 출력 임피던스를 위해 cascode 구조를 선택하였다.

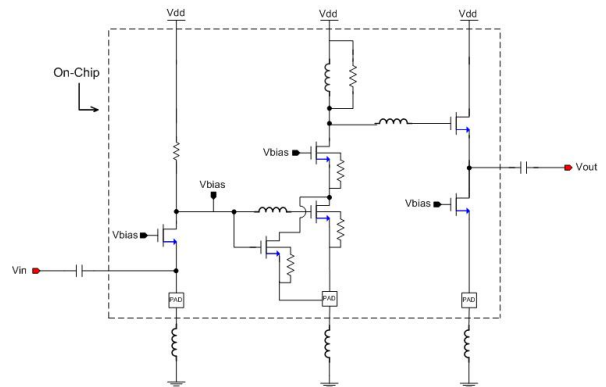


그림 1. 설계한 UWB LNA의 schematic

기본적으로, R-L공진부로 load 단을 구성하였으며, cascode의 input과 output에 각각 inductor를 삽입하여 upper band에서의 gain을 증가시키고 cascode단의 첫 번째 transistor에 병렬로 하나의 transistor를 추가하여 lower band에서의 gain이 떨어지는 것을 보완하였으며, cascode 단의 transistor의 body와 source 사이에 저항을 넣어, 전 대역에서 낮은 Noise Figure 값을 갖도록 설계하였다.

다. 시뮬레이션 결과 및 Layout

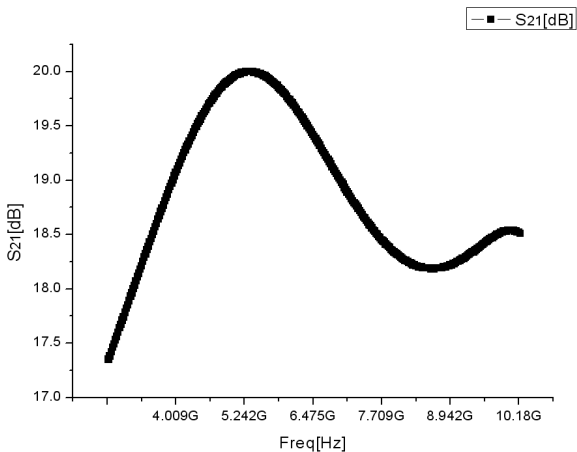


그림 2. 설계한 UWB LNA의 S₂₁

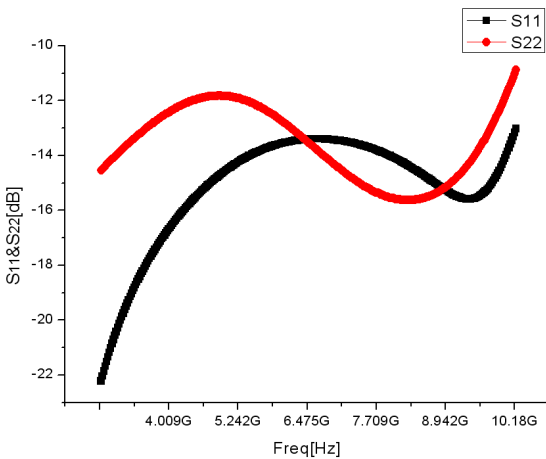


그림 3. 설계한 UWB LNA의 입·출력반사계수

그림 2와 3은 설계한 LNA의 S-Parameter를 나타내고 있다. 3-10GHz 전 대역에서 입출력 반사계수값은 -10 dB이하로 50Ω 매칭이 원활히 되었다는 것을 확인할 수 있다. Gain 역시 모든 대역에서 17.6-20 dB의 값을 얻어서, 목표로 잡았던 15 dB이상의 값을 가지는 것을 확인할 수 있었으며, gain의 범위가 3dB 정도의 값을 가지므로 인해 전체적으로 평탄한 구조의 결과를 얻었다고 할 수 있다. 또한, 그림 전 대역에서 2.3 dB이하

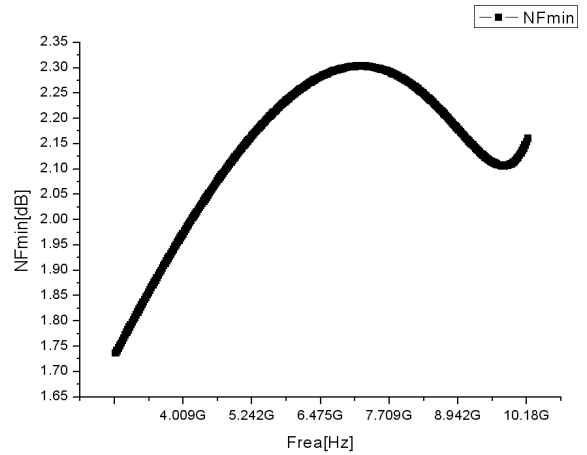


그림 3. 설계한 UWB LNA의 NFmin

의 Noise Figure 값을 가져 전반적으로 Noise Matching 또한 원활히 이루어졌다고 할 수 있다.

III. 결론 및 향후 연구 방향

UWB 특성상 전 대역에서 높은 gain을 얻도록 하되, gain의 차이가 3 dB가 넘지 않도록 설계하였다. 덧붙여 말하자면, lower band나 upper band 등의 특정 주파수대역만을 고려한다면 좀 더 높은 gain을 얻을 수 있었다. 또한, Noise Figure값을 3 dB이하로 낮춤으로써 기존의 UWB LNA 비해 Noise Factor에 강하다는 것을 확인할 수 있었다. 하지만, gain을 높이기 위해 내부에 inductor를 사용함으로써 설계면적이 많이 증가한 것은 회로의 소형화와 집적도를 높이는 면에 있어서의 향후 연구과제이다.

Acknowledgement

본 논문은 2008년도 「서울시 산학연 협력사업」의 「나노IP/SoC설계기술혁신사업단」과 IDEC의 지원으로 이루어졌습니다.

참고문헌

- [1] Ultra wideband CMOS LNA with active input matching, 2004 IEEE, Sumit Vishwakarma
- [2] A CMOS Low Noise Amplifier at 2.4GHz with Active inductor load, 2001 IEEE, A.Pascht, J.Fischer and M.Berroth