

3차원 SPICE 회로모델을 이용한 LED 신뢰성 분석

*김진환, 유순재, 서종욱
 홍익대학교 전자정보통신공학과

e-mail : *steivel@naver.com, soon@sunmoon.ac.kr, jwseo@hongik.ac.kr

Analysis of LED reliability using SPICE-based 3-dimensional circuit model

*Jin-Hwan Kim, Soonjae Yu, Jong-Wook Seo

Dept. of Electronic, Information and Communication Engineering
 Hongik University

Abstract

A SPICE-based 3-dimensional circuit model of Light-Emitting Diode(LED) was modified include the reverse breakdown properties. The new model is found to be accurate to study the failure mechanisms of LEDs under electrostatic discharge (ESD) and electronic overstress (EOS). It was found that the permanent damages under heavy reverse stress is mainly due to the high electric field strength in P-GaN layer.

I. 서론

최근 LED의 응용분야가 조명시장에까지 확장되면서 차세대의 광원으로 각광받고 있다. LED가 형광등과 같은 기존의 조명기기를 대체하기 위해서는 높은 광효율은 물론이고 신뢰성 역시 강화되어야 한다. 일반적으로 고휘도 LED는 넓은 면적의 칩을 사용하여 고전류로 구동하게 됨으로써 전류가 특정지점으로 밀집되는 현상(current crowding)이 발생하게 되고, 역방향에 대하여는 정전기 등과 같은 과전압 충격에 취약한 문제점을 가지고 있다.[1,2] LED의 최적설계 및 분석을 위하여 SPICE를 기반으로 하는 정밀한 3차원 회로모델을 제안한 바 있다.[3] 본 논문에서는 이미 개발한 모델을 역방향 구동 상태에서의 전기장 세기 및 전류 분포를 정확히 계산할 수 있도록 개선하였으며, 이를 이용하여 역방향 과전압에 의한 소자 파괴 원인을 분석하였다.

II. 본론

2.1 LED 역방향 전류-전압 특성 모델링

LED를 역방향으로 구동하는 경우 소자 내부 각 층에서의 전기장의 세기, 전류 및 소모전력 분포를 계산하기 위하여 이미 개발한 SPICE 기반의 LED 모델에 역방향 항복 특성에 대한 모델을 추가하였다. 이를 위하여 GaN 청색 LED의 역방향 항복특성을 측정하여 GaN LED의 접합부를 pn-접합 다이오드 SPICE 모델로 표현하기 위한 관련 파라미터를 추출하였다. 추출한 파라미터는 {IS=1.5e-31 N=1.8 BV=37 IBV=0.5 NBV=1.0 IBVL=5.0e-6 NBVL=170} 이다. 다음의 그림 1은 실험에 사용한 LED의 역방향 전류-전압 관계의 측정결과와 추출한 파라미터로 표현된 SPICE 회로모델을 이용하여 계산한 전류-전압 관계를 보여준다. 그림으로부터 pn-junction SPICE 모델은 GaN LED 항복 특성을 잘 표현함을 알 수 있다.

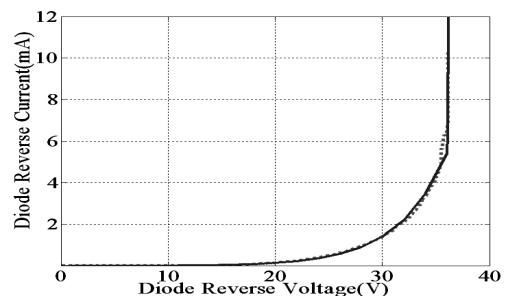


그림 1. LED 역방향 전류-전압 특성 계산결과(실선)와 측정결과(점선)

2.2 시뮬레이션 및 실험

다음의 그림 2는 역방향 구동시(80V) P-GaN층과 N-GaN 층에서의 전압분포이다. P-GaN층에서의 전압 변화가 N-GaN층에서 보다 큰 것을 알 수 있고, 이는 수평방향 전기장의 세기가 P-GaN층에서 크음을 의미한다. 그림 3은 두 층에서의 전기장 세기 분포를 나타낸 것이다. 그림에서 확인 할 수 있듯이 P-GaN층의 anode 전극 주변부에서의 전기장 세기가 특별히 크다. 이 결과 역방향으로 높은 전압이 가해지는 경우 전기장의 세기가 높은 P-GaN층의 anode 부분에서 항복 현상이 먼저 발생할 가능성이 높을 것임을 예측 할 수 있다.

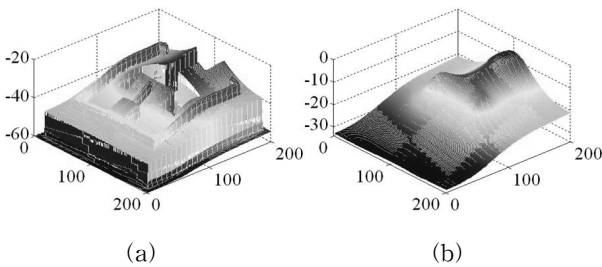


그림 2. (a) P-GaN 층과 (b) N-GaN 층 내부에서의 전압분포

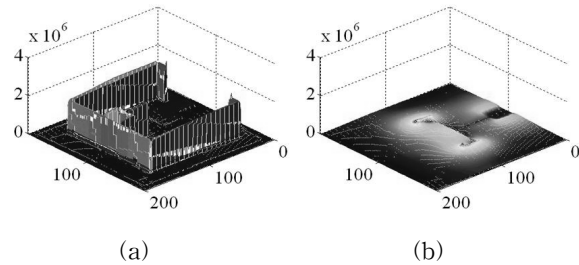


그림 3. 역방향 바이어스 상태에서의 (a) P-GaN 및 (b) N-GaN 층 내에서의 수평방향 전기장 세기 분포.

GaN LED의 역방향 파괴 특성을 실험적으로 확인 하였다. 소자에 높은 전압을 인가하여 파괴 현상이 발생하도록 한 후, 그 경향성을 분석하였다. 다음의 그림 4는 역방향으로 고전압을 인가하여 파괴한 LED의 사진을 보여준다. 그림으로부터 칩의 anode 전극 주변부에서 파괴 현상이 발생함을 알 수 있다. 실제 실험에 이용한 대부분의 칩에서 두 사진에서와 같이 anode 전극 주변에서 파괴 현상이 발생함을 확인하였다. 이는 앞의 시뮬레이션 결과와 잘 부합하는 결과이다. 즉, 역방향 전압 인가 상황에서 anode 전극 하부의 P-GaN 층에서의 전기장의 세기가 특히 높고, 이 부위에서 항복현상이 발생한 후 고전류가 밀집되어 온도가 상승하

고 이에 따라 다시 전류가 밀집되는 가속 현상이 발생하여 결국에는 소자가 파괴되는 것으로 판단된다.

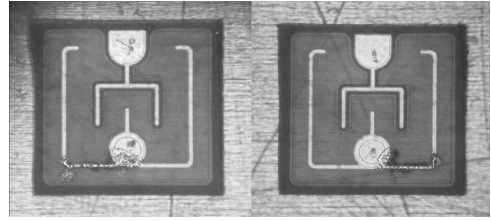


그림 4. 손상된 LED의 현미경 사진

III. 결론

이미 개발한 SPICE pn-junction모델 기반의 LED 3차원 회로모델을 역방향 특성을 정확하게 예측할 수 있도록 개선하였다. 이를 이용하여 LED의 역방향으로 고전압이 인가되는 경우 anode 전극 하부의 P-GaN 층에서의 전기장의 세기가 비정상적으로 증가하여 이 부위에서 항복현상이 발생하고, 이로 인하여 과전류 발생과 온도 상승의 runaway 과정이 진행하여 결국에는 소자가 파괴됨을 확인할 수 있었다, 이는 정전기 등에 대한 내성이 강한 소자를 개발하는 데 있어서 anode 전극의 형상은 물론이고, 관련 소재 및 공정 개발에 중요한 참고가 될 수 있다.

참고문헌

- [1] X. Guo and E. F. Schubert, "Current crowding in GaN/InGaN light emitting diodes on insulating substrates", J. Appl. Phys. V. 90, No. 8, pp. 4191-4195, 2001.
- [2] H. Kim, J. Lee, and C. Huh, "Modeling of GaN-based light-emitting diode for uniform current spreading", Appl. Phys. Lett. V. 77, pp. 1903-1904, 2000.4.
- [3] 엄해용, 유순재, 서종욱, "SPICE 기반의 발광 다이오드 3차원 회로모델" 전자공학회 논문지, 제44권 SD편, 제2호, 96-101쪽, 2007년 2월.
- [4] 엄해용, 서종욱, "3차원 회로 모델을 이용한 LED 내부 전기장 분포 계산 및 손상 메커니즘 분석", Photonic conference, 2006.