

# OFDM 주파수 오프셋 동기화부 보상 블록의 저전력 설계

한재용, 장영범  
 상명대학교 컴퓨터정보통신공학  
 e-mail : *jwhan@smu.ac.kr, ybjang@smu.ac.kr*

## A High-speed/Low-power OFDM Frequency Offset Synchronization Compensation Block Design

Jae Woong Han, Young Beom Jang

Dept. of Information & Telecommunication, Sangmyung University

### Abstract

In this paper, an efficient frequency offset compensation design for OFDM(Orthogonal Frequency Division Multiplexing) is proposed. The conventional CORDIC(COordinate Rotation Digital Computer) algorithm for frequency offset compensation utilizes CORDIC hardware and complex multiplier. But, proposed structure utilizes only one CORDIC hardware.

### I. 서론

OFDM 시스템은 부반송파의 직교성을 이용하므로 무선채널로 전송된 신호를 정확히 복조하기 위해서는 신호의 시간 동기 및 반송파 주파수 동기가 매우 중요하다. 본 논문에서는 완전 디지털 영역에서 반송파 주파수 오프셋을 추정하고 보상하는 블록의 구현 시 기존의 CORDIC 알고리즘보다 구현면적을 대폭 감소하고 고속처리가 가능한 CORDIC 알고리즘을 제안한다.

### II. 제안된 보상 블록 구조

#### 2.1 프리앰블을 이용한 주파수 오프셋 동기화 블록

프리앰블은 10개의 Short training symbol과 2개의 Long training symbol로 구성되어 있다. Short training symbol은 정수배 주파수 오프셋을 추정하며

\*본 연구보고서는 지식경제부 출연금으로 ETRI, SoC산업진흥센터에서 수행한 IT SoC 핵심설계인력양성사업의 연구결과입니다.

Long training symbol은 소수배 주파수 오프셋을 추정한다. 추정된 정수배 주파수 오프셋과 소수배 주파수 오프셋을 이용하여 Header와 Payload를 보상하게 된다.[1] 이와 같은 주파수 오프셋 추정 및 보상의 제안된 전체 블록도는 그림 1과 같다.

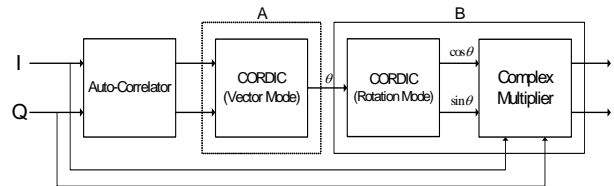


그림 1. 주파수 오프셋 동기화기의 블록도

그림 1의 Auto-Correlator블록과 A 블록에서는 오프셋을 추정하며 다음의 식을 사용한다.[2]

$$\theta = \frac{1}{2\pi} \tan^{-1} \left( \frac{\sum_{n=0}^{L-1} \text{Im}(r_{n,k} \times r_{n-1,k}^*)}{\sum_{n=0}^{L-1} \text{Re}(r_{n,k} \times r_{n-1,k}^*)} \right) \quad (1)$$

여기서  $\theta$ 는 n번째 수신 심볼에서 추정된 주파수 오프셋 값이며  $r_{n,k}$ ,  $r_{n-1,k}$ 는 n번째, n-1번째 심볼의 k번째 샘플의 수신신호와 송신신호를 나타낸다.

#### 2.2 CORDIC을 이용한 제안된 보상 블록의 구조

그림 1에서 보듯이 CORDIC Rotation Mode 블록에서는  $\cos\theta$ 와  $\sin\theta$  값이 계산되고 실제 보상은 Complex Multiplier 블록에서 이루어진다. 제안된 구조는 그림 1의 B와 같이 두 개의 블록을 하나의 CORDIC 하드웨어로 구현한다.[3] CORDIC 알고리즘은  $\cos\theta$ 와  $\sin\theta$  값 계산뿐 아니라 다음의 곱셈연산도 동시에 할 수 있기 때문이다.

$$\begin{bmatrix} I_c \\ Q_c \end{bmatrix} = \begin{bmatrix} \cos\theta & \sin\theta \\ -\sin\theta & \cos\theta \end{bmatrix} \begin{bmatrix} I \\ Q \end{bmatrix} \quad (2)$$

그림 1의 B 블록에서는 입력된  $\theta$ 를 사용하여 식 (2)의 연산을 동시에 수행하도록 하드웨어를 제안한다. 즉, Rotation Mode 블록과 Complex Multiplier 블록으로 구성되어 있는 그림 1의 보상부 B 파트를 한 개의 CORDIC블록으로 구현할 수 있는 알고리즘을 제안한다. 제안하는 CORDIC 알고리즘의 블록도는 다음 그림 2와 같다.

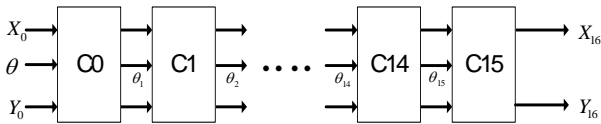


그림 2. 제안하는 보상 블록의 블록도

그림 2에서 보듯이 제안된 보상 블록은 병렬 CORDIC을 사용하여 연산을 1clock에 끝내도록 설계하였다. 정확도를 위하여 16 스텝의 CORDIC을 사용하였다. 그림 2의 Cn의 세부 구조는 그림 3과 같이 설계하였다.

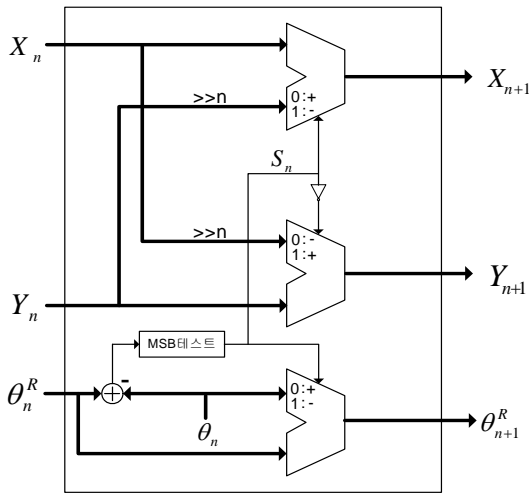


그림 3. 제안된 Cn의 세부 블록도

그림 3의 C0에서는 CORDIC Vector Mode로부터 추정된  $\theta$ 를 입력으로 받고 초기 값  $X_0$ 와  $Y_0$ 는 각각 보상받아야 할 I와 Q로 세팅하여 총 16번의 연산을 1clock에 수행하게 된다. 일반적인 OFDM 시스템에서는 Short training symbol을 이용하여 추정을 수행하고 1차적인 보상은 Long training symbol을 보상하게 된다. 그리고 2차 추정은 보상된 Long training symbol을 사용하여 정밀하게 추정한다. 1과 2차에서 추정된 값을 사용하여 Payload를 완전하게 보상하도록 설계한다. 각 단의  $\theta_n$ 에 저장되어있는 값은 표 1과 같다.

표 1.  $\theta_n$ 의 값

$\theta_0=45$	$\theta_4= 3.5763$	$\theta_8= 0.2238$	$\theta_{12}= 0.0139$
$\theta_1= 26.5650$	$\theta_5= 1.7899$	$\theta_9= 0.1119$	$\theta_{13}= 0.0069$
$\theta_2= 14.0362$	$\theta_6= 0.8951$	$\theta_{10}= 0.0559$	$\theta_{14}= 0.0034$
$\theta_3= 7.1250$	$\theta_7= 0.4476$	$\theta_{11}= 0.0279$	$\theta_{15}= 0.0017$

### III. 결론 및 향후 연구 방향

기존의 CORDIC을 이용한 주파수 동기화기의 구조는 CORDIC Vector Mode 블록과 CORDIC Rotation Mode 블록, 그리고 Complex Multiplier 블록으로 구성되어 있었다. 제안된 구조에서는 CORDIC Vector Mode 블록과 CORDIC Rotation Mode 블록만을 사용하여 하드웨어를 구성할 수 있음을 보였다. 즉, CORDIC Rotation Mode 블록의 입력 값을 (1, 0)이 아닌 보상받은 I 채널과 Q 채널의 값으로 받으면 그 결과 값은 식 (2)와 같이 됨으로 Complex Multiplier 블록이 없어도 동일한 결과 값을 얻을 수 있음을 알 수 있었다. 제안 구조의 효율성을 검증하기 위해 기존 구조와 제안구조 모두 HDL 시뮬레이션 하여 동작을 검증하고 Front-end 구현을 통하여 기존의 구조에 비하여 제안 구조가 얼마나 효율적인지 검증할 예정이다. 또한 CORDIC Vector Mode 블록도 하드웨어를 공유하여 하나의 CORDIC 블록으로 추정과 보상을 모두 연산할 수 있는 블록을 연구 할 예정이다.

### 참고문헌

[1] <http://iee802.org/11/>  
 [2] T. M. Schmidl and D. C. Cox, "Robust frequency and timing synchronization for OFDM," IEEE Trans. Commun, vol. 45, no. 12, pp. 1613-1621, Dec. 1997  
 [3] Jack E. Volder, "The CORDIC Trigonometric Computing Technique," IRE Trans Electron. Comput. EC-8, 1959.  
 [4] J. Granado, A. Torralba, J. Chavez, V. Baena-Lecuyer "Design of an Efficient CORDIC-Based Architecture for Synchronization in OFDM", IEEE transactions on consumer electronics, v.52, no.3, pp.774-782, August 2006.