

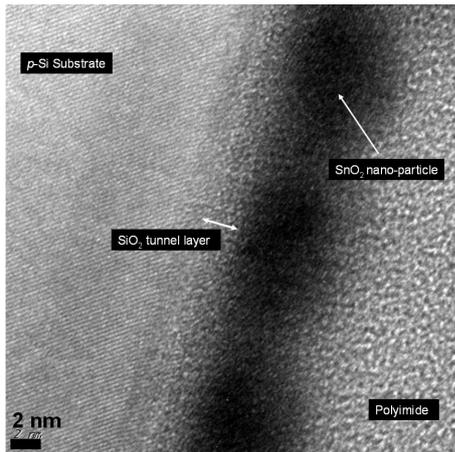
BPDA-PDA 내에 형성된 SnO₂ 나노 입자를 사용한 나노 부유 게이트 메모리 소자의 전기적 특성

이동욱¹, 한승중¹, 서기봉¹, 김은규^{1*}, 신진욱², 조원주²

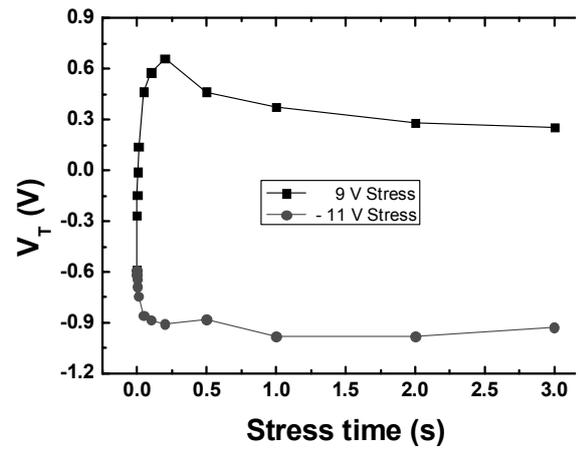
¹한양대학교 물리학과 양자기능스피닉스연구실, ²광운대학교 전자재료 공학과

나노 부유 게이트 메모리(nano-floating gate memory: NFGM) 소자는 다양한 나노 입자를 정보 저장을 위한 구조로 사용하여 기존의 비휘발성 메모리 소자에 비하여 더 빠른 저장 속도와 긴 정보저장시간 특성을 가지므로 차세대 비휘발성 메모리소자로의 가능성을 가지고 있다. 나노 부유 게이트 제작에 사용되는 나노 입자는 전자친화도 및 일함수 차이로 인하여 터널 및 컨트롤 절연막 사이에서 양자 우물 구조를 형성하는데 터널 절연막을 통과한 전자가 나노 입자의 양자 우물에 구속되는 현상을 이용하여 비휘발성 메모리의 정보 저장 노드로 사용이 가능하다.

본 실험에서는 깊은 양자우물 구조를 형성하기 위하여 폴리이미드인 BPDA-PDA와 금속 박막의 산화반응으로 인하여 형성되는 금속 산화물 중에서 일함수가 4 eV인 SnO₂ 나노 입자를 사용하여 나노 부유 게이트 비휘발성 메모리를 제작하였다. 화학적으로 형성된 SnO₂ 나노 입자는 그림 1(a)의 transmission electron microscope (TEM) 단면사진과 같이 터널 절연막인 SiO₂ 와 폴리이미드 사이에 단일구조로 평균 크기 15 nm 및 밀도 $2 \times 10^{11} \text{ cm}^{-2}$ 로 형성됨을 확인하였다. 나노 부유 게이트 비휘발성 메모리를 제조하기 위하여 100 nm 두께의 상부 *p*형 Si 층과 200 nm 의 SiO₂ 층으로 형성된 silicon-on-insulator (SOI) 기판에 플라즈마 에칭 방법을 사용하여 active-layer를 형성한 후 퍼니스를 사용한 건식 산화방법으로 4.5 nm 두께의 SiO₂ 터널 절연막을 형성 하였다. SnO₂ 나노 입자를 형성하기 위하여 thermal evaporator를 사용하여 Sn 박막을 5 nm 증착 시킨 후 BPDA-PDA의 전구체인 polyamic acid를 스핀코팅 방법으로 50 nm 로 형성한 후 24시간동안 Sn을 충분히 이온화 시킨 다음 SnO₂ 나노 입자를 형성하기 위하여 135 °C 30분 soft baking 이후 400 °C 1시간동안 curing 공정을 실시하였다. 이후 게이트 전극을 형성하기 위하여 Al을 150 nm 증착하였으며, 마지막으로 플라즈마 에칭공정을 사용하여 소스와 드레인을 노출시킨 다음 플라즈마 도핑을 사용하여 채널 폭과 길이가 2 ~ 20 μm 인 나노 부유게이트 비휘발성 메모리 단위 소자를 제작하였다. HP 4156A 반도체 파라미터 분석 장치를 사용하여 전류-전압 특성을 측정하여 제작된 소자의 전기적 특성을 분석하였으며 그림 1(b)는 programming/erasing speed의 특성을 나타낸다. 이때 500 ms 동안 program 전압 9 V, erase 전압 -11 V를 인가하였을 때 메모리 창은 대략 1 V로 확인 되었다. 이를 통하여 화학적으로 형성된 BPDA-PDA 내에 형성된 SnO₂ 나노 입자를 사용하여 나노 부유 게이트 메모리의 응용 가능성을 살펴보았다.



(a)



(b)

그림 1. (a) 화학적 반응으로 형성된 SnO₂ 나노 입자의 TEM 단면 사진과 (b) SnO₂ 나노입자 NFGM의 programming/erasing 속도