

인공 신경회로망을 이용한 Multi-Spinner의 생산 공정 최적 스케줄링에 관한 연구

A Study on Optimal Scheduling of Multi-Spinner's Manufacturing Process Using Artificial Neural Network

조용철¹, 조현찬¹, 김종원¹, 장량¹, 전홍태²

¹한국기술교육대학교 전기전자공학과

E-mail: cho27911@kut.ac.kr

²중앙대학교 전기전자공학과

요 약

Multi-Spinner 장비는 반도체 제조공정과정 중 Photo공정에서 노광(Exposure)공정을 제외한 PR 형성공정 및 현상(Development)을 수행하는 복합적인 장비이다. 이 복합적인 Multi-Spinner 장비의 각 수행 과정에서는 웨이퍼를 이동 작업을 하는데 있어서 이동경로를 최적 스케줄링 한다면 반도체 생산량 향상에 크게 도움이 된다. Multi-Spinner 장비내의 각 공정과정들은 PR 형성공정 및 현상 공정 순서에 맞게 순차적으로 진행되며, 이 과정들을 위해 이송 로봇이 순차적으로 웨이퍼를 이동하며, 이 과정에서 일정한 대기시간이 발생하게 된다. 대기시간을 줄이기 위해 C/S 유닛에 담겨 있는 수십 장의 웨이퍼들을 다음 공정으로 이송 시 이동경로의 최적 스케줄링이 필요하다. 본 논문은 스케줄링 문제를 풀기 위해 인공 신경회로망(Artificial Neural Network)을 이용한 최적 스케줄링 방법을 제안한다.

키워드 : Multi-spinner, 인공 신경회로망, 최적 스케줄링

1. 서론

반도체 제조공정과정 중 웨이퍼에 초집적 미세 패턴을 형성하여 집적도를 결정해 주는 공정을 Photo (Photolithography) 공정이라 하며, Photo공정 중 노광공정(Exposure) 제외한 PR(Photoresist) 형성공정 및 현상(Development)을 수행하기 위해 스피너방식을 이용한 Multi-spinner 장비를 사용하며 웨이퍼 이동은 이송 로봇(Transfer Robot)으로 행하게 된다.[1][2]

Photo공정 중 PR(Photoresist)형성공정은 PR과 웨이퍼와의 접착도 개선을 위한 표면처리, PR 도포, PR내의 솔벤트(Solvent)를 제거하는 Soft Baking 과정 등으로 수행된다. 이런 공정진행은 Multi-spinner 내부의 이송 로봇이 웨이퍼를 이동 시키게 되는데 공정 대기시간을 줄이고 최단거리의 스케줄링을 하면 반도체 생산량 향상에 크게 도움이 된다. 따라서 PR형성공정에서 이송로봇의 웨이퍼 이송경로에 대해 최적 스케줄링하면 제품의 생산성을 향상시킬 수 있다.[3][4]

Multi-spinner 중 C/S(Cassette) 유닛은 수십 장의 웨이퍼를 공급하는 장치이다. 이송 로봇이 각 공정과정으로 웨이퍼를 이동 시 C/S의 웨이퍼들을 순서대로 이송시킨다. 이때 각 공정에서 소요되는 공정시간으로 인해 이송로봇은 작업 중 정지 상태로 대기하는 일이 발생한다. 만약 이송로봇이 순차적이 아닌 최단 경로의 웨이퍼를 다음 공정으로 이동 시키게 되면 최소시간 내에 PR형성이 완료하게 된다. 그러므로 공정 대기시간을 줄이기 위해 C/S의 최적 스케줄링이 필요하다.

Multi-spinner의 이송 로봇은 많은 예에서 주행 시간은 일정하다고 간주 할 수 있기 때문에 작업 시간의 최소화는 웨이퍼 이동 시간의 최소화와 일치한다고 생각할 수 있다.

본 논문에서는 스케줄링 문제를 풀기 위해 기존의 계산 구조와는 다른 병렬구조의 이점 등을 가져 복잡한 계산을 가능하게 하는 인공 신경망(Artificial Neural Network)을 이용하여 최적 스케줄링 방법을 제안한다.

논문의 구성은 다음과 같다. 우선 2장에서는 본 논문의 주요 소재가 되는 Multi-spinner 에 대하여 간단하게 설명한다. 3장에서는 제안된 인공 신경망을 이용한 최적 스케줄링 방법에 대해 설명하며, 4장에서는 결론 및 향후 과제에 대한 고찰을 언급한다.

2. Multi-spinner의 구성 및 동작순서

Multi-Spinner 장비 시스템의 평면도는 그림 1과 같이 구성되어 있으며, 동작 순서는 그림 2와 같다.

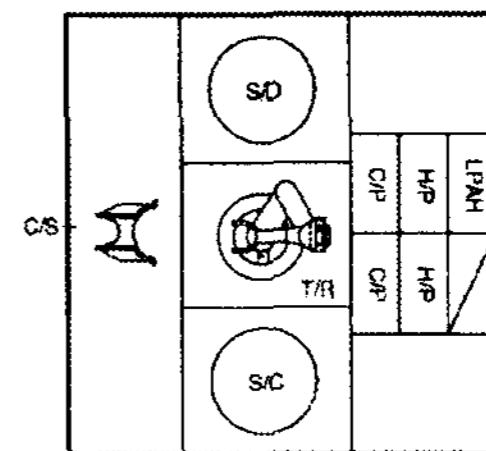


그림 1. Multi-spinner 의 시스템 구성[5]

감사의 글 : 본 연구는 산업자원부 지방기술혁신사업 (RTI04-01-02)지원으로 수행되었음

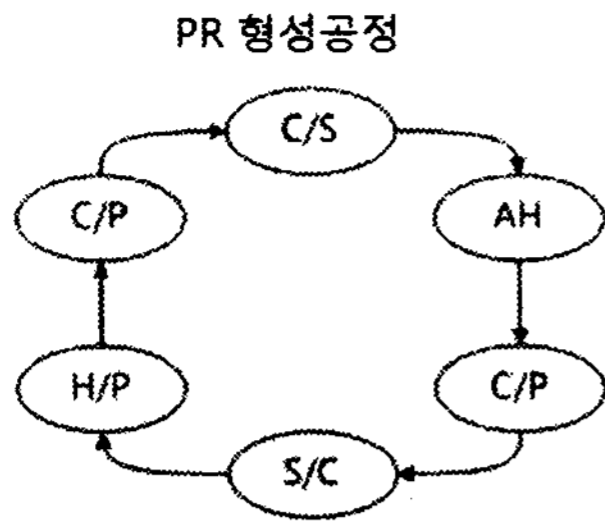


그림2. Multi-spinner 동작 순서(PR 형성공정)

여기서 각 공정의 정의는 다음과 같다.

- C/S : Cassette로 1set에 수십 장의 웨이퍼가 담겨있다.
- AH : Low Pressure Adhesion Heater로 코팅하고 나온 막을 강화하기 위하여 HMDS(Hexa Methyl Di Silazane) 가스를 주입하는 유닛
- C/P : Cool Plate Baker는 냉각기로써 H/P에서 나온 뜨거운 Unit을 식혀주는 유닛
- S/C : Spin Coater로 웨이퍼에 막을 형성
- H/P : Hot Plate Baker로 고열의 온도로 웨이퍼를 굽는 Unit.
- T/R : 이송 로봇(Transfer Robot)로 웨이퍼를 움직일 수 있는 유닛

그림 1의 평면도를 보면 공정 순서로 배열되어 있지 않다. 이는 반복되는 공정을 요구하기도 하며, 유사 공정에 대한 효율적 운영관리가 필요하기 때문에 Multi-spinner의 공정 구조 형태는 그림 1과 같이 구성되어 있다.

Multi-spinner의 정확한 공정시간과 정체를 방지하려면 웨이퍼 한 장을 공정 순서에 맞게 공정 유닛에 넣고 공정 종료가 되면 바로 두 번째 웨이퍼를 삽입해 반복적인 공정을 진행하게 된다. 하지만 이렇게 되면 공정 시간이 너무 오래 걸릴 뿐만 아니라 생산량 또한 감소하게 된다.

따라서 기존의 시스템은 다음 표 1과 같은 Shift방식을 사용하게 된다.

표 1 Shift 방식의 Multi-spinner 공정

시작	----->						완료
C/S	AH	C/P	S/C	H/P	C/P	C/S	
1							
2	1						
3	2	1					
4	3	2	1				
5	4	3	2	1			
6	5	4	3	2	1		
7	6	5	4	3	2	1	

C/S 1번의 웨이퍼가 AH의 공정을 하고 난 후 C/P의 공정으로 이동하게 되며 이때에 2번 웨이퍼는 대기하지 않고 바로 AH로 이동하게 되며, 1번 웨이퍼가 C/P가 끝나고 Coater공정으로 이동하게 되면 2번 웨이퍼는 C/P, 3번 웨이퍼는 AH로 이동하게 된다. 그러나 이렇게만 한다면, 어느 한 공정이 완료된 후 대기 시간이 발생하게 된다. 그 이유는 표 2에 각각의 공정 작업 시간의

예로 C/S와 H/P와의 공정 시간의 차이가 있기 때문이다. 어떤 유닛에 얼마간의 시간 발생하는 것에 따라 공정 결과에 영향을 준다.

표 2 각각의 공정 작업 시간의 예

공정	예) 시간(초)
AH	55
C/P	55
Coater	53
H/P	60
C/P	55

그래서 기본적으로는 Shift방식으로 처리하지만 각 공정 시간에 맞게 C/S에 담겨 있는 웨이퍼들을 이송 로봇의 가까운 위치에서 AH공정으로 이송 시키면 각 유닛의 대기시간을 줄이게 되며 이는 즉, 전체 공정시간을 줄이게 되며 생산 향상에 크게 도움이 된다.

3. 최적 스케줄링

3.1 홉필드 신경망

최적 스케줄링 문제를 풀기 위해 기존의 계산 구조와는 다른 병렬구조의 이점 등을 가져 복잡하고 많은 계산을 가능하게 하는 홉필드 신경망(Hopfield Neural Network)을 사용한다.[5]

그림 3은 홉필드 신경망의 구조를 나타내는 것으로 이는 생물학적 신경망의 기본 요소에 대한 모델을 바탕으로 설계되었다. 각 뉴런(neuron)은 시그모이드(sigmoid) 비선형 함수로 모델링되며, 논리 기호학(logistic) 함수로 식 (1)과 같이 표현된다.[6]

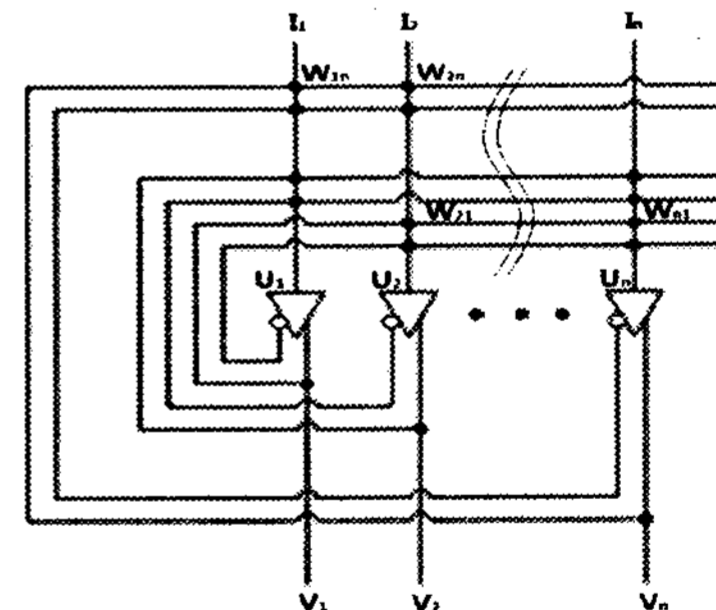


그림 3. 홉필드 신경망의 구조

$$V_i = g_i(U_i) \tag{1}$$

각 뉴런의 입력이 다른 뉴런들로부터 시냅스(synapse) 연결로 모델링 되는 저항성(resistive) 연결을 통해 출력된 값이 피드백(feedback)된다. 즉, i번째 뉴런이 j번째 뉴런의 연결 여부는 이전 결정 변수에 해당하는 W_{ij} 로 나타낼 수 있다.

$$W = \begin{bmatrix} 0 & w_{12} & w_{13} & \dots & w_{1n} \\ w_{21} & 0 & w_{23} & \dots & w_{2n} \\ \vdots & \vdots & \vdots & \dots & \vdots \\ w_{n1} & w_{n2} & w_{n3} & \dots & 0 \end{bmatrix} \tag{2}$$

즉, 시냅스 연결이 존재하면 $W_{ij}=1$ 이며, 그렇지 않은 경우에는 $W_{ij}=0$ 이다. 따라서, 신경망의 구조는 신경망의 연결 행렬(connection matrix) $W=[W_{ij}]$ 에 의해 표시될 수 있다. 그림 3에서 볼 수 있듯이 각 뉴런은 바이어스

(bias) 역할을 하는 외부 전류(external current) I_i 를 받으며, 이는 신경망 내부로 사용자가 입력할 수 있는 유일한 정보를 나타낸다. 이상과 같은 모델을 기반으로 i 번째 뉴런의 역학적(dynamic) 특성은 식 (3)과 같이 나타낼 수 있다.[8]

$$\frac{dU_i}{dt} = -\frac{U_i}{\tau} + \sum_{j=1}^N W_{ij} \cdot V_j + I_i \quad (3)$$

여기서 τ 는 각 뉴런의 시상수이다. 홉필드 신경망의 연결 행렬이 대칭적 구조로 가지고 있으며, 에너지 함수 E 는 식 (4)과 같다.[9]

$$E = -\frac{1}{2} \sum_{i=1}^N \sum_{j=1}^N W_{ij} V_i V_j - \sum_{i=1}^N I_i V_i \quad (4)$$

또한 식 (4)의 에너지 함수 E 에 대하여 식 (3)의 i 번째 뉴런의 역학적 특성을 나타내면 식 (5)과 같다.

$$\frac{dU_i}{dt} = -\frac{U_i}{\tau} - \frac{\partial E}{\partial V_i} \quad (5)$$

3.2 최적 스케줄링 알고리즘

Multi-spinner 생산 공정의 최적 스케줄링은 C/S슬롯에 담겨 있는 n 개의 웨이퍼들을 AH유닛에서 최적의 위치에서 가져오게 되면 각 유닛의 공정대기 시간 및 전체 공정시간을 줄이게 된다. 최적 스케줄링 문제는 홉필드 신경망을 적용하여 복잡한 문제를 해결할 수 있으며 최적 스케줄링 알고리즘은 다음과 같다.

C/S 출발지 s 부터 도착지 d 까지 최적 스케줄링을 찾는 문제는 n 개의 웨이퍼와 L 개의 AH까지 이동 순서로 나눌 수 있으며, 이는 $W(ij)$ 로 나타낼 수 있으며, 다음 그림 4와 같이 $n \times n$ 순열 행렬(permutation matrix)의 요소 개수에 해당하는 n^2 개의 뉴런(neuron)들로 표현할 수 있다.

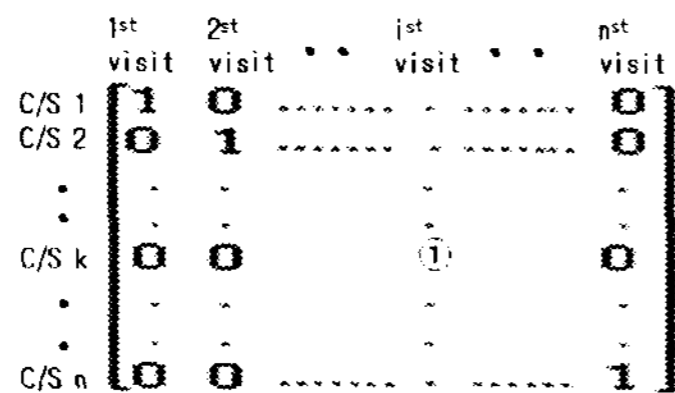


그림 4. $n \times n$ 순열 행렬(①은 k 번째 웨이퍼가 AH공정에 i 번째로 방문함을 의미)

출발지 C/S 슬롯에 담겨있는 웨이퍼를 s 라고하고 도착지 C/S 슬롯에 담겨질 웨이퍼를 d 라 한다. 연결된 방향성 경로(directed path)를 P_{sd} 라 하며 총 경로는 W_T 는 식 (7)과 같이 각 노드간 비용의 합과 같다.[10,11]

$$P_{sd} : s \rightarrow i \rightarrow j \rightarrow k \rightarrow \dots \rightarrow r \rightarrow d \quad (6)$$

$$W_T = W_{sj} + W_{ij} + W_{jk} + \dots + W_{rd} \quad (7)$$

따라서 경로에 대해 총 시간이 최소화하는 것이 최적 스케줄링의 목표이다.

n^2 개의 뉴런으로 구성된 홉필드 신경망은 다음 식 (8)과 같은 에너지 함수를 사용한다.

$$E = \frac{u_1}{2} \sum_k \sum_i \sum_{i=k} W_{ij} V_i V_j + \frac{u_2}{2} \sum_i \sum_k \sum_{k=1} V_{ki} V_{1j} \quad (8)$$

$$+ \frac{u_3}{2} \left(\sum_k \sum_i V_{ki} - N \right)^2$$

$$+ \frac{u_4}{2} \sum_k \sum_1 \sum_i d_{ki} V_{ki} (V_{1,i+1} + V_{1,i-1})$$

여기서 u_1 항은 전체 시간을 최소화하도록 하며, u_2 항은 웨이퍼가 AH공정에 한번만 수행하도록 설정하며, u_3

항은 AH공정을 두 번 이상 경유하는 상황의 발생 가능성을 제거하도록 하며, u_4 항은 C/S 슬롯에 담겨있는 웨이퍼와 AH유닛 사이 거리를 나타낸다. 특히 마지막 항은 출발점과 도착점이 동일하도록 하기 위한 함수를 동시에 포함하고 있으며, d_{ki} 는 k 번째 C/S 슬롯의 웨이퍼와 1번째 슬롯 사이의 거리를 나타낸다.

상기 에너지 함수 E 를 감소 시키기 위한, 즉 가정 (1)과 (2)를 만족하고,

가정 1) 임의의 C/S 슬롯과 공정 사이 수행 경로는 직선 경로이다.

가정 2) 모든 공정을 수행한 후 이송 로봇은 처음 출발점인 0으로 귀환한다.

아울러 최적 스케줄링을 위한, 회로망의 입력 U_{ki} 및 V_{ki} 를 결정하기 위해 Platt와 Barr는 다음과 같은 탐색 알고리즘을 제안 하였다.[7]

$$\frac{dU_{ki}}{dt} = -\frac{\partial E}{\partial V_{ki}} =$$

$$-\frac{U_{ki}}{\tau} - u_1 \sum_{j=1} W_{ij} V_{kj} - u_2 \sum_{1=k} V_{1j}$$

$$- u_3 \left(\sum_k \sum_j V_{kj} - n \right)^2$$

$$- u_4 \sum_1 d_{ki} (V_{1,i+1} + V_{1,i-1}) \quad (9)$$

여기서 τ 는 각 뉴런의 시상수이다. 식 (1), (8)과 (9)의 연속적인 반복 계산(iteration) 후 최적값 U_{ki}^* 및 V_{ki}^* 가 결정된다. 이때 U_{ki}^* 는 C/S 슬롯의 웨이퍼와 AH공정 사이 최적 스케줄링을 위한 각 뉴런의 상태를 나타내며 V_{ki}^* 는 C/S 슬롯에 담겨 있는 웨이퍼 최적 스케줄링 순서를 나타낸다.

4. 결론 및 향후 연구 방향

일반적인 Shift방식으로 C/S 슬롯에 담겨있는 웨이퍼를 순차적으로 AH로 이송과 C/S 슬롯에 담겨있는 웨이퍼를 이송로봇에서 임의적 위치에서 가져왔을 때의 비교를 다음과 같이 나타낼 수 있다.

먼저 조건은 C/S 슬롯에 담겨있는 웨이퍼는 서로 등간격으로 위치하며 웨이퍼는 5장, C/S 슬롯에 담겨있는 각 웨이퍼와 AH유닛간의 거리를 0.2초 간격으로 하였다. 또한 각 유닛 간의 거리를 모두 1로 같다고 보았고, 각 유닛의 공정시간은 표 2와 같이 정의 했다.

표 3. 순차적으로 웨이퍼를 이송한 경우

CS	AH도착	AH완료	CP도착	CP완료	SC도착	SC완료	HP도착	HP완료	CP도착	CP완료	CS	공정완료
1.2	1.2	56.2	57.2	112.2	113.2	169.2	167.2	227.2	228.2	283.2	1.2	284.4
1.4	61	116	119	174	177	236	233	293	296.2	351.2	1.4	352.6
1.6	123.2	178.2	182.2	237.2	241.2	294.2	298.4	358.4	361.8	416.8	1.6	418.4
1.8	188.8	243.8	248.8	303.8	309	362	366.4	426.4	430	485	1.8	486.8
2	253.8	308.8	315	370	375.4	428.4	433	493	496.6	551.6	2	553.4

표 4. 임의적으로 웨이퍼를 이송한 경우 1

CS	AH도착	AH완료	CP도착	CP완료	SC도착	SC완료	HP도착	HP완료	CP도착	CP완료	CS	공정완료
1.6	1.6	56.6	57.6	112.6	113.6	169.6	167.6	227.6	228.6	283.6	1.6	284.8
1.2	61	116	119	174	177	236	233	293	296.6	351.6	1.2	352.8
1.4	122.8	177.8	181.8	236.8	240.8	293.8	298.4	358.4	361.8	416.8	1.4	418
1.8	188.4	243.4	248.4	303.4	309	362	366.2	426.2	429.6	484.6	1.8	485.4
2	253.4	308.4	315	370	375.2	428.2	432.6	492.6	496	551	2	554.8

표 5. 임의적으로 웨이퍼를 이송한 경우 2

CS	AH도착	AH완료	CP도착	CP완료	SC도착	SC완료	HP도착	HP완료	CP도착	CP완료	CS	공정완료
1.6	1.6	56.6	57.6	112.6	113.6	166.6	167.6	227.6	228.6	283.6	1.6	285.2
1.4	61.4	116.4	119.4	174.4	177.4	230.4	233.4	293.4	297	352	1.4	353.4
1.2	122.8	177.8	181.8	236.8	240.8	293.8	298.4	358.4	361.8	416.8	1.2	418
1.8	188.4	243.4	248.4	303.4	309	362	366.4	426.4	429.6	484.6	1.8	486.4
2	253.4	308.4	315	370	375.4	428.4	432.6	492.6	495.8	550.8	2	554.6

표 3은 순차적으로 C/S 슬롯에 담겨있는 웨이퍼를 AH로 이송했을 경우이며, 표 4와 5는 임의적인 순서를 변경하여 계산한 결과이다. 표에서 보면 공정이 완료된 5번째 웨이퍼 시간은 특히 주목해서 보아야 할 부분이며, 이 논문에서 제안하는 문제점을 이야기하고 있다.

순차적으로 실행하여 마지막 5번째 웨이퍼가 종료되기까지의 시간은 555.4초, 표 4의 임의적으로 실행결과는 554.8초, 표 5의 경우는 554.6초가 걸렸다. 또한 웨이퍼가 5장이 아닌 수십 장으로 되어있고 이송 시간도 각 유닛 간 다르다면 그 결과는 몇 초가 아닌 수십 초의 차이를 보일 것이다. 이는 Multi-spinner의 PR 형성공정 중 공정에서 대기시간 발생 및 이송경로에 따른 결과이며, 이를 최적 스케줄링하면 각 공정 간의 대기시간을 줄일 뿐만 아니라 반도체 생산에 있어서 큰 향상이 있다.

본 논문에서는 Multi-spinner의 유닛 중 C/S 슬롯에 담겨 있는 웨이퍼 이송 시 최적 스케줄링을 위해 해결방안을 제시 하였다. 본 논문에서는 일반적인 계산으로 제안된 방법의 효율성을 입증하였지만 향후 홉필드 신경망 기법을 통해 컴퓨터 시뮬레이션의 최적 스케줄링 문제를 해결할 것이다. 또한 Multi-spinner의 하드웨어 구성 이루어지면 본 알고리즘은 실제 현장에서 도입될 수 있을 것으로 판단된다.

참고 문헌

- [1] 한광록, 윤영호, "300mm 웨이퍼용 Spinner MMI를 위한 동적레이아웃 설계", 한국정보처리학회 논문집, 제7권, 제2호, pp703-706, 2000.
- [2] 한광록, "차세대 Spinner용 SECS/GEM 개발", 반도체 제조장비 국산화 연구센터 연구보고서, 2000
- [3] 예승희, 김수영, "반도체 Wafer Fabrication 공정에서의 Shift 단위 생산 일정계획", 대한산업공학회 춘계 공동학술대회논문집, 단행권, 단일호, 1997.
- [4] 한영신, 전동훈, "반도체 FAB 공정에서의 효율적 흐름제어를 위한 시뮬레이션", 한국멀티미디어학회논문지, 제3권, 제4호, pp.407-415, 2000.
- [5] <http://www.oft.co.kr> "오에프티(주)"
- [6] J.J. Hopfield and D.W. Tank, "Neural computation of Decision in Optimization problem", Bio-Cybernetics, Vol.52, pp.141-152, 1985.
- [7] Harold. Szu, "Fast TSP algorithm based on binary neuron output and analog neuron input using the sufficient of the permutation matrix," IEEE Inter. Conf. on Neural Network, vol.2, pp.259-266, 1988
- [8] D. C. Park and S. E. Choi, "A Neural Network based Multi-destination Routing Algorithm for Communication Network," Proceedings of Joint Conference on Neural Networks, pp. 1673-1678, 1998. "
- [9] J. J. Hopfield and D. W. Tank, "Neural Computations of Decisions on Optimization Problem," Biological Cybernetics, vol. 52, pp. 141-152, 1986.
- [10] M. K. M. Ali and F. Kamoun, "Neural Networks

for Shortest Path Computation and Routing in Computer Networks," IEEE Transactions on Neural Networks, vol. 4, no. 6, pp. 941-954, November 1993.

- [11] D. C. Park and S. E. Choi, "A Neural Network based Multi-destination Routing Algorithm for Communication Network," Proceedings of Joint Conference on Neural Networks, pp. 1673-1678, 1998.