

Ring-VCO를 이용한 멀티밴드 GPS 수신기용 PLL 설계

김윤진, 소병성, 고진호*, 박근형
충북대학교, *파이칩스

A Ring VCO Based PLL for Low-Cost, Low-Power Multi-Band GPS Receiver

Yun-jin Kim, Byeong-seong So, Jin-ho Ko*, Keun-hyung Park
Chunbuk National Univ. *PHYCHIPS, Inc.

Abstract : This paper presents a multi-phase ring VCO for low-cost, low-power GPS receiver. In the RF band used in GPS, L1 band is now in commercial-use and L2,L5 are predicting to be commercial-use soon. Thus Wide band PLL and Cost-effective IC solutions are required for future multi-band GPS receiver that received three types band at once. A new PLL architecture for multi-band GPS application is proposed. Ring VCO is even smaller than LC-VCO and a good alternative for low-cost solution. Proposed multi-phase ring VCO offers wide frequency range covering L1, L2, and L5 band, 20% reduction of area, 23% reduction of PLL power and can generate I/Q without extra I/Q generator.

Key Words : Ring VCO, LC-VCO, PLL

1. 서 론

GPS는 위성 위치정보서비스로서 시간과 위치에 관한 정보를 제공해 주는 서비스로써 현재 24개의 위성이 운용 중인데 위치를 계산하기 위해서는 최소 4개의 위성 신호를 수신해야만 한다. GPS는 세 개의 RF 주파수 밴드를 사용하는데, L1 band 1.6GHz와 1.23GHz의 L2밴드, 그리고 1.18GHz의 L5 밴드가 GPS 대역에 할당되어 있다. L1밴드는 현재 상용화 중에 있고, L2, L5밴드는 향후 상용화 될 예정이다. 따라서 앞으로 세 밴드를 동시에 수신할 수 있는 수신기를 개발하기 위해서는 집적도가 높은 저가의 멀티밴드 GPS 칩이 필요하다.

세 대역을 동시에 수신하기 위해서는 세 개의 RF front end와 세 개의 PLL, 세 개의 base-band가 필요하게 된다. 그런데 VCO를 기존의 LC-VCO로 구현하는 경우, GPS 칩의 size가 커지는 문제점이 있어서 본 논문에서는 이 부분을 Ring VCO로 대체하여 면적과 가격을 획기적으로 개선하는 방안을 제시하려고 한다.

2. 실험

기존의 L1밴드용 GPS는 PLL과 VCO부분이 전체 layout부분의 30% 이상을 차지하고 있고, 그 중 LC-VCO가 대부분을 차지하고 있다. 또한 VCO와 PLL이 차지하는 전력소모가 전체의 40%이상을 차지하고 있고, 그 중 VCO, div-2, LO buffer에서의 전력소모가 크기 때문에 이 부분의 전력소모를 줄이는 방안이 필요하다.

본 논문에서 제안한 PLL 구조가 아래 그림 1.에 나타나 있다. 이 구조의 가장 큰 특징은 LC VCO를 대신하여 multi-phase Ring-VCO를 사용한 것이다. 이 구조를 사용함으로써 넓은 튜닝 range를 갖으면서 작은 면적으로 저가의 칩을 생산할 수 있고, I/Q 신호를 만들기 위해서 div-2와 같은 별도의 회로가 필요로 하지 않고 VCO주파수와

LO주파수와 같은 주파수를 사용할 수 있다. 또한 CMOS 공정이 scale 다운되면서 전력소모량을 줄일 수 있는 장점이 있다.

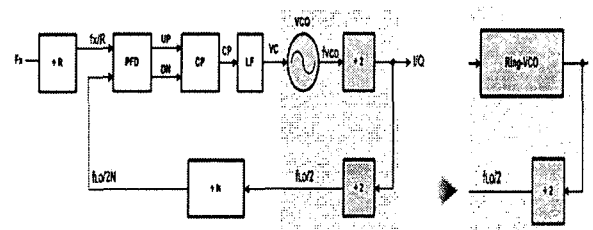


그림 1. Proposed PLL architecture

VCO 구조는 그림 2.에서 보듯이 Core부분이 Ring-VCO로 바뀌었고 고주파 div-2 회로가 없어졌으며 PLL쪽으로 출력되는 부분은 CML 타입의 div-2와 DtoS를 사용했던 것을, 이 둘의 위치를 바꾸어 DtoS를 통해 CMOS level로 변환한 다음 TSPC를 이용한 div-2를 사용하도록 하였다. 일반적으로 TSPC 로직은 CML에 비하여 전력효율이 높으므로 전체적으로 전력소모를 줄일 수 있게 된다.

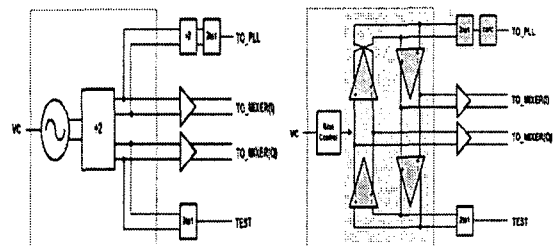


그림 2. Proposed Ring-VCO architecture

VCO Topology에서는 일반적으로 ring oscillator가 출수 개의 inverter를 사용하는 것과 달리 이 회로는 짝수개

의 inverter로 구성하여 그림 3.에서 보는 바와 같이 0도 90도 180도 270도 등 I/Q differential LO 신호가 모두 VCO 내부에서 생성되는 장점이 있다. 가운데 inverter cell이 cross coupling pair로 래치를 일으켜 DC가 평균적으로 1/2 V_{DD} 로 멈추게 되어 delay cell로 역할을 한다. 따라서 diff. signal은 0,180도를 생성하고 Quadrature signal은 90, 270도를 생성하게 된다. Inverter로만 구성을 했기 때문에 작은 Size와 높은 Speed, 공정에 따른 Scale조절이 가능하다. [4]

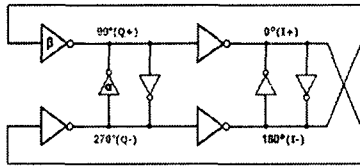


그림 3. Inverter based 4-Phase Ring-VCO

3. 결과 및 검토

본 논문에서 제시한 새로운 Ring-VCO의 레이아웃이 그림 4.에 나타나 있다. 그림에서 볼 수 있는 바와 같이, 왼쪽 그림은 VCO부분을 확대한 그림이고 오른쪽 그림은 LC-VCO를 ring-VCO로 바꾼 그림이다. VCO의 size는 1/3 이 줄었고 PLL과 VCO전체적으로는 1/2 가량 줄었다. 칩의 가격을 결정하는 가장 중요한 요건은 칩의 면적이므로, ring VCO를 사용하면 칩의 가격을 낮출 수 있다.

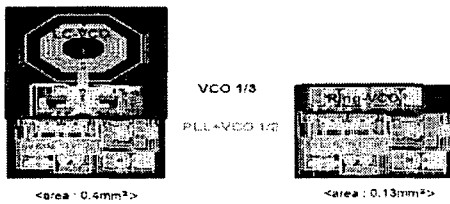


그림 4. PLL Layout for low-cost GPS

그림 5.은 VCO의 각 출력 노드 파형을 보여주고 있다. stage를 지날 때 마다 90도씩 phase가 쉬프트 된 것을 볼 수 있으며 결국 우리가 원하는 I+, I-, Q+, Q- 신호를 모두 얻을 수 있고 swing Voltage가 500mV 임을 알 수 있다.

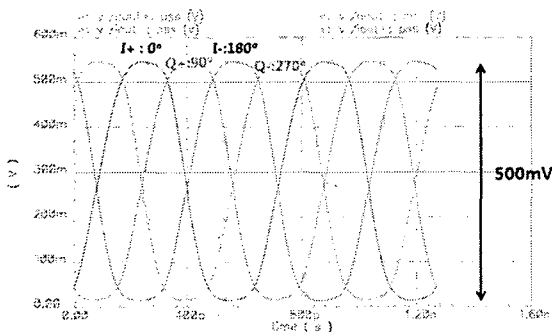


그림 5. Ring VCO multi-phase output waveform

그림 6.은 VCO의 phase noise 결과 파형이다. 1M 주파수 offset에서 -101dB로 GPS spec.(-90dB)보다 11dB margin을 갖는 결과가 나와서 GPS 수신기에 적용할 수 있음을 알 수 있다.

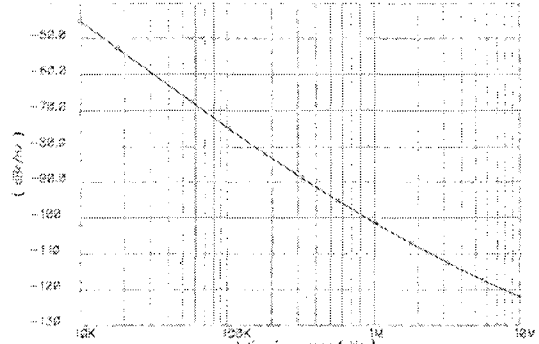


그림 6. VCO phase noise

4. 결론

멀티밴드용 GPS를 수신기를 위해서는 새로운 PLL Architecture가 요구된다. 따라서 본 논문에서는 Ring-VCO를 이용한 GPS수신기용 PLL을 제안했다. 표 1.에서 보듯이 두 개의 Reference보다 더 넓은 tuning range를 갖을 수 있어 L1, L2, L5밴드 모두를 cover 할 수 있고, I/Q를 자체적으로 생성 가능함을 알 수 있다. 또한 20%의 면적을 줄일 수 있으며 23%의 전력도 감소시킬 수 있었다.

표 1. Result Summary

	Ref.[1] 2005JSSC	Ref.[2] 2003PHYCHIPS	This Work
Tech	0.18	0.13	0.13
VCO type	LC	LC	Ring
VCO frequency	1.4GHz	3.2GHz	0.8~2.2GHz
GPS band	L1/L2	L1 only	L1/L2/L5
Kvco	300MHz/V	140MHz/V	50MHz/V
LO phase-noise (1MHz freq. offset)	-109dBc/Hz	-121dBc/Hz	-101dBc/Hz
Power Consumption	VCO	6.1mW	4.8mW
	PLL	12.6mW	6.2mW
Die area	0.45mm ²	0.4mm ²	0.13mm ²

참고 문헌

- [1] Giampiero. Montagna et al., "A 35-mW 3.6-mm² Fully Integrated 0.18- μ m CMOS GPS Radio," IEEE JSSC Jul 2003.
- [2] Jinho Ko et al., "A 19-mW 2.6-mm² L1/L2 Dual-Band CMOS GPS Receiver" IEEE JSSC Jul 2005.
- [3] PHYCHIPS, internal document
- [4] Willem Laflere et al., "A Polar Modulator Using Self-Oscillating Amplifiers and Injection-Locked Upconversion Mixer" IEEE JSSC Feb 2008.