

600V급 SiC MOSFET 특성 Simulation

김상철, 주성재, 강인호, 방욱, 김남균

한국전기연구원 고집적전원연구그룹

Simulation Characteristics of 600V SiC MOSFET Devices

Sangcheol Kim, Sungjae Joo, Inho Kang, Wook Bahng, Namkyun Kim

Korea Electrotechnology Research Institute

Abstract : 탄화규소를 이용한 600V급 MOSFET 소자 제작을 위하여 특성 simulation을 수행하였다. 600V 내압을 얻기 위해서 불순물 농도가 $1E16/cm^3$ 이고 에피층의 두께가 6um인 상용 탄화규소 웨이퍼를 기준으로 하였으며 TRIM simulation을 사용하여 P-body의 retrograde profile을 구하고 이를 이용하여 소자의 전기적 특성을 simulation 하였다. P-body의 표면 농도를 $5E16/cm^3$ 에서 $1E18/cm^3$ 으로 변화시키면서 소자의 전기적 특성을 예측하였으며 실험 결과와 비교하여 특성 변수를 추출하였다.

Key Words : MOSFET, Acceptor concentration, 4H-SiC, On-resistance

1. 서 론

SiC 전력반도체소자는 실리콘 전력반도체소자에 비해 우수한 물질특성을 갖고 있어 성능 측면에서 뿐만 아니라 전력변환장비의 크기를 획기적으로 줄일 수 있다[1]. SiC 반도체 분야에서의 최근의 비약적인 발전을 통해 고전압 전력소자로서의 활용가능성이 매우 높아지고 있다[2]. 특히 소자가 직접적으로 고온 환경에서 동작이 가능하면, 좀 더 신뢰성 있는 정확한 측정 및 제어가 가능할 뿐만 아니라 시스템의 소형 및 경량화 실현, 빠른 응답특성, 결과적인 효율향상 등 여러 가지 장점을 얻을 수 있다. 현재는 $250^\circ C$ 까지의 온도영역에서 실리콘 SOI(Silicon on Insulator) 소자가 주로 사용되고 있다. 그러나 $300^\circ C$ 를 넘는 온도 영역에서는 실리콘으로는 한계가 있고, 특히 SOI는 전력소자에 적용하기는 한계가 있어 주로 저전력 고온소자가 필요한 부분에 적용이 되고 있다. 따라서 전력용에 적합한 고온소자로 SiC 소자의 연구가 활발히 진행되고 있다.

본 연구에서는 600V 4H-SiC MOSFET 소자를 제작하기 위한 전단계로 전산모사를 통해 설계 변수에 따른 소자의 순방향 특성 및 역방향 특성을 파악하였으며 고전압 특성을 확보하기 위하여 최적의 전계제한테 구조를 계산하였다.

2. 본 론

2.1 소자 구조

그림 1에 제안된 4H-SiC MOSFET 소자의 구조를 나타내었다. 600V급 소자의 simulation을 위해 두께 및 농도가 $6\mu m$ 과 $1E16/cm^3$ 인 n-type 에피 성장시킨 4H-SiC 웨이퍼를 출발물질로 사용하였다. 4H-SiC MOSFET에서 일반적으로 p-well은 알루미늄을 이온주입하여 형성시킨다. 이때 box profile을 얻기 위해 다중 에너지 주입을 이용하는데 본 연

구에서는 TRIM simulation을 이용하여 box profile을 형성하기 위한 주입 에너지를 결정하였다. 최종적으로 형성된 p-well의 접합깊이는 $0.6\mu m$ 이다. 그림 2에 TRIM을 이용한 simulation 결과와 SIMS 분석 결과를 나타내었다. 그림에서 보듯이 simulation 결과와 분석결과는 매우 잘 일치한다. 그림에서 피크 농도가 $5E19/cm^3$ 이나 실제 주입된 불순물의 활성화도는 20~50% 정도이므로 본 연구에서는 p-well의 피크 농도를 $5E18/cm^3$ 으로 가정하여 simulation을 수행하였다.

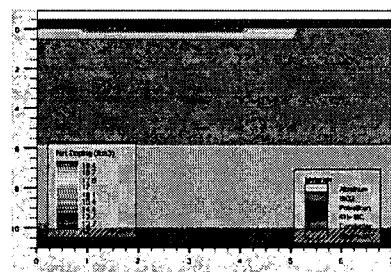


그림 1. Simulation을 위한 4H-SiC MOSFET의 단면구조

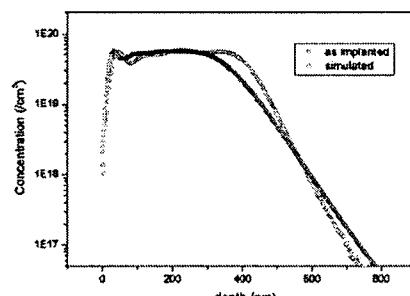


그림 2. 다중이온주입 에너지에 따른 불순물 분포 비교

N+ 소오스 영역은 질소를 사용하여 표면농도가 $5E19cm^{-3}$, 접합깊이가 $0.15\mu m$ 가 되도록 형성하였으며 게이트 산화막은 $350A$ 두께로 형성하였다.

2.2 Simulation 결과 및 분석

그림 3에 제안된 구조의 전류-전압 simulation 특성을 나타내었다. 게이트 전압을 5V부터 1V씩 증가시키며 드레인 전류특성을 simulation 하였다. 상온에서 게이트 전압 10V, 드레인 전압이 1V의 조건에서 소자의 specific on 저항 특성은 $2.85m\Omega cm^2$ 으로 매우 우수한 특성을 얻을 수 있었다. 소자의 specific-on 저항 특성은 게이트 전압의 함수이며 소자를 완전히 텐-온 시키기 위해서는 큰 게이트 전압이 필요하고 또한 온-저항은 상온에서 채널의 이동도와 깊은 연관이 있다. 따라서 소자의 온-저항을 줄이기 위해서는 채널의 길이 및 이동도를 최적화하는 것이 매우 중요하다. 또한 I_D-V_G 특성곡선에서 소자의 문턱전압은 4V 정도로 나타났으며 문턱전압은 채널 영역의 전자의 이동도의 함수이다. 따라서 채널 영역의 설계가 매우 중요하다.

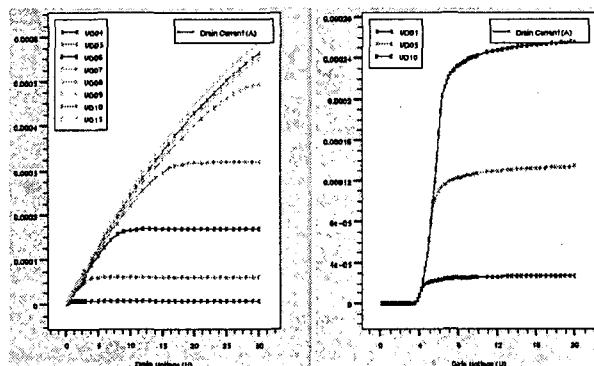


그림 3. 제안된 SiC MOSFET 구조의 I_D-V_G 및 I_D-V_D 특성

그림 4에 에피층의 두께가 $6\mu m$ 인 4H-SiC MOSFET 소자의 전위차 및 전계분포 simulation 결과를 나타내었다. 고내압을 견디기 위한 구조로 전계제한테 구조를 적용하였으며 본 연구에서는 외각에 3개의 전계제한테를 고려하여 simulation을 수행하였다. 전계제한테를 적용하지 않은 경우 접합의 모서리에 집중되는 전계에 의해 낮은 전압에서 황복현상이 일어난다. $6\mu m$ 의 에피 두께의 경우 300V 근처에서 황복현상이 일어나나 전계제한테를 적용하여 최적화한 경우 650V까지 견딜 수 있다. 그림에서 각각의 전계제한테에서 역방향 인가전압을 분담하고 있으며 전계분포는 선형적으로 분담 크기가 줄고 있다. 일반적으로 전계제한테 구조의 전계분포는 각각의 전계제한테에서 비슷한 정도를 분담하도록 설계하는 것이나 SiC의 경우 Epi 층의 두께가 얇고 각각의 전계제한테 간의 간격이 매우 좁아 작은 변화에도 황복전압 및 전계분포에 큰 영향을 미친다. 따라서 본 연구에서는 각각의 전계제한테에 미치는 전계 피크치를 선형적으로 감소하는 방향으로 설계하여 원하는 황복전압을 얻는 구조로 고려하였다.

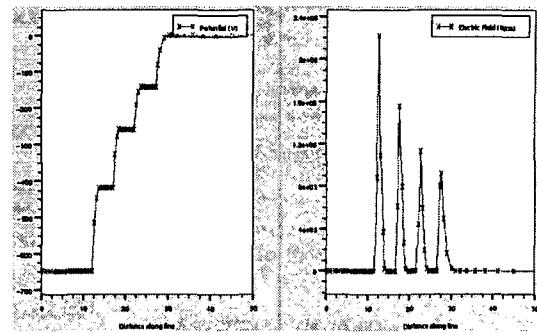


그림 4. 표면에서의 전위 및 전계분포

3. 결론

600V급 4H-SiC MOSFET 소자를 제작하기 위하여 상용 simulator를 사용하여 전산모사를 수행하였다. 600V의 고전압을 견디기 위해서는 n-drift 층의 두께는 $6\mu m$ 이고 이때의 에피층의 농도는 $1E16cm^{-3}$ 인 웨이퍼를 기준으로 설계하였다. 설계된 MOSFET소자의 specific-on 저항은 $2.85m\Omega cm^2$ 으로 동일한 정격의 silicon MOSFET 소자에 비해 매우 낮은 값을 얻을 수 있었다. 또한 고전압을 견디기 위한 구조로 전계제한테 구조를 적용하였으며 3개의 외각 링을 적용하여 충분한 역방향 전압 저지 특성을 확보할 수 있었다.

본 논문에서 제안된 SiC MOSFET 소자의 경우 실리콘 MOSFET 소자에 비해 온-저항 특성이 매우 우수하고 고전압화가 용이하여 저손실 전력변환 분야에 매우 유리한 소자이다. 특히 전기자동차 등의 고온환경에서 매우 매력적인 소자로 응용분야가 확대될 것으로 판단된다. 그러나 아직은 게이트 산화막 특성, 채널 이동도, 웨이퍼의 대구경화 및 결함 밀도 등의 개선할 부분이 많이 남아 있다.

감사의 글

본 논문은 산업자원부가 지원하는 국가 반도체연구사업인 "시스템집적반도체기반기술개발사업(시스템IC2010)"을 통해 개발된 결과임을 밝힙니다

참고 문헌

- [1] Sei-Hyung Ryu, Anant Agarwal, James Richmond, John Palmour, Nelson Saks, and John Williams, IEEE Electron Device Letters, Vol. 23, No. 6, p. 321, June, 2002
- [2] J. Wang and B. W. Williams, "Evaluation of high-voltage 4H-SiC switching devices", IEEE Trans. Electron Devices, vol. 46, pp. 589-597, 1999
- [3] Silvaco TCAD Manuals, Atlas, Silvaco International, Co. USA.