

SiO₂/HfO₂와 Al₂O₃/HfO₂를 이용한 Engineered Tunnel Barrier의 전기적 특성

김관수, 박군호, 윤종원, 정종완*, 조원주
 광운대학교 전자재료공학과, 세종대학교 나노신소재공학부*

Electrical Characteristics of Engineered Tunnel Barrier using SiO₂/HfO₂ and Al₂O₃/HfO₂ stacks

Kwan-Su Kim, Goon-Ho Park, Jong-Won Yoon, Jongwan Jung* and Won-Ju Cho
 Department of Electronic materials engineering, Kwangwoon Univ.
 Department of Nano Science and Technology, Sejong Univ.*

Abstract : The electrical characteristics of VARIOT (variable oxide thickness) with various HfO₂ thicknesses on thin SiO₂ or Al₂O₃ layer were investigated. Especially, the charge trapping characteristics of HfO₂ layer were intensively studied. The thin HfO₂ layer has small charge trapping characteristics while the thick HfO₂ layer has large memory window. Therefore, the HfO₂ layer is superior material and can be applied to charge storage as well as tunneling barrier of the non-volatile memory applications.

Key Words : VARIOT, tunnel barrier engineering, non-volatile memory

1. 서 론

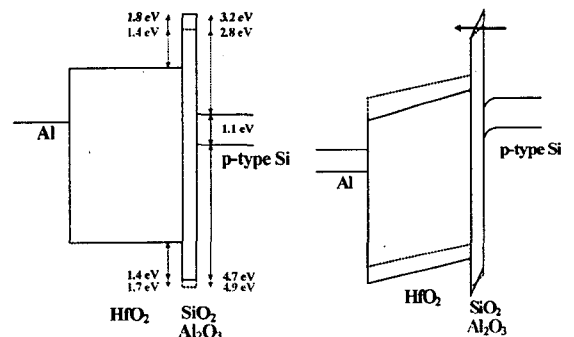
TBE (tunnel barrier engineering) 은 비휘발성 메모리의 programming speed와 long retention 특성을 향상시키기 위한 방법으로 최근 많은 관심을 받고 있다. TBE는 크게 분류하면 low-k/high-k/low-k의 구조를 가지는 VARIOT (variable oxide thickness) 과 high-k/low-k/high-k의 구조를 가지는 crested barrier가 있다[1]. 이와 같은 tunnel barrier를 형성하기 위해 Al₂O₃, ZrO₂, HfO₂를 포함하여 많은 종류의 high-k 물질에 관한 연구가 진행되고 있다. 그러나 대부분의 high-k 물질은 계면 특성이 좋지 않으며 다량의 전하를 포획하는 단점이 있다. 본 연구에서는 ALCVD 방법을 이용하여 형성한 SiO₂/HfO₂, Al₂O₃/HfO₂ 구조의 tunnel oxide의 tunneling 특성과 HfO₂ 두께에 따른 charge trapping 특성을 살펴보고, HfO₂를 기본으로 하는 새로운 구조의 플래시 메모리 소자의 제작을 검토하였다.

2. 실험

밴드 갭 엔지니어링을 통한 고성능의 플래시 메모리 소자의 제작을 위해서 얇은 SiO₂ 와 Al₂O₃ 층 위에 다양한 두께를 가지는 HfO₂ 두께를 가지는 VARIOT 구조의 MOS capacitor를 제작하였다. 모든 유전체는 p-type 기판위에 ALCVD (atomic layer chemical vapor deposition) 방법을 이용하여 300 °C에서 증착하였다. 300 °C에서 SiO₂, Al₂O₃, HfO₂의 증착률은 각각 0.28 Å/cycle, 0.8 Å/cycle, 1.1 Å/cycle 이었다. 게이트 전극은 e-beam evaporator 방식을 이용하여 알루미늄을 약 150 nm 증착하였다. 310 μm × 230 μm의 크기의 게이트 전극을 photo lithography 방법으로 형성한 후 I-V 특성과 C-V 특성을 관찰하였다.

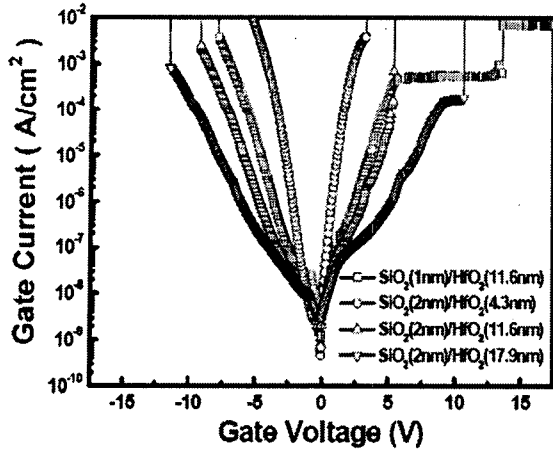
3. 결과 및 고찰

그림 1은 SiO₂/HfO₂와 Al₂O₃/HfO₂의 비대칭적인 구조를 가지는 tunnel oxide의 band diagram을 나타내고 있다. Programming condition 일 때, tunnelling current는 HfO₂를 사용함으로써 증가 시킬 수 있다. 또한 flatband 상태인 경우 두꺼운 HfO₂ 에 의해 gate injection을 억제할 수 있다. 또한 Al₂O₃ 층은 SiO₂와 비슷한 band offset과 band gap을 가지고 있어 LTPS (low temperature process) 응용분야에 적용이 가능하다. 따라서, HfO₂ 층을 이용한 VARIOT 구조의 tunneling oxide는 비휘발성 메모리의 programming 속도를 향상시키고, retention 특성을 향상시킬 수 있다[2].

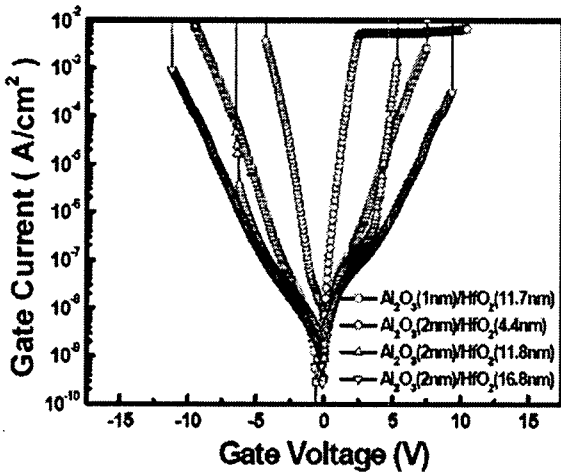


(a) Flatband condition (b) Programming condition
 그림 1. 비대칭구조 tunnel oxide의 band diagram.

그림 2는 SiO₂/HfO₂와 Al₂O₃/HfO₂층의 tunneling current 특성을 나타낸다. 얇은 HfO₂층을 가지는 VARIOT 구조에서 큰 tunneling current가 흐른다는 것을 확인할 수 있다. 따라서, 얇은 HfO₂층을 이용한 VARIOT 구조는 비휘발성 메모리에서 programming 속도의 향상을 가져올 수 있다.



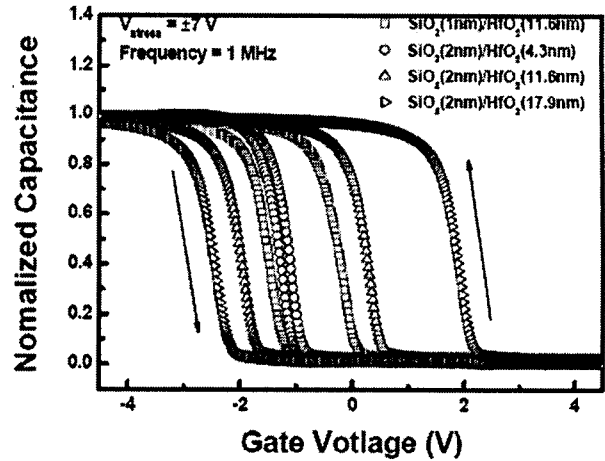
(a) SiO₂/HfO₂ 구조



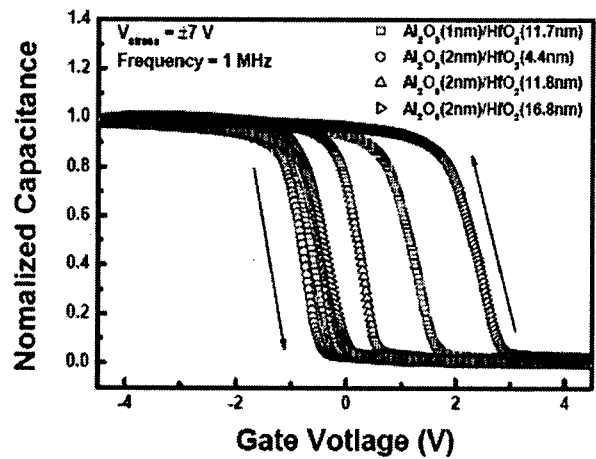
(b) Al₂O₃/HfO₂ 구조

그림 2. SiO₂/HfO₂와 Al₂O₃/HfO₂ 층의 I-V 특성.

그림 3은 high frequency (1 MHz) C-V 특성을 통해 평균한 SiO₂/HfO₂ 와 Al₂O₃/HfO₂ 층의 전하포획 특성을 나타내고 있다. 인가전압이 ±7 V의 스트레스 조건에서 HfO₂의 두께가 4.3 nm인 경우 약 0.1 V정도의 작은 voltage shift 특성을 나타내었다. 따라서, 4 nm 이하의 얇은 HfO₂ 층에서 작은 전하포획 특성은 tunnel oxide로서 우수한 특성을 가지는 것으로 판단되며, 특히 VARIOT 구조의 tunnel barrier로 적용이 가능한 것을 나타내고 있다. 그러나, HfO₂층의 두께가 16.8 nm인 경우에는 4.36 V의 큰 memory window를 가짐을 볼 수 있다. 이 같은 큰 memory window를 가지는 HfO₂ 층은 SONOS type의 비휘발성 메모리에서 Si₃N₄를 대체할 수 있는 우수한 charge trapping layer로 판단된다. 특히, Al₂O₃와 HfO₂ 층은 저온에서 ALCVD 방법으로 증착하기 때문에 두께 조절이 용이하고 LTPS (low temperature process)가 가능하다는 장점이 있다. 따라서 HfO₂ 층을 이용하여 차세대 비휘발성 메모리에서 빠른 programming speed와 large memory window를 달성할 수 있다고 판단된다.



(a) SiO₂/HfO₂ 구조



(b) Al₂O₃/HfO₂ 구조

그림 3. SiO₂/HfO₂와 Al₂O₃/HfO₂ 층의 C-V 특성.

4. 결론

본 연구에서는 VARIOT 구조에서 HfO₂ 층의 두께에 따른 전하포획 특성을 조사하였다. 얇은 HfO₂ 층은 높은 tunneling current 특성과 낮은 전하포획 특성을 가짐을 볼 수 있다. 따라서, programming 속도의 향상은 얇은 HfO₂ 층을 이용한 VARIOT 구조를 통해 달성할 수 있다. 특히 두꺼운 HfO₂ 층은 큰 memory window를 가지고 있어, 차세대 비휘발성 메모리에서 nitride charge trapping layer를 대체할 수 있는 우수한 재료라고 판단된다.

참고 문헌

- [1] K. K. Likharev, "Layered tunnel barriers for nonvolatile memory devices", Appl. Phys. Lett., Vol.73, pp.2137, 1998
- [2] J. D. Casperson, L. D. Bell, H. A. Atwater, "Materials issues for layered tunnel barrier structures", J. Appl. Phys, Vol.92, pp.261, 2002