

ELA 기판상에 제작된 NSO 소자의 메모리 특성

오연주, 손혁주, 이준신
성균관대학교

The memory characteristics of NSO structure on ELA

Yeon Ju Oh, Hyukjoo Son, Junsin Yi
Sungkyunkwan Univ.

Abstract : 이 실험에서는 비휘발성 메모리에서의 블로킹 층으로 SiN_x 박막을 사용하였다. ELA (poly-Si) 기판위에 SiO_xN_y 박막을 성장하기 전에 BHF를 이용해 자연 산화막을 제거하였다. 터널 층을 위해 2.7nm 두께의 SiO_xN_y 를 ICP-CVD 장비를 이용해 유리기판위에 증착하였다. 다음으로 SiH_4/H_2 기체를 이용, ICP-CVD 장비를 이용해 전하 저장층을 위한 a-Si 박막을 증착하고, 마지막으로 a-Si층 위에 SiN_x 층을 형성하였다. SiN_x 박막을 형성하는데 최적의 조건을 찾기 위해 가스의 구성 비율 및 증착시간을 변화시키고 온도와 RF power도 바꿔주었다. 굴절률이 1.79고 두께가 30 nm인 SiN_x 는 블로킹 층으로 사용하기 위한 것이다. 제작된 NSO-NVM 소자의 전기적 메모리 특성은 on current가 약 10^{-5} A 이고 off current가 약 5×10^{-13} A로 전류 점멸비($I_{\text{ON}}/I_{\text{OFF}}$)는 약 1×10^7 이고, Swing 값은 0.53 V/decade 이다. 1ms 동안의 programming/erasing 결과 약 3.5 V의 넓은 메모리 윈도우 크기를 가진다는 것을 확인할 수 있다.

Key Words : SiN_x , band gap, NSO, MIS

1. 서론

최근 능동형 유기 발광 다이오드(AMOLED)는 평판 디스플레이에 대한 관심이 높아지면서 차세대 디스플레이 시장에 LCD와 함께 급부상 하고 있다. LCD가 액체인 반면 유기 LED는 완전한 고체 상태의 소자이기 때문에 내구성이 우수하고, 동작 특성 면에서 휘도와 효율이 높고, 대조비(contrast)가 우수하고, 시야각이 넓으며, 후면광(backlight unit)이 불필요하다. 또한 동작속도가 빠르고 동작 전압이 낮은 장점이 있다. 한편 TFT를 통하여 전류를 흘려주어야 하는 구조 이므로 기존의 이동도가 낮은 비정질 실리콘(a-Si) TFT 보다 캐리어 이동도가 보다 우수한 poly-Si TFT가 이용되고 있다. 그러나 유리기판위의 표면이 거친 poly-Si 위에 양질에 막을 증착해야 된다는 LTPS공정상의 문제와 저장커패시터와 TFT를 각각 등으로서 생기는 구동 지연과 IC 회로의 고집적도와 구동전류가 감소하게 되는 문제에 직면하게 되었다.

이를 해결하기 위하여 ICP-CVD를 이용한 N_2O 산화 공정법을 이용하여 최근 각광 받고 있는 실리콘 질화 산화막(SiO_xN_y)을 성장[1]-[3]하여 터널 박막으로 사용하였다. 전자 저장 층은 a-Si를 사용하였으며, 블로킹 층은 SiN_x 박막을 사용하여 NSO 구조의 TFT형 비휘발성 메모리cell을 유리 기판 상에 표면이 거친 Poly-Si 위에 제작하여 분석하였다.

2. 실험

그림 1과 같이 채널 길이와 폭이 $10 \times 10 \mu\text{m}$ 인 TFT형 NVM 소자를 제작하기 위해서 glass 위에 아래에서부터 buffer 층 ($\text{SiN}_x/\text{SiO}_2$)을 PECVD 반응기를 이용하여 증착

하고 위에 a-Si:H 박막을 ELA공정을 통해서 poly-Si 으로 결정화를 시켰다.

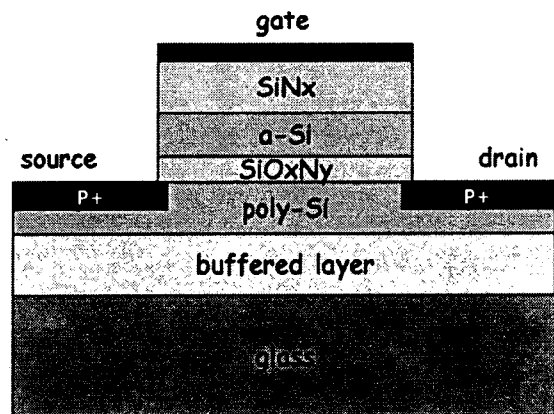


그림 1. 유리 기판위에서 제작된 ,TFT형 NVM Single Cell의 구조

이 기판위에 NSO구조로 소자를 제작하기 위해서 ICP-CVD 장비를 이용하여 N_2O Oxidation 산화법을 통한 2.7 nm의 SiO_xN_y 터널 박막을 성장하고, 그 위에 전하 저장 층인 a-Si (SiH_4/H_2)를 10 nm, 그리고 블로킹 층으로 SiN_x (SiH_4/NH_3)를 30 nm 증착하여 소스, 드레인을 정의하고, 게이트 금속을 증착 후 패터닝 하여 p+ 도핑 하여 제작하였다.

그림 2에 NSO-NVM 소자의 I-V 특성을 간단히 나타내었다. 그림 3은 NSO-NVM 소자에 -10V의 bias 인가 후의

쓰기(programming) 특성과 +20V의 bias 인가 후의 지우기(erasing) 특성을 나타낸 것이다. 마지막으로 그림 4는 NSO-NVM 소자의 retention 특성을 나타낸 것이다.

3. 결과 및 고찰

그림 2는 NSO 구조의 TFT 형 NVM 소자의 최초의 V_g - I_d 곡선이다. 측정 소자는 $10\mu\text{m}$ 채널길이와 채널 폭을 갖는다. 측정 시 드레인 전압은 -1 V이며, on current가 약 10^{-5} A 이고 off current가 약 5×10^{-13} A로 전류 점열비 ($I_{\text{ON}}/I_{\text{OFF}}$)는 약 2×10^7 정도의 우수한 특성을 가지고 있다. V_g - I_d 곡선에서 Swing 값을 추출하여 그래프에 함께 나타내었다. 이 값은 V_g - I_d 의 기울기 특성을 나타낸다. 이 값으로 소자의 turn on 값을 알 수 있으며 그 값이 작을수록 소자의 turn on 특성은 우수하다. 제작된 소자의 S 값은 0.53 V/decade 의 값을 갖는다.

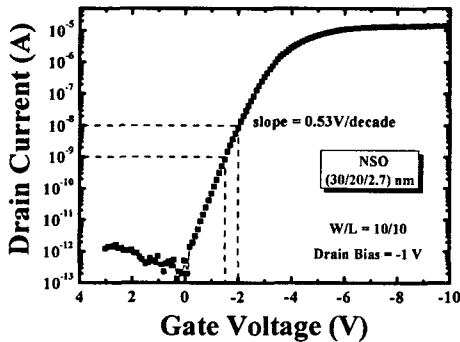


그림 2. NSO-NVM 소자의 I-V 특성

그림 3은 $W = 10\mu\text{m}$, $L = 10\mu\text{m}$ 소자의 스위칭 메모리 특성을 V_g - I_d 곡선에서의 V_{TH} shift를 이용하여 정리한 그래프이다. 이 결과는 programming -10 V, erasing +20 V상에서 약 3.5 V의 넓은 메모리 윈도우 크기를 가진다는 것을 확인할 수 있다.

그림 4는 소자의 전하 보유 시간(retention) 특성을 나타내는 측정 결과이다. 실제 측정은 1초부터 1000초 까지 진행하였으며 그 결과 1000 초 후의 메모리 윈도우 폭은 초기 상태의 약 70.7%로 줄어드는 것을 확인할 수 있다. 이를 통해 기존의 다른 그룹에서 실리콘 웨이퍼 상에서 제작한 비휘발성 메모리 보다는 전자 보유 시간이 감소하여 특성이 낮게 보이지만 유리 기판위에서 저온 공정으로 제작된 비휘발성 메모리 소자라는 것을 감안할 때 우수한 특성이라 사료되어진다.

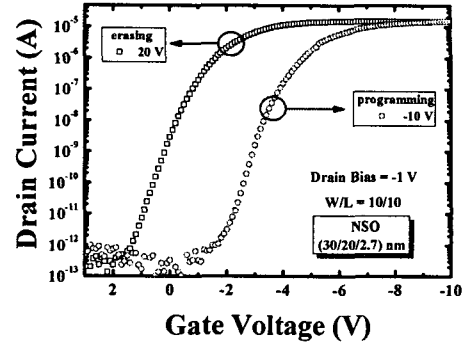


그림 3. NSO-NVM 소자의 P/E 특성

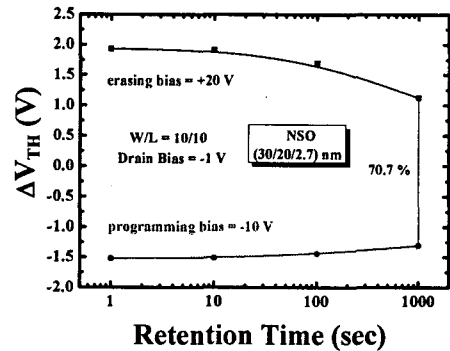


그림 4. NNO-MIS 소자의 retention 특성

4. 결론

유리 기판 위에 만들어진 TFT-NVM 소자는 $\text{SiN}_x/\text{a-Si}/\text{SiO}_x/\text{N}_y$ 구조를 이용하여 우수한 전류 점열비와 Swing 값을 갖는다. 이 소자는 programming -10 V, erasing +20 V상에서 약 3.5 V의 메모리 윈도우 크기를 가지며, 1000 초 후에도 초기 상태의 약 70.7%의 값을 유지한다. 제작된 소자의 특성분석 결과 공정상의 문제(거친 표면위에 증착, 낮은 공정에서 증착)와 회로의 구동 지연과 이에 더하여 고집적화와 낮은 공정비용을 실현하기 위하여 많은 연구발전가능성을 가진 소자임을 보여준다.

참고 문헌

- [1] R. K. Pandey, L. S. Patil, J. P. Bange, D. R. Patil, A. M. Mahajan, D. S. Patil, D. K. Gautam, Optical Materials 25 (2004) 1-7
- [2] M. Bhat, J. Kim, J. Yan, G. W. Yoon, L. K. Han, D. L. Kwong, IEEE Electron Dev. Lett. 15 (1994) 421.
- [3] T. Aoyama, S. Ohkubo, H. Tashiro, Y. Tada, K. Suzuki, K. Horiuchi, Jpn. J. Appl. Phys. 37 (1998) 1244.