

NNO 메모리 소자의 특성

이준녕, 손혁주, 이준신
성균관대학교

NNO memory device's characteristics

Joon-Nyung Lee, Hyuk-Joo Son, Jun-Sin Yi
Sungkyunkwan Univ.

Abstract : 이 논문에서는 SiN_x의 band gap 차이를 이용하여 MIS 구조의 메모리 소자를 제작하고 이를 분석하였다. SiN_x 박막은 증착 가스비에 따라 다양한 band gap을 가지게 된다. 본 실험에서는 n-type 단결정 실리콘 기판위에 SiH₄/NH₃ 가스를 혼합하여 SiN_x 박막을 증착하고, UV-Vis Spectrophotometer 장비를 이용하여 band gap을 구하였다. 큰 band gap을 갖는 SiN_x 박막을 블로킹 층에, 작은 band gap을 갖는 SiN_x 박막을 전하 저장 층에 사용하였다. 제작된 NNO 구조의 소자는 7.6 V의 hysteresis roof 폭과 1000초 후에 88.6 %의 retention 값을 갖는 우수한 메모리 특성을 보였다.

Key Words : SiN_x, band gap, NNO, MIS

1. 서 론

poly-Si TFT는 메모리소자, 예를 들면 AMLCD, DRAMs, SRAMs, and EEPROMs 등 넓게 응용할 수 있기 때문에 많은 각광을 받고 있다. AMLCD 분야에서의 응용은 현재 가장 우선시 되는 경향이며 빠르게 발전하는 poly-Si TFT 기술을 이끌고 있다. 최근에 poly-Si TFT의 높은 수행능력은 주변의 전달 회로에 통합된 것으로 나타났다[1]. LCD 패널의 기능적 장치에 포함되는 패널시스템, 예를 들면 controller[2], memory[3]은 치밀하고 안정하며 보다 비용이 적게 드는 기술방향으로 발전하고 있다. TFT-LCD 패널에 있어서 높은 파워 손실은 여전히 이동통신 장치로서의 기능을 대신하기에 한계점이 있다. 따라서 이동 전자 장치에 적합하도록 파워를 적게 소모하고, 배터리 수명을 길게 유지하는 것이 필요해졌다. Nonvolatile memory는 낮은 파워 소모와 비휘발성 특성 때문에 휴대용전자 시스템에서 데이터를 저장하기 위해서 넓게 쓰이고 있다. floating-gate를 이용한 전통적인 비휘발성 메모리 소자는 디스플레이 패널의 통합에 있어서 복잡한 제조공정 때문에 한계에 직면하고 있다. SiN_x and SiO_xN_y thin films은 높은 온도에서 안정하며 화학적으로도 불활성이며 견고하고 좋은 유전체 특성을 가지고 있다. 따라서 종종 메모리 소자를 만들 때 사용된다. 우리의 목적은 이러한 것들을 디스플레이에서 ELA poly-Si TFT에 적용하기 위해 낮은 온도에서 메모리 소자를 제조하는 것이다. 여러 가지 다양한 가스 비율과 SiO_xN_y의 성장률의 상태에서 SiN_x의 특성을 연구해 보았다. 그 다음에 Al/SiN_x/SiN_x/SiO_xN_y 구조를 만들어 보았다. 5.8eV, 2.8eV의 다른 optical band gaps Silicon-nitride를 각각 Blocking Layer와 Charge Storage Layer로 이용했다. 또한 Silicon-oxynitride은 Tunneling Layer로 사용되었다. 이 소자의 C-V특성은 뛰어난 메모리 소자로서의 특징을 충족시킬 수 있는 것으로 나타났다.

2. 실험

본 실험은 n-type 단결정 실리콘 웨이퍼위에 ICP-CDV를 이용하여 다양한 band gap을 가지는 SiN_x 박막을 성장시켜, 그 특성을 알아보고자 진행 되어졌다. 다양한 band gap을 가지는 SiN_x 박막을 성장시키기 위하여 SiH₄ 가스와 NH₃ 가스의 혼합 비율을 조절하여 실험을 진행하였다. RF Power, 기판 온도, 증착 시간은 고정하였으며 가스비를 가변하여 실험을 진행하였다. SiN_x 박막을 증착한 후에 ellipsometer 측정 장비를 사용하여 박막의 두께와 굴절률을 측정하고, UV-Vis Spectrophotometer 측정 장비를 사용하여 광학적 band gap 에너지를 구하였다. NNO 구조의 소자는 큰 band gap을 갖는 SiN_x 박막을 블로킹 층에, 작은 band gap을 갖는 SiN_x 박막을 전하 저장 층에 사용하여 제작하였다. 블로킹 박막 층의 SiN_x는 약 5.8 eV의 band gap 에너지를 가지는 박막을 사용하였고, 약 2.8 eV의 band gap 에너지를 가지는 SiN_x 박막은 전하 저장 층에 사용하였다. 터널 박막은 매우 얇지만 우수한 절연 특성을 갖는 SiO_xN_y 박막을 사용하였다. 이와 같이 제작된 소자는 Capacitance- Voltage (C-V) 측정을 하여 메모리 특성을 분석하기 위하여 블로킹 박막 위에 evaporator 장비를 이용하여 aluminum(Al) dot을 증착하였다. C-V hysteresis roof 폭으로 기본 메모리 특성을 분석하고, bias 인가 후의 flat band voltage(V_{FB}) shift 정도를 측정하여 programming /erasing 특성을 분석 하였으며, 또한 retention 특성을 분석하였다.

3. 결과 및 고찰

그림 1은 SiH₄와 NH₃의 가스비에 따른 증착률과 굴절률을 보여주는 그래프이다. NH₃의 가스 함량이 감소함에 따라 SiN_x 박막의 증착률은 증가하는 반면에 굴절률은 감

소하는 경향을 나타낸다. 이러한 특성을 가지는 SiN_x 박막의 band-gap 에너지를 구하기 위하여 UV-Vis Spectrophotometer 측정 장비를 사용하였다. 낮은 굴절률을 갖는 SiN_x 박막은 상대적으로 큰 band gap을 갖게 되는데, 이번 실험에서 제작된 SiN_x 박막은 약 2.8 eV에서 5.8 eV의 광학적 band gap 에너지를 갖는다.

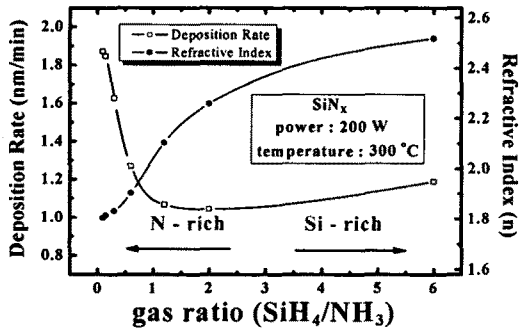


그림 1. 가스비에 따른 SiN_x 박막의 특성

NNO 구조의 소자 제작은 SiO_xN_y 터널 박막의 두께를 1.9 nm로 증착을 하고, 그 위에 20 nm의 SiN_x 전하저장층과 30nm의 SiN_x 블로킹 박막을 증착하여 제작하였다. 그림 2는 NNO-MIS 소자의 C-V hysteresis 특성을 측정함으로써, 이것을 통하여 메모리 특성을 살펴 볼 수 있다. 측정 범위를 -10V ~ +10V로 하여 측정한 결과 7.66 V의 hysteresis roof 폭을 갖는다. hysteresis roof 폭은 메모리 소자의 기본적인 특성으로, 이 실험의 결과는 우수한 메모리 특성을 보여준다. 다음으로 bias test를 진행하였다. 이는 bias가 증가함에 따라 정상적으로 전하 저장층에 저장되는 전하가 증가하는지 알아보는 실험이다. 그림 3의 결과 bias가 증가함에 따라 V_{FB} shift가 증가하는 것으로 보아 전하 저장 층에 전하가 정상적으로 저장되어짐을 알 수 있다. 마지막으로 C-V retention 특성을 알아보았다. 1000초 후에 retention 특성을 살펴보면 1000초 후에 초기 값의 88.6 %의 값을 가진다(그림 4). 이는 메모리 소자로서 매우 우수한 특성을 보여주는 것이다.

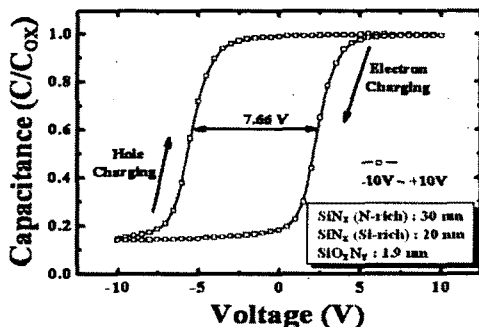


그림 2. NNO-MIS 소자의 C-V 특성

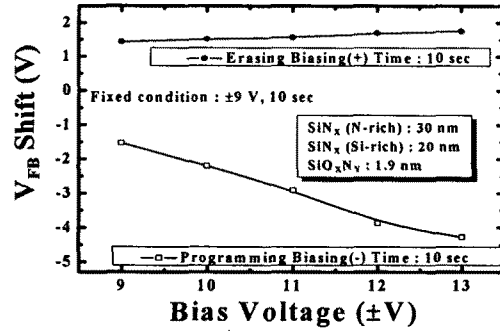


그림 3. NNO-MIS 소자의 bias test

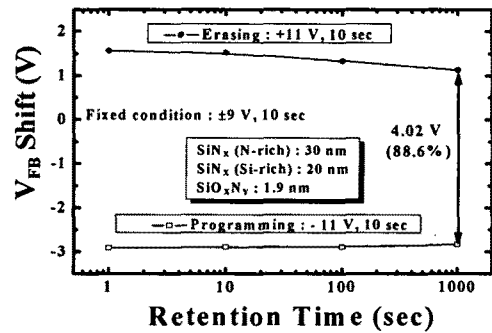


그림 4. NNO-MIS 소자의 C-V retention 특성

4. 결 론

현재 많은 디스플레이 소자 내부에는 패널부와 구동부가 포함되어 있고, 이러한 디스플레이의 화려한 시각적 효과를 위해 내부에는 여러 가지 기능을 하는 반도체 소자들이 자리 잡고 있다. 그 중 전계효과 트랜지스터는 커다란 비중을 차지하고 있다. 최근 많은 디스플레이 관련 기업들은 원가 절감을 위한 노력을 하고 있다. 이와 같은 추세에 맞추어 단순 공정에서의 메모리 소자의 제작을 연구하였다. 선행적으로 증착 가스비 조절을 통한 SiN_x 박막의 band gap 에너지를 측정하여 이 박막이 2.8 eV에서 5.8 eV의 다양한 band gap을 갖는 조건을 확립하였고, 이를 통해 NNO 구조의 소자를 제작 분석하였다. 그 결과 7.66V의 hysteresis roof 폭과 1000초 후에 88.6 %의 retention 값을 갖는 우수한 메모리 특성을 보였다.

참 고 문 헌

- [1] T. Aoyama, K. Ogawa, Y. Mochizuki, N. Konishi, IEEE Trans. Electron Devices 43 (1996) 701.
- [2] K. Yoneda, R. Yokoyama, T. Yamada, Proc. Symp. VLSI Circuits (2001) 85.
- [3] H. Tokioka, M. Agari, M. Inoue, T. Yamamoto, H. Murai, H. Nagata, Proc. SID (2001) 280.