

다빈치 기반 스마트 카메라 S/W 설계 및 구현

Design and Implementation of S/W for a Davinci-based Smart Camera

유희재, 정선태, 정수환
 송실대학교 정보통신전자공학부

Hui-Jse Yu, Sun-Tae Chung, Souhwan Jung
 Dept. of Electronic Eng., Soongsil University

요약

스마트 카메라는 종래의 획득한 영상을 압축하여 전송하는 네트워크 카메라 기능에 더하여, 획득한 영상을 해석하여 상황을 인지하고 이에 따른 실시간 조치가 가능한 지능 비전 기능을 추가적으로 갖춘 카메라이다. 지능 비전 알고리즘들은 연산량이 많다. 따라서 싱글 CPU로 영상을 압축하고 전송하는 일 뿐만 아니라 지능 비전 처리까지 모두 실시간으로 처리하기에는 무리가 있다. Texas Instruments 사가 제공하는 다빈치 프로세서는 ARM 코어와 DSP 코어의 듀얼 코어이며 네트워킹 인터페이스 및 비디오 획득 인터페이스를 비롯하여 디지털 비디오 응용 임베디드 제품 개발에 필요한 다양한 I/O를 지원하는 인기 있는 ASSP(Application Specific Standard Product)이다. 본 논문에서는 다빈치 프로세서 기반 스마트 카메라의 S/W 를 설계하고 구현한 결과를 기술한다. 얼굴 검출 응용을 예로 구현하였고 동작이 잘 수행됨을 확인하였다. 향후 보다 광범위하고 실시간으로 동작되는 비전 기능이 지원되는 스마트 카메라 개발을 위해 보다 효율적인 비전 응용 S/W 구조와 알고리즘의 최적화에 대한 연구가 필요하다.

Abstract

Smart Camera provides intelligent vision functionalities which can interpret captured video, extract context-aware information and execute a necessary action in real-timeliness in addition to the functionality of network cameras which transmit the compressed acquired videos through networks. Intelligent vision algorithms demand tremendous computations so that real-time processing of computation of intelligent vision algorithms as well as compression and transmission of videos simultaneously is too much burden for a single CPU.

Davinci processor of Texas Instruments is a popular ASSP(Application Specific Standard Product) which has dual core architecture of ARM core and DSP core and provides various I/O interfaces as well as networking interface and video acquiring interface necessary for developing digital video embedded applications. In this paper, we report the results of designing and implementing S/W for Davinci-based smart camera. We implement a face detection as an example of vision application and verify the implementation works well. In the future, for the development of a smart camera with more broad and real-time vision functionalities, it is necessary to study about more efficient vision application S/W architecture and optimization of vision algorithms on DSP core of Davichi processor.

I. 서론

스마트 카메라는 종래의 네트워크 카메라와 달리 캡처한 영상을 해석하여 상황을 인지하고 이에 따른 실시간 조치가 가능한 지능 기능을 추가적으로 갖춘 카메라이다. 종래의 네트워크 카메라는 현재 시장에 많은 제품이 출시되어 있으며[1,2], 이에 대한 관련 연구도 많이 이루어지고 있다[3,4]. 그런데, 종래의 네트워크 카메라는 획득 영상의 정보를 해석하지 않고 단순히 압축·전송하기 때문에, 서버에서 네트워크 카메라에서 전송된 영상을 모니터링 하여 사람 침입, 위험한 행동 분석

등을 수행하여 필요한 조치를 취하게 된다. 전송 에러가 발생하거나, 여러 네트워크 카메라에서 전송되는 비디오 양의 부하 때문에 서버에서 모니터링이 늦어지는 경우가 발생할 수 있다. 이 경우에 실시간 감시가 힘들게 된다. 따라서 영상 획득 시에 즉시 영상데이터를 해석하여 금지 구역 침입, 위험 행동 등의 상황을 인지할 수 있으면, 이에 따른 실시간 조치(경보, 이메일 전송 등)가 가능해질 것이다. 획득한 영상을 해석하고 상황을 인지하는 작업은 컴퓨터 비전 기능으로 카메라에 컴퓨터 비전 기능을 추가하려는 연구는 최근 들어 매우 활발히 진행

되고 있다 [5,6].

본 논문에서는 듀얼 프로세서를 지원하는 Texas Instrument사의 DM6446 Davinci[7] 칩을 이용하여 개발한 스마트 네트워크 카메라 시스템에 대한 연구[8]에 이어, 스마트 카메라 시스템의 S/W 설계 및 구현에 대한 연구 결과를 보고한다.

다빈치 DM6446은 ARM 코어(ARM 926EJ-S)와 DSP 코어(TMS320C64x+)의 듀얼 코어를 지원한다. 두 개의 코어를 가진 Davinci에서의 S/W 설계 및 구현의 주요 이슈는 두 코어 사이의 자원의 분배와 효율적인 양 코어 S/W 간의 통신 및 동기화 구조 설계 및 구현이다. 본 논문에서 설계한 다빈치 기반 스마트 네트워크 카메라의 S/W 는 크게 시스템 S/W 및 응용 S/W 로 구성된다. 시스템 S/W 는 ARM 코어 및 DSP 코어 각각의 시스템 S/W 이다. 응용 S/W 모듈 가운데, 연산량이 많은 영상 및 비전 정보 처리 S/W 부분은 영상 및 비전 알고리즘의 효율적인 구현을 잘 지원하는 DSP 코어를 이용하고, 나머지 응용 S/W 모듈은 ARM 코어에서 동작하도록 설계·구현한다. ARM S/W 와 DSP S/W 간의 영상 데이터 전달은 공유 메모리를 이용하고, 둘 사이의 동기는 다빈치 플랫폼에서 제공하는 의 메시지 큐를 이용하였다.

비전 응용으로는 획득한 영상에서 얼굴을 검출 하는 응용을 구현하였다. 얼굴 검출 응용의 동작은 잘 수행되나, 보다 광범위하고 실시간으로 동작하는 비전 기능을 지원하는 스마트 카메라 개발을 위하여 보다 효율적인 응용 S/W 설계 구조와 비전 알고리즘의 최적화를 위한 연구가 계속 필요함을 확인하였다.

본 논문의 구성은 다음과 같다. 2절에서는 스마트 카메라 시스템 구성, ARM/DSP 코어간의 동기화 구조에 대해 설명하며, 3절에서는 S/W 설계 및 구현 내용에 대해 기술한다. 마지막으로 4절에서 결론 및 향후 연구방향이 주어진다.

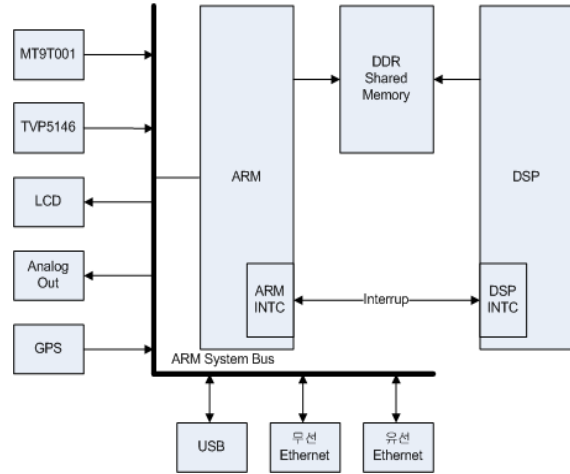
II. 스마트 카메라 시스템 구성

1. 스마트 카메라 시스템 H/W 구성

본 논문에서 설계하고 구현한 전체 스마트 카메라 하드웨어 구성은 아래 그림 1과 같다.

다빈치의 ARM 부분은 DSP의 자원 관리 및 제어 와 더불어 외부 I/O 를 제어한다. ARM 코어와 DSP 코어 사이의 데이터 교환은 DDR2 에 구성하는 공유 메모리를 통해 수행된다. 구현된 DDR2 메모리는 256MB이다. 영상 획득은 디지털 CMOS 영상 센서 (MT9T001) 또는 아날로그 CCTV 카메라 입력 인터페이스(TVP5146)을 통해 지원되며, 네트워크는 유선 이터넷 또는 무선랜 으로 지원된다. 로컬 디스플레이를 위

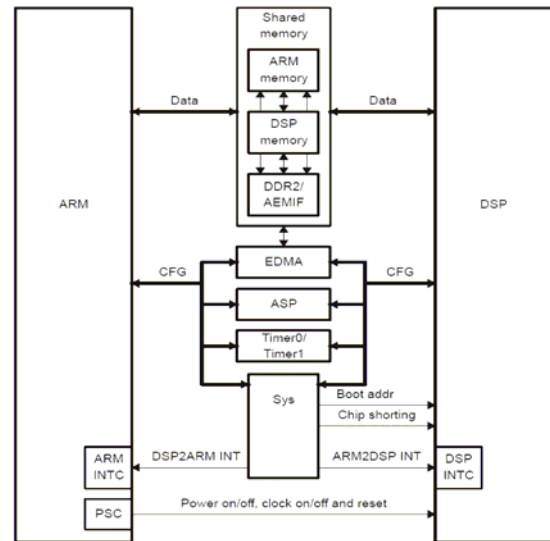
해 LCD 를 지원하였으며, 비전 처리를 위해 현재 카메라 설치 위치를 파악할 수 있는 GPS 모듈을 추가적으로 구현하였다.



▶▶ 그림 1. 스마트 카메라 시스템 하드웨어 구성도

2. ARM / DSP 인터프로세서 동기화 구조

Davinci에서 지원하는 ARM 코어와 DSP 코어 사이의 동기화 구조는 아래의 그림 2와 같다.



▶▶ 그림 2. ARM/DSP 인터프로세서 동기화 구조

지원되는 인터프로세서 동기화 구조는 두 코어간의 데이터 전달을 위한 공유 메모리, 구성 및 관리 구조, 인터럽트 구조가 있다. 공유 메모리는 ARM과 DSP 모두 데이터를 접근할 수 있는 메모리 공간으로 보통 ARM과 DSP 의 주소 공간에 매핑되는 DDR 메모리의 한 부분을 설정하여 만든 메모리로 이를 통하여 두 코어가 서로 데이터를 전달하고 공유한다. 다음 그림 3은 다빈치 DM6446이 지원하는 메모리 맵이다 [7].

		ARM		C64x+ DSP	
0000	0000	8K	ARM RAM0 Prog		
0000	2000	8K	ARM RAM1 Prog		
0000	4000	16K	Reserved		
0000	8000	8K	ARM RAM0 Data		Reserved
0000	A000	K8	ARM RAM1 Data		
0000	C000	16K	Reserved		
0010	0000	1M			
0080	0000	64K			L2 RAM/Cache
00E0	8000	32K			L1P Cache
00F0	4000	48K			L1D RAM
00F1	0000	32K			L1D Cache
0180	0000	3840K			
01BC	0000	4K			
01BC	1000	2K			
01BC	1800	256			
01BC	1900	59136			
01BD	0000	192K			
01C0	0000	4M	CFG Bus Per.		CFG Bus Per.
0200	0000	128M	EMIFA Prg & Data		EMIFA Data Only
0C00	0000	64M	Reserved		Reserved
1000	8000	48K			ARM RAM0 (Data)
1000	A000	35K			ARM RAM1 (Data)
1000	C000	2K			Reserved
1110	0000	1M			Reserved
1180	0000	64K	L2 RAM		L2 RAM
11E0	0000	48K	L1P Cache		L1P Cache
11F0	0000	32K	L1D RAM		L1D RAM
11F1	0000	32K	L1D RAM/Cache		L1D RAM/Cache
1180	0000	64K	L2 RAM		L2 RAM
11E0	0000	48K	L1P Cache		L1P Cache
11F0	0000	32K	L1D RAM		L1D RAM
11F1	0000	32K	L1D RAM/Cache		L1D RAM/Cache
2000	0000	128M	DDR2 Control		DDR2 Control
4200	0000	224M	Reserved		EMIFA Prg.
8000	0000	256M	DDR2		DDR2

▶▶ 그림 3. DM6446 Davinci의 메모리 맵

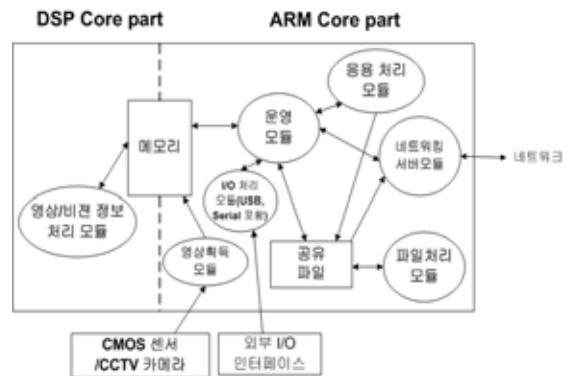
ARM과 DSP는 ARM 내부 메모리, DSP 내부 메모리, DDR2 메모리와 EMIF(External Memory Interface)을 통한 외부 메모리에 접근 및 공유가 가능하다. DDR2 메모리 제어 장치와 EMIF의 제어 레지스터를 구성하는 것은 ARM의 책임이며 DSP는 이 EMIF의 제어 레지스터 공간에 접근 불가능하고 DSP는 DDR2 메모리와 EMIF의 외부 메모리 공간에만 접근가능하다.

구성 및 관리 구조는 ARM이 SYS 모듈을 통해 DSP 프로그램을 부트할 주소 등을 지정할 수 있으며, 여러 구성 레지스터 등을 통해 Timer 등을 서로 구성할 수 있도록 한 것이다. 마지막으로 인터럽트 구조를 통해, ARM은 5개의 인터럽트 이벤트로 DSP에 접근하고 DSP는 2 인터럽트 이벤트로 ARM에 접근을 할 수 있도록 지원한다. 이러한 동기화 구조의 사용 예는 다음과 같다. ARM은 공유 메모리에 명령을 쓴 뒤 DSP가 이를 받을 준비가 되어 있을 때 DSP로 인터럽트를 발생하고 DSP는 인터럽트에 응답하여 공유 메모리에서 명령을 읽어 명령에 의거하는 태스크를 실행 후 태스크가 완료된 후 DSP는 ARM으로 인터럽트를 발생하여 태스크 완료 결과를 ARM에게 통보한다.

III. 스마트 카메라 S/W 설계 및 구현

1. 스마트 카메라의 S/W 구조

스마트 카메라의 S/W는 크게 시스템 S/W, 응용 S/W 로 구성된다. 시스템 S/W 로는 다빈치 DM6446의 ARM 코어 및 DSP 코어의 시스템 S/W 로, 부트로더, ARM 용 OS, 장치 드라이버, DSP 운영체제 및 ARM과 DSP의 동기화에 필요한 핵심 모듈인 DSPLINK 등이 있다. 또한 응용 S/W 로는 ARM 부분에 탑재될 시스템 운영 모듈, 네트워킹 서버 모듈, 응용 처리 모듈, 영상 획득 모듈, I/O 처리 모듈, 파일 처리 모듈, 영상 및 비전 정보 처리 모듈 등이 있으며, 이 가운데, 연산량이 많아 효율적인 연산 처리를 필요로 하는 영상 및 비전 정보 처리 모듈은 DSP에, 나머지는 ARM에 구현된다. (그림 4 참조)



▶▶ 그림 4. 스마트 네트워크 카메라 S/W 구성

2. 시스템 S/W의 구성

2.1 각 코어의 운영체제

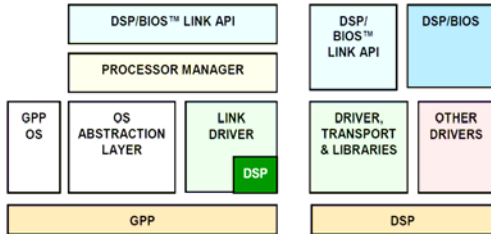
각 코어에서의 효율적인 자원 관리를 위해 ARM 코어의 운영체제로 몬타비스타가 제공하는 2.6.10 버전의 리눅스 커널을 사용하고 DSP 코어의 운영 체제로 DSP/BIOS 를 사용하였다. ARM/Linux, DSP/DSPBIOS 간의 S/W 동기화 시스템 S/W로 다빈치 플랫폼에서 제공하는 DSPLINK 를 사용하였다.

Linux는 가상 메모리를 지원하여 가상 주소를 사용하나, DSP 운영체제인 DSP/BIOS에서는 가상 메모리를 지원하지 않아 물리 주소를 사용한다. 따라서, Linux S/W와 DSP S/W가 서로 데이터를 교환하기 위해서는 서로 사용하는 주소가 명확하여야 하는 데, Linux 커널에서는 가상 주소와 물리주소의 변환을 제공한다.

2.2 동기화 시스템 S/W

DSPLINK는 다빈치 플랫폼에서 제공하는 ARM/Linux, DSP/ DSPBIOS 간의 동기화 시스템 S/W 이다[9].

DSPLINK는 ARM과 DSP의 공유 메모리와 인터럽트 동기 구조를 이용한다. DSPLINK 구성은 다음 그림 5와 같다.



▶▶ 그림 5. DSPLINK의 구성

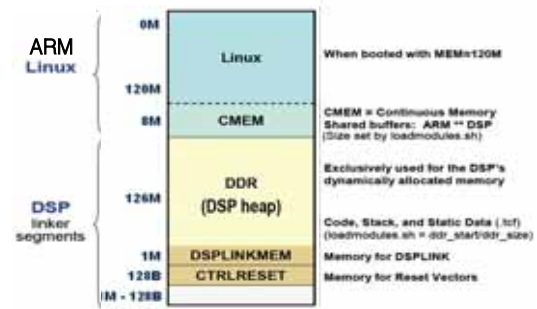
DSPLINK에서는 ARM/Linux 과 DSP/DSPBIOS 동기화를 위해 다음의 주요 컴포넌트 4가지가 제공된다.

- ① PROC 컴포넌트는 "Processor"의 약어이며 ARM에서 DSP를 사용하기 위한 API를 제공하며 DSP 초기화, DSP 코드 수행, DSP의 메모리를 읽거나 쓰는 작업, DSP 수행 정지를 담당한다.
- ② CHNL 컴포넌트는 "Channel"의 약어이며 논리적인 데이터 전송을 위해 채널을 나눌 때 사용한다.
- ③ MSGQ 컴포넌트는 "Message Queue"의 약어이며 ARM과 DSP사이의 동기화를 위한 IPC를 위해 사용된다.
- ④ POOL 컴포넌트는 메모리 pool을 사용하기 위한 API를 제공하며 CHNL과 MSGQ에서 버퍼를 이용하고자 할 때 같이 사용한다.

3. DDR2 S/W 메모리 맵 구성

본 논문의 스마트 카메라는 메인 메모리로 DDR2 256MB를 구현하고 있다. 이 메인 메모리에 ARM/Linux, DSP/DSPBIOS, DSPLINK 등의 시스템 S/W 뿐만 아니라, 응용 S/W 등이 적재되어 사용되며, 또한 ARM/Linux 와 DSP/DSPBIOS 간의 공유 메모리도 구성되어야 한다.

본 논문에서 구성한 DDR2의 S/W 메모리 맵은 그림 6과 같다. 상위 128M는 ARM에서 Linux영역으로 사용 하는데 이중 8M는 ARM과 DSP의 응용 S/W에서 공동으로 사용하는 크기가 큰 공유 버퍼들을 위한 공유 메모리 영역으로 이 영역에는 영상 처리를 위한 이미지 데이터나 파일처리를 위한 메모리 정보가 들어간다. 또한 하위 128M의 영역에는 DSP가 구동하기 위한 메모리 영역과 두 코어간의 동기화 및 제어를 위해 사용되도록 하였다.



▶▶ 그림 6. 스마트 카메라 S/W 메모리 맵

DSP를 위한 동작 및 메모리 배치는 모두 ARM에서 담당하는데 이를 위해 시스템 S/W인 DSPLINK의 PROC 컴포넌트를 사용한다. 즉 eXpress DSP 통해 생성된 DSP 실행파일을 ARM에서 PROC 컴포넌트를 통해 DSP EXECUTABLE LOADER[10]로 DDR2 메모리영역에 배치시키는데 이를 위해서 DSP의 메모리 배치 영역과 같은 주소 정보를 ARM영역에서도 똑같이 알 필요가 있다. 또한 DSPLINK를 통한 동기화를 위해서 DDR2의 메모리 영역에 ARM과 DSP사이 1MB 공유메모리가 필요한데 이 영역이 DSPLINKMEM 영역으로 ARM과 DSP가 IPC 통신을 하기위한 MSGQ 나 CHNL 자원의 공유 정보를 저장하는 영역이다. 이 공통영역을 공유하기 위해 DSP용 실행파일을 생성할 때 IPC를 위한 공통영역의 주소 정보를 저장하는 구조체를 예약 심볼로 지정하고 ARM영역에서는 이 영역을 초기화하고 DSP 실행파일을 PROC 컴포넌트로 메모리에 적재 시 이 심볼을 읽어와 DSPLINKMEM의 특정 영역 주소 값으로 강제 할당시킴으로서 DSP에서도 ARM에서 할당한 IPC용 구성정보를 볼 수 있도록 한다.

4. 응용 S/W의 구성

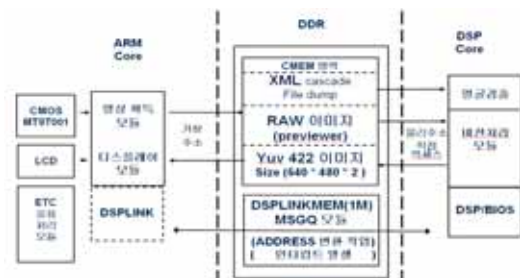
4.1 ARM 코어 응용 소프트웨어 구조

ARM 코어 응용 S/W로는 시스템 운영 모듈, 네트워킹 서버 모듈, 응용 처리 모듈, 영상 획득 모듈, I/O 처리 모듈, 파일 처리 모듈, 영상 디스플레이 모듈 등이 있다. 이 가운데, CMOS 센서(MT9T001) 영상 획득 모듈과 LCD 디스플레이 모듈의 설계 및 구현에 대해서 간단히 설명한다. CMOS 센서 MT9T001을 I2C를 통해 초기화하여 사용하였고 영상보정을 위해서 TMS320DM644x DMSoC에서 지원하는 VPFE (Video Processing Front End)[11] 모듈 중 Preview Engine[12]을 통해 이미지 프로세싱 파이프라인[13]을 거친 UYVY 이미지 포맷을 이용 하였다. LCD 디스플레이를 위해선 VPBE (Video Processing Back End)[14]를 사용하기 위해 몬타비스타 2.6.10 커널에서 지원하는 fbdev를 이용하여 디스플레이 하였다.

4.2 DSP 코어 응용 소프트웨어 구조

DSP에서는 지능형 영상 처리를 위한 영상 및 비전정보 처리 S/W 모듈을 구현하였다. 영상 및 비전 정보 S/W 로 Intel사에서 제공하는 OpenCV 라이브러리[15]를 포팅 하였다. 비전 응용으로는 얼굴 검출 응용을 구현하여 테스트 하였다. OpenCV에서는 얼굴 검출 알고리즘으로 adaboosting 기반 알고리즘을 지원하고 훈련된 adaboosting 분류기의 데이터는 XML파일 형태로 지원한다. 얼굴 검출 시에 XML 파일에서 주어진 분류기 정보를 이용하여 입력된 영상 데이터에서 얼굴을 찾게 된다. XML 파일 처리를 위하여 다빈치 플랫폼에서는 DSP 코어를 위한 파일 시스템은 지원하지 않으므로 ARM/Linux 에서 XML 파일을 읽어 공유 메모리에 덤프 시키고 이 주소 값을 받아와 파싱하여 데이터를 생성하는 방법을 사용하였다.

5. 응용 S/W 동작 구조



▶▶ 그림 7. 스마트 카메라 S/W 구조

얼굴 검출 응용의 경우, 응용 S/W 동작 구조는 위 그림 7과 같다. 초기화 루틴에서는 각 코어 간 동기화를 위한 2개의 MSGQ를 생성하고 영상 정보를 저장할 공유메모리 영역과 DSP에서 얼굴 검출에 필요한 XML 파일을 위한 파일 덤프용 메모리를 할당한 뒤 DSPLINK의 PROC 콤포넌트를 이용하여 이 공유 메모리의 주소 정보를 DSP 응용에 메인 함수용 아규먼트로 넘겨준 뒤 ARM에서는 획득한 영상 프레임을 가져와 공유 메모리 영역에 저장한 후 DSP가 초기화 될 때까지 메시지를 기다리기 위해 대기상태에 들어간다.

DSP에서는 얼굴 검출을 위한 분류기 정보를 생성한 뒤 ARM영역으로 초기화가 끝났음을 알릴 메시지를 보내고 공유 메모리에서 영상 한 장을 가져와 얼굴을 검출한다. 메시지를 받은 ARM영역에서는 디스플레이 장치를 초기화 하고 다시 DSP에 메시지를 보내면 DSP는 이 메시지를 받아 검출된 영상을 공유메모리에 쓰고 다시 메시지를 보낸다. 메시지를 받은 ARM은 검출된 영상을 공유메모리에서 가져와 디스플레이 하고 다시 영상 한 프레임을 받아 공유메모리에 넣어주고 메시지를 보내면 다시 DSP에서 영상 검출하는 방식으로 메시지를 주고받는 동작을 반복한다.

IV. 결론 및 향후 연구 방향

본 논문에서는 TI사의 듀얼 코어기반 다빈치 TMS320DM6446 프로세서를 이용하여 Dual 코어 기반의 스마트 카메라를 설계하고 지능형 영상 감시의 일환으로 DSP 코어에서 비전 기능 중 얼굴 검출 기능을 구현한 결과를 보고하였다. 얼굴 검출 응용의 동작은 잘 되고 있음을 확인하였다. 향후 광범위하고 실시간으로 동작하는 비전 기능을 지원하는 스마트 카메라 개발을 위하여 보다 효율적인 응용 S/W 설계 구조와 비전 알고리즘의 최적화를 위한 연구를 계속 진행할 것이다.

■ 참고 문헌 ■

- [1] AXIS Homepage <http://www.axis.com>
- [2] WEBGATE Homepage <http://www.webgateinc.com>
- [3] Y.Kakimura, et al., "A Real-Time MPEG1 Ethernet Camera System", IEEE, 1999
- [4] Mi-Joung Choi, Hong-Taek Ju, Hyun-Jun Cha, Sook-Hyang Kim, Won-Ki Hong, "An Efficient Embedded Web Server for Web-based Network Element Management", IEEE, 2000
- [5] S. Hengstler and H. Aghajan, "A Smart Camera Mote Architecture for Distributed Intelligent Surveillance," ACM SenSys Workshop on Distributed Smart Cameras (DSC), Oct. 2006.
- [6] R. Kleihorst, and et al., "Applications of wireless Smart Cameras (Networks)," ICASSP 2007, pp. IV-1373-IV-1376.
- [7] TMS320DM6446 datasheet, <http://www.ti.com>
- [8] 안상준, 유희재, 임세훈, 김부균, 정선태, "Davinci 기반 스마트 네트워크 카메라 설계 및 구현" 2007년 대한전자공학회 추계학술대회 제 30권 2호, pp. 737-738.
- [9] TI DSP/BIOS LINK datasheet, LNK 058 USR, "DSP / BIOS LINK USER GUIDE"
- [10] TI DSP/BIOS LINK datasheet, LNK_040_DES, "DSP EXECUTABLE LOADER"
- [11] TI datasheet, sprue38b, "TMS320DM644x DMSoC Video Processing Front End (VPFE) User's Guide"
- [12] TI datasheet, "Understanding the Davinci Preview Engine"
- [13] TI WHITE PAPER "Getting the Most Out of Your Image-Processing Pipeline"
- [14] TI datasheet, sprue37b, "TMS320DM644x DMSoC Video Processing Back End (VPBE) User's Guide"
- [15] OpenCVLibrary, <http://www.intel.com/technology/computing/opencv>