

PDP의 어드레스 방전에서의 공간전하의 영향

(An Influence of Space-Charge in the Address Discharge of the PDP)

한진호*, 이정섭, 엄정덕

(Jinho Han*, Jeongseop Lee, Jeongduk Ryeom)

송실대학교 전기공학부

요 약

PDP의 구동기술로서 가장 많이 사용되고 있는 ADS구동법은 어드레스 방전시 방전지연(discharge time delay)이 발생한다. 따라서 어드레스(address) 펄스의 폭이 충분히 넓어야 높은 휘도에서 균일한 방전을 할 수 있어 현재 고화질화에 많은 어려움을 갖고 있다. 본 논문에서는 어드레스 기입 시간에 따라 발생하는 방전지연시간에 대해 연구하였다. 그 결과 프라이밍(priming) 방전과의 시간차가 증가하면 방전지연시간이 증가하여 방전이 불안정해진다는 것과 어드레스 펄스 타이밍이 실제 표시방전 기간에 거의 영향을 미치지 않는다는 것을 측정결과로 확인하였다.

1. 서 론

초기의 디스플레이는 단지 화상을 전달하는 것이 목적이었지만 정보 기술의 발달로 대용량의 정보를 전달하는 것이 가능해지면서 대화면 고해상도 디스플레이의 필요성이 점차 증가 되었다. 이에 PDP(Plasma Display Pannel), LCD(Liquid Crystal Display), OLED(Organic Light Emitting Diodes) 등 대화면 고화질의 새로운 디스플레이가 개발되었고 현재도 고해상도에 대한 요구는 날로 증가하고 있다. 평판 디스플레이의 대표적인 선두 주자로 PDP와 LCD를 들 수 있는데 시야각이 좁다는 단점을 극복하고 대화면에 성공한 LCD가 현재 시장에서 우위를 점하고 있다. LCD에 비해 상대적으로 대화면화가 용이하고 가격경쟁 면에서 앞서나가는 PDP가 LCD에 비해 각광 받지 못하는 이유는 고화질 구현이 어려워 LCD에 비해 화질이 열세이기 때문이다. PDP의 고화질 구현이 어려운 것은 현재 가장 많이 사용되고 있는 ADS(Address Display Separated)구동기술의 근본적인 문제에 그 주된 요인이 있다.

ADS구동방식의 문제는 첫째, 수평주사선수를 증가시키기가 어렵다는 것 둘째, 계조(gray scale)표현의 한계가 있다는 것 등이다. 이 두 문제의 해결을 위해서는 어드레스 폭을 좁게 만들어 어드레스 기간을 단축시켜 표시방전 유지기간을 늘려야 한다. 그러나 어드레스 방전 시 발생하는 방전지연[1]으로 인해 어드레스 펄스의 폭을 좁게 만드는 것은 한계를 가지고 있다. 따라서 방전지연은 1080

개의 수평주사선을 필요로 하는 HDTV(High Definition Television)에서 화질 저하의 큰 요인으로 작용할 것이다.

본 논문에서는 ADS구동기술에서 수평주사선수를 증가시켰을 때 발생하는 어드레스 방전의 시간지연, 방전강도 변화를 각 어드레스 시간에 따라 측정하고, 어드레스 방전이 표시방전에 끼치는 영향을 분석하였다.

2. HDTV PDP에서의 ADS 구동방식의 한계성

현재 AC PDP의 셀은 1991년 개발된 3전극 면방전형(Surface-Discharge)구조[2][3][4]를 사용하고 있다. 3전극 면방전 AC PDP의 구동법에는 ADS방식과 AWD(Address While Display)방식이 주류를 이루고 있는데 ADS방식은 AWD방식에 비해 펄스구조가 단순하여 회로구조가 간단하고 안정적이라는 장점이 있어 대부분의 PDP들이 이 방식을 채택하고 있다.

ADS 구동방식에서 하나의 화면을 구성하는 1 TV 필드(field)는 화상의 각 광량정보를 담고 있는 서브필드(subfield)들의 합으로 구성되어 있다. 각 서브필드는 벽전하(Wall charge)를 완전히 제거하여 패널 전체를 초기화하기 위한 초기화기간(reset period), 각 셀에 벽전하를 이용하여 화상정보를 입력하는 어드레스 기간(address period), 지정된 셀의 전면발광을 위한 표시방전 유지기간(sustain

period)으로 나누어져 있다. ADS 구동법은 셀의 어드레스 기간이 끝난 후 표시방전이 동시에 일어나기 때문에 수평주사선수와 계조를 증가시키기 위해서는 어드레스 펄스의 폭을 좁게 만들어 어드레스기간을 줄이고 표시방전 유지기간을 늘려야 한다. 이때 어드레스의 방전지연(discharge time lag)이 있어 어드레스 펄스의 폭이 충분히 넓어야 높은 휘도에서 균일한 표시방전을 할 수 있다[1].

3. 실험 결과 및 토론

그림 1은 이번 실험에 사용된 구동실험 장치의 블록 다이어그램이다. PC에서 펄스 생성 소프트웨어로 만들어진 로직은 FPGA를 통해 제어되어 각 전극의 구동회로로 보내진다. 제어 신호를 입력받은 구동회로들은 대각선크기 6인치, 화소수 80*80*3(RGB), 화소 피치 크기가 220[μm]인 실험용 PDP의 각 전극에 구동전압을 공급하여 패널을 방전시킨다. 구동파형과 출력전압 방전파형을 측정하기 위한 장치로는 Digital Oscilloscope와 828[nm] 근처에서 최대감도를 갖는 하마마쯔의 광센서 증폭기 C6386이 사용되었다.

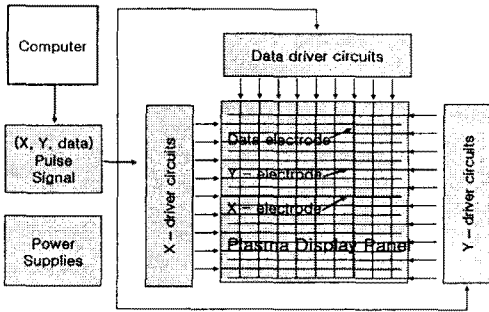


그림 1. 구동실험 장치의 블록도

그림 2는 이번 연구에서 사용된 ADS구동방식의 타이밍도로서 그림과 같이 프라이밍(priming) 방전기간과 표시방전 유지기간을 일정한 조건으로 두고 1[ms]내의 어드레스 구간에서 2[μs]의 폭을 갖는 스캔 펄스의 인가 타이밍을 변화시켰다. 그리고 각 타이밍에 대한 어드레스 방전지연 및 방전강도 변화를 측정하고 스캔 펄스의 위치에 따른 sustain 기간의 방전 출력을 분석하였다.

그림 3은 어드레스 타이밍에 따른 어드레스 방전지연과 방전강도의 변화를 오실로스코프와 C6386을 이용해 측정한 결과이다. 측정 타이밍은 어드레스 시작점을 기준으로 1, 10, 20, 30, 40, 200, 400, 600, 800, 999[μs]이고 각 타이밍마다 100회의 측정을 실시하여 작성하였다.

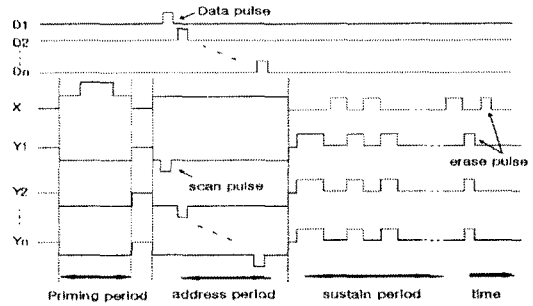
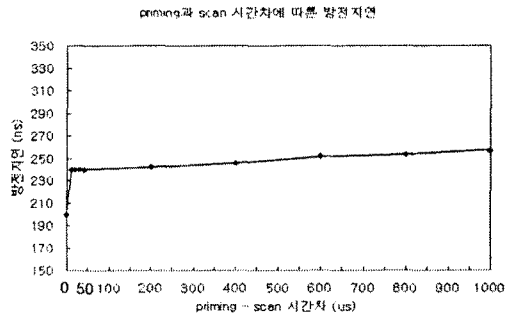
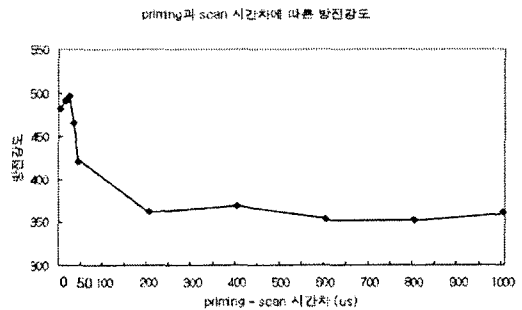


그림 2. 펄스 타이밍도

그림 3(a)에 나타난바와 같이 어드레스 타이밍이 프라이밍 방전으로부터 멀어질수록 방전지연시간이 늘어나는 것을 확인할 수 있었다. 이 결과를 통해 프라이밍 방전에 의해 발생한 공간전하가 시간이 지나 재결합 등으로 소멸되어 어드레스 방전이 발생하기 어려워져 방전지연시간이 늘어나게 된다는 것을 알 수 있었다. 그림 3(b)는 방전강도의 상대적 변화를 나타낸 것이다. 그림에서 보이는 것과 같이 초기 프라이밍 방전에 가까운 어드레스 펄스에서는 방전강도가 상대적으로 크게 발생하나 나머지 어드레스 구간에서는 거의 비슷한 방전강도가 나타나는 것을 알 수 있다.



(a)



(b)

그림 3. 어드레스 타이밍에 따른 어드레스 방전 변화
(a) 어드레스 방전지연
(b) 어드레스 방전의 상대적 강도

그림 4는 오실로스코프를 통해 100회 측정된 출력파형 데이터를 그래프로 만든 것으로서 어드레스 타이밍이 늦어질수록 방전지연이 증가하고 방전출력이 불안정해진다는 것을 눈으로 확인할 수 있다.

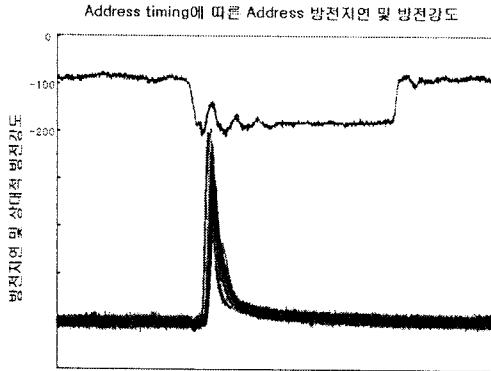
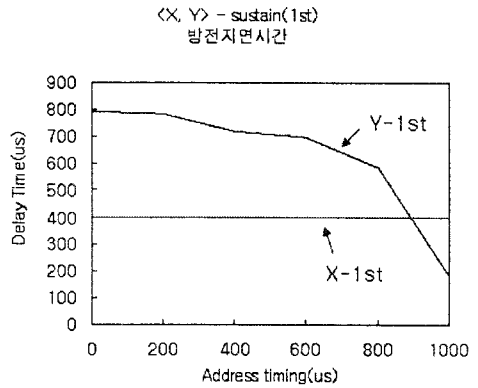


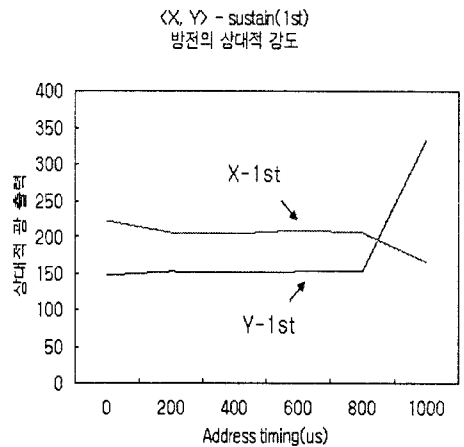
그림 4. 어드레스 방전의 출력파형 및 출력방전

그림 5는 어드레스 펄스의 인가 타이밍에 따른 표시방전의 방전지연과 방전강도의 변화를 측정된 결과이다. 어드레스 타이밍은 어드레스 시작점을 기준으로 200, 400, 600, 800, 999[μs]이고 측정범위는 표시방전의 시작 부분인 Y전극의 10[μs] 폭을 가지는 표시방전 펄스와 이어서 인가되는 X전극의 4[μs] 폭을 가지는 표시방전 펄스이다. 그림 5(a)에 나타나듯이 어드레스 타이밍에 따른 표시방전의 방전지연시간은 첫 표시방전 펄스에만 영향을 미치게 되는데 어드레스 타이밍이 표시방전에 가까워질수록 감소하는 것을 확인할 수 있었다. 그림 5(b)는 방전강도의 상대적 변화를 나타낸 것으로서 어드레스 타이밍이 표시방전에 가까워질수록 Y전극의 첫 표시방전의 상대적 방전 강도는 증가하나 X전극의 표시방전에는 거의 영향을 미치지 못하는 것을 알 수 있다. 이 결과를 통해 어드레스 타이밍에 따라 변화하는 공간전하의 영향은 Y전극의 첫 표시방전에만 영향을 미치고 이어서 발생하는 X전극의 방전에 영향을 미치지 못한다는 것을 알 수 있었다. 그 이유는 X전극의 표시방전에 영향을 미치는 공간전하는 Y전극의 표시방전의 영향에 의해 생성된 것이므로 일정한 시간 차이를 갖고 있는 두 펄스 사이에서 존재하는 공간전하의 양이 거의 일정하기 때문이다.

그림 6은 표시방전의 출력파형으로서 어드레스 타이밍의 변화는 Y전극의 첫 표시방전 이후에 거의 영향을 미치지 않는 것을 눈으로 확인할 수 있었다.



(a)



(b)

그림 5. 어드레스 타이밍에 따른 표시방전의 방전 변화
(a) 표시방전의 방전지연
(b) 표시방전의 상대적 강도

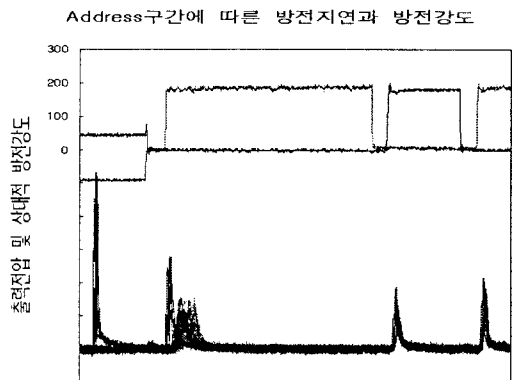


그림 6. 표시방전의 출력파형 및 출력방전

4. 결 론

본 연구는 PDP의 고화질화에 따른 수평주사선 수의 증가시 화질 저하의 주요 원인이 되는 ADS 구동법의 방전지연시간 문제를 어드레스 타이밍에 따라 실험적으로 측정하여 프라이밍 방전과 어드레스 방전 사이의 시간차이가 방전지연에 미치는 영향과 어드레스 펄스 타이밍이 표시방전에 미치는 영향을 분석하였다. 그 결과 프라이밍 방전 이후 발생한 공간전하의 영향으로 프라이밍 방전과 어드레스 방전사이의 시간 차이가 커질수록 공간전하가 감소하여 방전지연시간이 늘어나고 방전출력이 불안정해지는 것을 확인할 수 있었다. 공간전하는 방전시 발생하여 시간이 흐름에 따라 점차 소멸되므로 방전 후 시간차이에 영향을 받기 때문에 일정한 간격으로 유지되는 X전극의 표시방전 기간에는 어드레스 방전이 영향을 미치지 못한다는 것을 확인하였다.

참 고 문 헌

- [1] Norihiro Uemura, Yusuke Yajima*, Masayuki Shibata, Yoshimi Kawanami and Fumihiko Namiki, 'Improvement of the Speed of Address Discharge in Ne-Xe-He Discharge Gases for ACPDPs', SID 03 DIGEST, 2003, pp.784-787.
- [2] Y. Sano, T. Okajima, N. Koyama, T. Yoshioka and K. Nunomura, 'A Full-Color Surface-Discharge ac Plasma TV Display', SID 91 DIGEST, 1991, pp.728-731.
- [3] Tsutae Shinoda, Masayuki Wakitani, Toshiyuki Nanto, Teruo Kurai, Noriyuki Awaji and Masato Suzuki, 'Improvement of Luminance and Luminous Efficiency of Surface-Discharge Color ac PDP', SID 91 DIGEST, 1991, pp.724-727.
- [4] S. Kanagu, Y. Kanazawa, T. Shinoda, K. Yoshikawa and T. Nanto, 'A 31-in.-Diagonal Full-Color Surface-Discharge ac Plasma Display Panel', SID 92 DIGEST, 1992, pp.713-716.