

비 휘발성 메모리를 내장시킨 낸드 플래시 메모리에서 플래시 전환 계층에 입력 버퍼의 활용*

조은영⁰, 김학수, 김종진, 최윤희, 이승미⁰⁰, 손진현

한양대학교 컴퓨터공학과, 한양대학교 컴퓨터공학과BK21 AIS 사업팀⁰⁰

eycho@database.hanyang.ac.kr, hagsoo@cse.hanyang.ac.kr, jikim@database.hanyang.ac.kr, yhchoi@cse.hanyang.ac.kr, smlee@database.hanyang.ac.kr⁰⁰, jhson@cse.hanyang.ac.kr

Utilization of Input buffer for Flash Translation Layer in NAND flash memory combined with Non-Volatility RAM

Eun-Young Cho⁰, Hak-Soo Kim, Jong-Jin Kim, Yun-Ho Choi, Seung-Mi Lee⁰⁰, Jin-Hyun Son

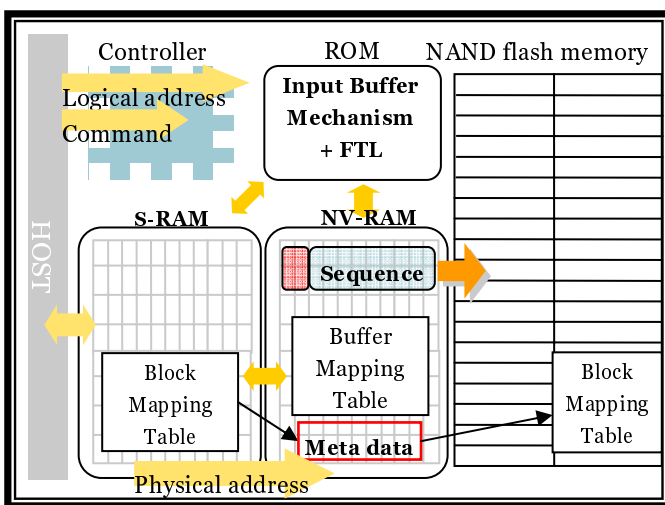
Department of Computer Science Engineering, Hanyang University,

BK21 AIS Team Hanyang University⁰⁰

최근 플래시 메모리는 비휘발성 메모리로 빠른 접근속도, 저 전력, 높은 내구성 그리고 낮은 비용의 생산 등의 강력한 특징을 지니고 있다. 또한, 대용량이 현실화 되어 하드 디스크로 대체용인 Flash SSD(Nand Flash-based Solid State Drive)로서 노트북에 탑재되어 출시되었다. 그러나 이 메모리는 덮어 쓰기(overwrite)가 가능하지 않고, 쓰기 작업과 지우는 작업의 단위가 다르며 메모리의 수명이 제한되어있는 단점이 있다. 그래서 물리적인 계층과 논리적인 계층을 사상 시켜주는 역할을 하는 플래시 전환 계층(Flash translation layer)은 위와 같은 단점을 고려하여 설계해야 한다. 최근 MRAM, FeRAM, PRAM(이하 NV-RAM이라고 부름)과 같은 차세대 메모리의 발달로 낸드 플래시 메모리에 이를 내장하여 위의 단점을 보완하려는 시도가 진행되고 있다[1][2]. NV-RAM는 성능이 매우 뛰어나지만 가격이 높아 소 용량을 효율적으로 사용해야 한다. 본 논문에서는 NV-RAM을 효율적으로 이용할 수 있도록 플래시 전환 계층(Flash Translation layer)에 입력 버퍼를 활용하는 기법을 제안한다.

NV-RAM을 내장한 낸드 플래시 메모리의 전체적인 구조는 [그림1]과 같다. NV-RAM의 메모리 관리를 위해서 버퍼 사상 테이블(Buffer mapping table)에 정보를 기록하고 낸드 플래시 메모리를 관리하기 위해서 블록 사상 테이블(Block mapping table)[3]을 사용한다. 버퍼 사상 테이블은 논리 섹터 번호(Logical sector number, 이하 LSN)와 NV-RAM의 메모리 주소로 구성된다. 이 테이블은 우선 순위 쓰기 메커니즘에 사용하기 위해 항상 LSN으로 정렬된 순서에 맞추어 테이블을 유지한다. 이 테이블은 페이지 단위로 기록되며 NV-RAM에 저장한다. 블록 사상 테이블은 전력 공급이 들어오게 되면 낸드 플래시 메모리에서 테이블의 정보를 읽어 SRAM에 사용한다. 그리고, 이 테이블의 정보가 변경이 있을 때마다 페이지 단위로 NV-RAM에 저장한다. NV-RAM에 변경된 정보가 페이지 단위로 채워졌을 때 낸드 플래시 메모리에 저장한다. 이는 과거에 제안했던 기법[3][4]에 비해 예상치 않은 전력의 중단 시에 높은 안정성을 유지하게 되고, 사상 전용 블록의 활용도를 높이는 장점을 가지고 있다.

입력 버퍼는 NV-RAM에 사용되는 입력 버퍼를 효율적으로 사용하기 위해 두 가지 메커니즘을 제안한다. 첫째, LSN으로 정렬된 버퍼 사상 테이블을 이용하



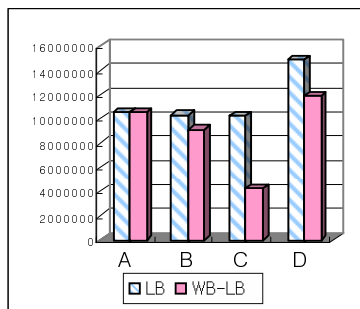
[그림 1] 입력 버퍼 플래시 전환 계층의 전체적인 구조

* 이 논문은 2007년도 정부재원(교육인적자원부 학술연구조성사업비)으로 한국학술진흥재단의 지원을 받아 연구되었음(KRF-2007-313-D00747). 본 연구는 지식경제부 및 정보통신연구진흥원의 대학 IT연구센터 육성·지원사업 (IITA-2008-C1090-0801-0031)의 연구결과로 수행되었음.

여 낸드 플래시 메모리에 쓰기 연산을 수행할 순서를 정하는 방법이다. 이 기법은 입력 버퍼가 모두 찾을 때 수행되며 우선 순위 쓰기 메커니즘이라고 한다. 우선 순위 쓰기 메커니즘은 가장 오버헤드가 작은 합병 연산이 일어나도록 순차 데이터를 우선적으로 추출하여 쓰기 연산을 수행한다. 둘째, 세 종류로 분류된 우선 순위에 따라 어느 시점에 어느 단계까지 낸드 플래시 메모리에 쓰기 연산을 수행할지 결정하는 기법을 쓰기 시점 메커니즘이라고 한다. 입력 버퍼가 자주 발생하는 것을 방지하기 위하여 최대 페이지의 수를 가진다. 현재 저장된 버퍼의 양에 따라 높은 우선순위에서 데이터에서 낮은 우선 순위의 데이터를 추출하여 쓰기 연산을 요청한다.

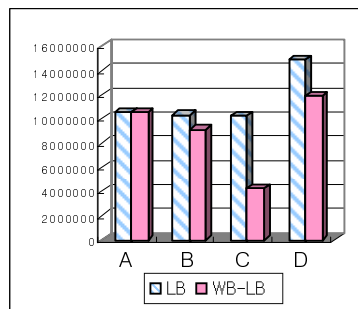
트레이스는 세 개의 실제 데이터 파일에서 낸드 플래시 메모리의 페이지 단위인 주소 정보(LSN)의 요청을 추출한 세 종류의 트레이스와 위의 파일을 모두 합친 트레이스로 총 네 종류의 트레이스로 실험하였다. A는 디지털카메라의 실제 데이터 파일이고, B와 C는 리눅스 운영체제와 신비안 운영체제에서의 실제 데이터 파일이다. D는 어떤 특정 데이터 파일의 데이터 패턴에 관계 없이도 수행 평가가 우수하게 나오는지 알아보기 위해 만들어진 파일이다. 아래의 실험 결과에서 보이는 것처럼 모든 트레이스에서 과거에 제시되었던 로그 블록 기법(Log Block)[3]과 완전 연관섹터변환기법(FAST)[4]보다 입력 버퍼를 활용한 기법이 성능이 우수함을 보여준다. 특히 운영체제 시스템에서는 자주 업데이트 되는 페이지가 NV-RAM에 다시 쓰기가 되고, 자주 업데이트되는 임의 쓰기 페이지는 입력 버퍼에 남기 때문에 더욱 좋은 성능을 보인다.

우리가 제안한 기법은 NV-RAM을 입력 버퍼로 사용하여 버퍼 안에서 순차 데이터를 우선적으로 낸드 플래시 메모리에 저장시키는 전략을 제안한다. 입력 버퍼를 사용하면 불필요한 쓰기, 읽기, 소거 연산이 줄기 때문에 낸드 플래시 메모리의 수명을 연장시킬 수 있다.



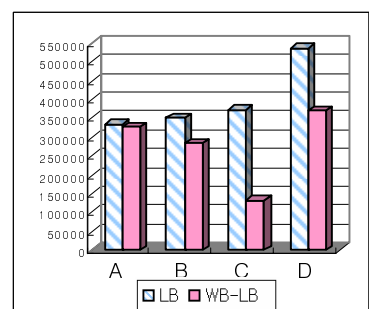
(A) 읽기 연산의 수

Log Block & Input-Buffer Log Block



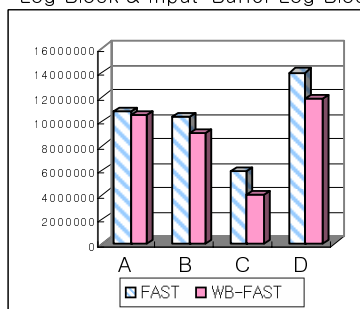
(B) 쓰기 연산의 수

Log Block & Input-Buffer Log Block



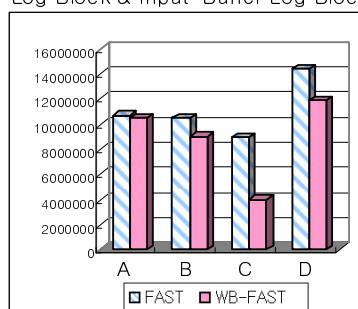
(C) 소거 연산의 수

Log Block & Input-Buffer Log Block



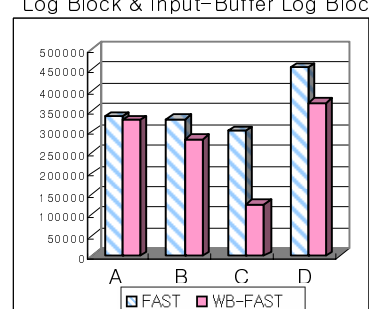
(E) 읽기 연산의 수

FAST & Input-Buffer FAST



(F) 쓰기 연산의 수

FAST & Input-Buffer FAST



(D) 소거 연산의 수

FAST & Input-Buffer FAST

[그림 2] 플래시 전환 계층에서의 입력 버퍼를 활용한 실험 결과

참 고 문 헌

- [1] Keens Soo Yim, A Novel Memory Hierarchy for Flash Memory Based Storage Systems, 2005
- [2] Eun-ki Kim, Hyungjong Shin, Byung-gil Jeon, FRASH: Hierarchical File System for FRAM and Flash, ICCSA 2007, LNCS 4705, Part I, pp. 238-251, 2007.
- [3] J. Kim, J. M. Kim, S. Noh, S. L. Min, and Y. Cho. A space-efficient flash translation layer for compactflash systems. IEEE Transactions on Consumer Electronics, 48(2):366-375, May 2002.
- [4] S.-W. Lee, D.-J. Park, T.-S. Chung, D.-H. Lee, S.-W. Park, and H.-J. Songe. FAST: A log-buffer based ftl scheme with fully associative sector translation. In The 2005 US-Korea Conference on Science, Technology, & Entrepreneurship, August 2005.