

FPGA 기술을 기반한 영상 처리 알고리즘 구현

정성혁, 김정태
목원대학교

Sung-Hyuk, Jung, Jung-Tae Kim,
Mokwon University
E-mail : jtkim3050@mokwon.ac.kr

요 약

본 논문에서는 FPGA 디바이스를 비교 분석하고, 디지털 데이터를 통해 입력되는 영상 데이터를 변환하여 디스플레이 장치에 출력하는 알고리즘을 분석한다. 기존의 방식에서 전용 디바이스를 통해 영상을 처리하는 시스템에서 제한적으로 사용이 가능하다. 따라서 본 논문에서는 FPGA를 통해 하나의 알고리즘을 정의하고 어떠한 장치들이 있더라도 응용이 가능한 알고리즘을 제안하고 분석하고자 한다.

1. 서론

지금까지 많은 영상 장치들이 개발되고 실생활에서 없어서는 안 될 존재로 생활에 깊이 들어와 있다. 초기의 TV를 통한 영상 출력 장치들의 보급을 시작으로 오늘날에는 PMP나 개개인이 들고다니는 휴대폰에까지 영상 기술이 들어가 보급되고 있다. 이렇게 영상이 우리 눈으로 보이기까지는 이미지 센서에 의해 눈으로 보이는 형상이 디지털 값으로 변환되고, 이렇게 변환된 데이터를 저장하는 작업, 그리고 저장된 값을 다시 우리가 볼 수 있도록 디스플레이 장치를 이용한 출력의 과정을 거치게 된다.

본 논문에서는 이러한 데이터 흐름을 구성할 하드웨어와 이 하드웨어를 통한 알고리즘을 어떻게 구성을 해야 하는지를 제시 하도록 하겠다.

2. 영상 처리장치 구성

하드웨어를 영상을 받아들이는 CMOS Image Sensor와 영상을 Display 해 주기 위한 TFT-LCD, 영상을 저장하기 위한

SRAM, 그리고 마지막으로 위에서 언급한 모든 장치를 제어하기 위한 FPGA 디바이스로 구성된다.

1) CMOS Image Sensor



그림 1. CMOS Image Sensor

CMOS (Complementary Metal-Oxide Semiconductor) Image Sensor는 빛에너지를 전기적인 신호로 변환하는 역할을 하는 수백만 화소를 포함하는 집적회로가 내장된 이미지 센서이다. 다시 말해 사람 또는 사물등 눈에 보이는 이미지를 센서에서 디지털 신호로 변환해 출력하는 반도체 소자이다. 이 장치는 초기에 하나의 픽셀에 1-Tr Structure 구조를 가진 존재로 시작하여 기술의 발전에 따라 한 픽셀에 여러 개의 Transistor와 다이오드 등의 조합으로 발전하고 있다. 이러한 구조의 발전을 통해 이

미지 센서를 통해 변환되는 과정에서는 노이즈를 최소화하여 더욱 선명한 데이터로 변환이 가능하다.

2) TFT-LCD

TFT-LCD(Thin Film Transistor-Liquid Crystal Display)는 전자 장치의 문자 도형 표시장치 등에 사용되는 액정 표시 장치이다. 이는 CRT에 비해 시인성이 우수하고 전력 소모도 적은 장점이 있다. 또한 발열량도 작다.

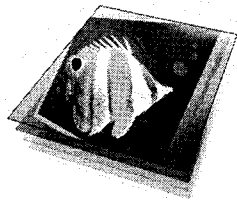


그림 2. TFT-LCD

TFT란 전계효과 트랜지스터(FET)인 MOS FET의 일종으로 유리 기판위에 실리콘등의 반도체박막을 형성시켜 여기에 FET 구조를 만든것을 말한다. 또한 내부의 유리판 사이에 액정이 들어 있으며 이 액정은 전극을 통해 외부와 연결되어 있다. 따라서 TFT-LCD를 동작 시키기 위해서는 전극을 통해 액정을 제어하고 이렇게 액정의 방향을 일정하게 배열하면 백라이트를 통한 빛이 액정에 따라 통과하여 우리 눈으로 보여지게 된다.

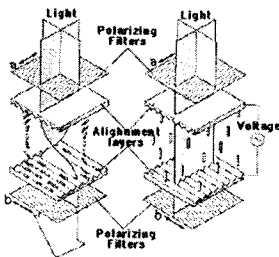


그림 3. TFT-LCD 동작

2) SRAM

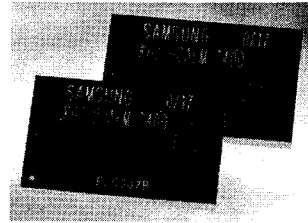


그림 4. SRAM

SRAM(Static Random Access Memory)은 전원이 공급되는 한 메모리 내의 데이터 비트들의 내용이 계속 유지되는 디바이스를 말한다. 내부는 캐패시터와 트랜지스터로 구성되어 있으며 DRAM과 달리 주기적으로 재생시킬 필요가 없다. 또한 DRAM에 비해 데이터 처리 속도가 빠르므로 값도 상대적으로 비싸다. SRAM은 Address 및 Data, Control line으로 구성되어 있다. 따라서 이것을 통해 내부에 데이터를 저장하고 다시 읽는 동작이 가능하다. 현재 영상 처리에서의 SRAM의 역할은, CMOS Image Sensor를 통해 한 Frame의 영상이 전달되는 것을 저장하는 역할을 한다. Image Sensor를 통해 입력되는 데이터가 바로 TFT-LCD로 연결하는 과정도 가능하지만, 두 개체간의 Sink 신호를 정확하게 일치해 줘야 되는 점의 있기 때문에 영상의 입력과 출력을 분리하여 사용하는 과정에 SRAM의 역할이 중요하게 작용하고 있다.

2) FPGA

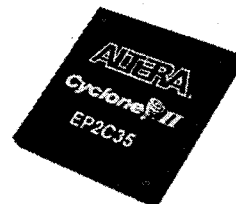


그림 5. FPGA

FPGA(Field Programmable Gate Array)는 프로그램용 논리요소와 내부선으로 구성된 반도체 소자로 복잡한 디코더나 계산기의 기능을 기본적인 논리 게이트로 조합이 가능한 디바이스이다. 이 디바이스는 전용 tool을 통해 사용자가 설계한 회로를 Programmer에 의해 내부의 구성이 사용자의 의도대로 바뀌는 장점을 가지고 있다. 이러한 장점으로 사용자는 디바이스를 통해 쉽게 설계가 가능하고 디버깅 과정도 원활하게 할 수 있다. FPGA 디바이스는 RAM 타입의 디바이스이기 때문에 전원이 꺼지면 프로그램된 내용이 지워지는 단점을 가지고 있다.

FPGA 디바이스는 크게 Altera, Xilinx 두 회사에서 생산하고 있으며, 내부의 기능에 따라 Family가 분류되면, 내부의 Gate 구현 용량 및 Pin 수에 따라 여러 종류로 나뉘게 된다.

하드웨어의 구성에서는 FPGA 디바이스가 모든 장치를 제어하는 역할을 담당하고 있다. 따라서 이미지 센서에서 받은 데이터 값을 SRAM에 저장하는 역할과, 저장된 데이터를 다시 읽어 TFT-LCD에 출력하는 역할을 수행하고 있다.

3. 동작 구현

1) CMOS Image Sensor 입력 파형 정의

CMOS Image Sensor는 센서를 통해 받아들이는 영상을 8-bit의 영상 데이터로 전달이 된다. 이 영상의 전달을 위해서는 I2C를 통해 Image Sensor의 내부 레지스터를 설정해 주어야 한다. 내부 레지스터는 출력할 영상의 데이터 형태 및 사이즈 등의 설정을 하게 된다. 따라서 이러한 레지스터의

설정이 완료된 다음에야 Image Sensor로부터 사용자가 원하는 영상 데이터를 전달이 된다.

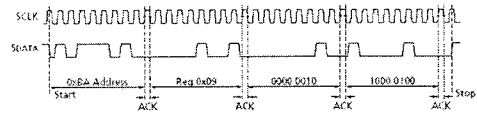


그림 6. Image Sensor I2C Format

이렇게 레지스터를 설정하면 YCbCr[8:8:8] 포맷으로 데이터가 출력되면 이와 동시에 V-Sync, H-Sync의 신호도 동시에 전달된다. 이러한 영상 데이터를 TFT-LCD에 바로 적용이 불가능하고 RGB 포맷으로 변환을 해 주어야 한다. 이러한 작업을 FPGA 내에서 이루어 지고 다음의 공식을 통해 YCbCr의 영상 데이터가 RGB로 변환된다.

$$\begin{aligned}
 R &= Y + 1.402 * Cr \\
 G &= Y + (0.334 * Cb) - (0.713 * Cr) \\
 B &= Y + (1.772 * Cr)
 \end{aligned}$$

Image Sensor에서 출력되는 데이터 신호는 Y-Cb-Y-Cr에서 4번의 Cycle 동안 입력되는 신호가 하나의 픽셀로 구성이 되면 위의 공식도 4번의 입력이 완료된 시점에서 이루어 져야 한다.

2) SRAM Interface

SRAM에서는 FPGA를 통해 변환된 데이터가 저장되는 과정과 TFT-LCD를 통해 Display 하기 위해 데이터를 읽어오는 과정이 이루어져야 한다. 하지만 이러한 작업은 동시에 이루어 지지 않고 Image Sensor의 Frame_Valid 신호를 통해 Write 및 Read 시점을 결정하게 된다.

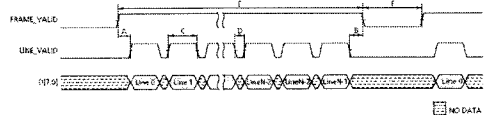


그림 7. Vertical Timing

그림 7에서 볼 수 있듯이 FRAME_VALID 신호는 High 구간에서 영상 데이터가 Image Sensor에서 출력이 된다. 따라서 이 단계에서는 SRAM에 데이터를 Write하는 단계로 정의하고 반대로 Low가 되는 구간에서는 TFT-LCD에 데이터를 전달하는 Read 단계로 정의된다.

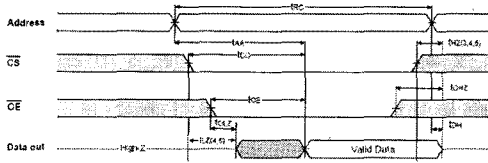


그림 8. SRAM Read Cycle

SRAM에서 데이터를 읽어오기 위해서는 Address 및 Chip Select를 선택하고 Output Enable. 신호를 인가하면 Data line 을 통해 원하는 데이터가 출력되게 된다.

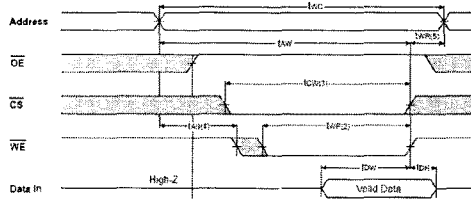


그림 9. SRAM Write Cycle

반대로 데이터를 Write하기 위해서는 Write 하려는 Address 및 Data를 인가하고 Write Enable을 인가하면 원하는 주소에 데이터가 저장하게 된다.

3) TFT-LCD Control

TFT-LCD에 영상을 출력하기 위해서는 Sync 신호와 데이터간의 동기가 중요하다. TFT-LCD로 인가되는 메인 클럭과 V-Sync, H-Sync에 의해 TFT-LCD에서는 어느 픽셀의 데이터 값인지 인지하게 되며, 이 데이터 값을 통해 해당 픽셀의 이미지가 결정되게 된다.

사용하는 TFT-LCD는 480 * 272의 해상도를 가지고 있다.

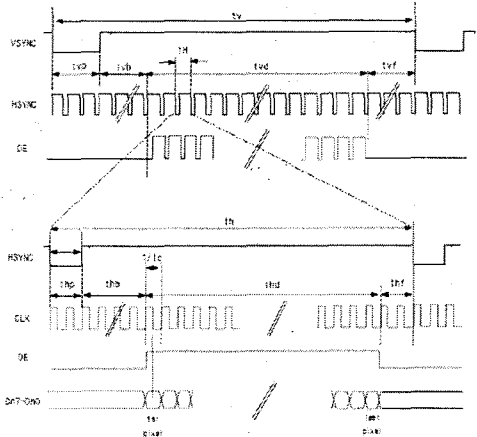


그림 10. TFT-LCD Timing

위의 그림과 같이 VSYNC는 한 Frame의 구분을 나타내고 있다. 또한 HSYNC는 한 라인을 구분 짓고 있다. 따라서 CLK 및 TFT-LCD의 사양에 따라 HSYNC, VSYNC의 파형이 결정되면 이에 따라 데이터를 인가하여 화면을 출력할 수 있다.

4. 결론

본 논문에서는 영상 처리 장치 및 구현에 대한 사항을 알아보았다. 현재 영상 입력 장치와 출력 장치의 성능은 날로 발전하고 있는 상황이며 이는 앞서 설명한 알고리즘을 응용하여 다 대응이 가능하리라고 본다. 또한 이를 기반으로 고정밀 위성 영상 처리 및 얼굴 인식 장치의 기술로도 응용하여 보다 정밀한 곳에 사용이 가능하리라고 본다.

참고 문헌

[1]<http://www.forx.org/upload/download3/report485.pdf>, CMOS 이미지 센서
 [2]<http://organ.postech.ac.kr/research/state-of-the-art/LCD.htm>, 기본적인 TFT-LCD의 이해