

FPGA를 이용한 멀티레벨 스위칭 함수 구현 방법

이화춘*, 송지석*, 박성준*, 이민중*

*전남대학교

Method of Multi-level Switching Function based on FPGA

Hwa-Chun Lee* · Gee-Seok Song* · Sung-Jun Park* · Min-Jung Lee*

*Chonnam National University

E-mail : marine5532@nate.com

요 약

최근 태양광 발전시스템 등 낮은 전압을 발생하는 전원소스를 이용하여 높은 승압효과를 얻기 위한 멀티레벨 인버터에 대한 관심이 높아지고 있다. 본 논문은 FPGA 기반 멀티레벨 인버터용 스위칭 함수를 구현하고자 한다. FPGA는 프로그램 가능한 로직 디바이스로서 풀 디지털 스위칭함수를 구현하는 효율적이다. 본 논문에서는 FPGA 기반 스위칭 함수를 구현하기 위해서 마이크로프로세서로부터 출력되는 클럭과 동기신호로 독립적으로 구동이 되도록 하였다.

ABSTRACT

Recently, with the growth of photovoltaic system, many researchers and companies have concerned about the multi-level inverter which has an efficiency of boosting voltage. This paper implements a multi-level switching function based on the FPGA. It is efficient to implement the switching function based on the FPGA as a programmable logic device. In order to implement the switching function, this paper synchronized with the microprocessor through the clock and synchronous signal from the microprocessor.

키워드

FPGA, Multi-level switching, microprocessor

1. 서 론

최근 태양광 또는 풍력 발전과 같은 신·재생 에너지 발전기술의 성장으로 다수의 낮은 전압을 발생하는 전원소스를 이용하여 고압의 전력을 얻기 위한 제품 및 기술개발이 이루어지고 있다. 그러므로 낮은 전압을 이용하여 고압의 전압을 얻기 위한 인버터에 대한 수요의 증가로 높은 승압비를 가지는 인버터가 요구되고 있으나, 기존의 2레벨(0V, $\pm V_{dc}$) 인버터의 경우 승압효과가 거의 없으므로 추가적인 요소 없이 직접 사용하기는 부적합하다.

또한 최근 산업체에서는 대용량 인버터에 대한 요구가 날로 증가하고 있는 추세이며, 이와 같은 인버터는 용량이 매우 높으므로 고속 스위칭은 거의 불가능하다. 기존의 2레벨 인버터를 사용할 경우 고속 스위칭 소자는 대용량으로 갈수록 대

우 고가이기 때문에 저속 대용량 소자를 사용하여야 한다. 그러므로 인버터에서 저속위치를 하는 경우 출력의 품질이 매우 나빠진다.

인버터 자체에서 발생하는 고조파 성분을 최대한 억제하면서 높은 전압 정격을 얻을 수 있는 다중레벨 인버터에 대한 산업체의 적용이 활발해지고 있다[1-3].

그리고 최근 단상PWM 및 멀티레벨 PWM을 FPGA 등을 이용하여 풀 디지털화하는 분야에 대한 연구가 진행되고 있다[2-3].

FPGA는 프로그램 가능한 로직 소자로 내부에 많은 로직게이트를 포함하고 있기 때문에 복잡한 전자시스템을 구현하기 쉽다. 게다가 FPGA는 빠른 디자인 프로세서와 재 프로그램 가능하기 때문에 개발하고자 하는 시스템의 프로토타입으로 개발할 때 편리하다.

본 논문에서는 FPGA를 기반으로 멀티레벨 인

버터 구동을 위한 스위칭 함수를 구현하였다. 스위칭 함수는 마이크로프로세서와 메모리, 클럭, 동기신호를 받아서 FPGA 독립적으로 스위칭 함수가 동작하도록 하였다. 그리고 인버터의 스위칭 소자를 보호하기 위해서 dead time을 사용자가 설정할 수 있도록 하였다.

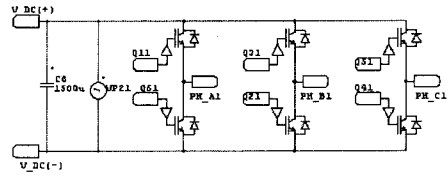


그림 1. 3상 인버터

II. 멀티레벨 스위칭 함수

본 논문에서 구현한 FPGA기반 멀티레벨 스위칭함수는 인버터 시스템에서 센싱된 데이터를 마이크로프로세서에서 처리한 뒤에 레벨 스위칭 또는 PWM을 발생시키기 위해서 마이크로프로세서에서 계산된 값을 16비트 정수형 명령을 메모리 맵을 통해 FPGA에 전송한다. FPGA는 마이크로프로세서를 통하여 전송된 명령을 마이크로프로세서에서 전송되는 클럭과 동기신호를 통해서 래치를 시키고, 레벨 스위칭 및 PWM을 발생시키게 된다.

본 논문에서 FPGA기반으로 구현된 스위칭함수는 VHDL로 기본 함수들을 구현하였다. 다음은 FPGA로 구현된 기능에 대하여 자세히 설명하고자 한다.

2.1. 삼각파 발생기

FPGA에 구현된 삼각파 발생기는 업-다운 카운터로 구성된다. 업-다운 카운터는 마이크로프로세서 또는 외부 오실레이터 등에서 들어오는 클럭을 기준을 동작하게 된다.

카운터는 0에서부터 최대값 m 까지 업 카운팅을 한 뒤에 최대값에서 다시 0으로 다운 카운팅을 수행한다. 그러므로 삼각파 발생기의 총 값은 $2m$ 이 된다.

외부클럭, f_{ref} ,을 사용하여 삼각파, f_{tri} , 발생시키기 위한 최대값은 식 (1)과 같이 구할 수 있다.

$$m = \frac{f_{ref}}{2 \times f_{tri}} \quad (1)$$

만약 50MHz의 외부클럭을 사용하여 10kHz 삼각파를 발생시키기 위한 최대값은 2500이다. 그러므로 FPGA에서 사용할 카운터는 12비트 업-다운 카운터를 사용하여야 한다.

2.2 레벨 스위칭

그림 1은 3상 인버터를 나타내었다. 3상 인버터는 그림 1에 나타낸 것과 같이 직류 전압 (V_{DC})을 입력 받아서 6개의 직류와 병렬 스위칭 소자로 구성되어 있다.

멀티레벨 인버터를 구동시키기 위해서 마이크로프로세서에서 센싱한 전류 및 전압 값을 공간 벡터변조통하여 3상을 2상으로 변환한다. 식 (2)와 (3)은 2상으로 변환식을 나타내었다.

$$v_\alpha = \frac{1}{3}(2 \cdot v_a - v_b - v_c) \quad (2)$$

$$v_\beta = \frac{1}{\sqrt{3}}(v_b + v_c) \quad (3)$$

여기서 v_a , v_b 그리고 v_c 는 각 상의 전압을 나타내고, v_α 와 v_β 는 2상으로 변환된 값을 나타낸다.

마이크로프로세서는 식(2)와 (3)을 이용하여 계산한 값을 16비트 정수형변환 한 뒤에 FPGA로 전송한다.

FPGA에서 레벨 스위칭 함수를 구현하기 위해서 2상으로 변환된 v_α 와 v_β 값을 이용하여 기울기를 구한 뒤에 기울기에 따른 6개의 스위칭 소자의 스위칭 로직을 구현 하였다. 그림 2는 기울기에 따른 스위칭 벡터를 선택하기 위한 공간벡터를 나타내었다.

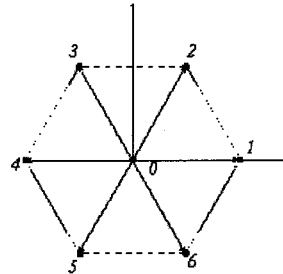


그림 2. 공간벡터

2.3 Dead Time

인버터를 구동시킬 때 그림 1과 같이 인버터에 연결되어 있는 6개의 스위칭 소자에 과도한 단락 전류가 흐르지 않게 하기 위해서는 레벨 스위칭 함수에서 생성한 스위칭벡터에 dead time을 고려하여야 한다.

본 논문에서는 사용자의 dead time에 대한 명령을 받아서 해당 시간 동안 업카운터를 사용하여 dead time을 구현하였다.

III. 시뮬레이션 결과

3.1. 구성도

그림 3은 본 논문에서 구현된 멀티레벨 스위칭 함수를 나타낸다. 그림 3에 나타낸 것과 같이

dead time을 고려한 2레벨 스위칭 함수를 구현하였다.

그림 3의 (a)는 디코더 및 명령어 래치를 나타낸다. FPGA에서 수신할 데이터는 샘플링 시간마다 식 (2)와 (3)에서 계산된 3상에서 2상으로 변환한 값(v_{α} , v_{β}) 과 dead time 값이므로 마이크로프로세서에서 FPGA로 데이터 값을 전송하기 위해서 메모리 맵을 이용하였다. 그림 3의 (a)에 나타낸 것과 같이 3비트 address버스, WE 신호, CS 신호 그리고 16비트 DATA 버스가 마이크로프로세서와 연결되어 있다. 마이크로프로세서에서 주소에 따른 v_{α} , v_{β} 값과 dead time을 디코더와 래치를 통하여 전송받는다.

그림 3의 (b)는 2레벨 스위칭 함수를 나타내었다. 그림 3의 (c)는 dead time을 나타내고 있으며, 2레벨 스위칭 함수에 생성한 스위칭 로직을 입력받아서 dead time을 고려하여 최종 스위칭 값을 벡터를 발생시키게 된다.

3.2. 시뮬레이션 결과

본 논문에서 구현한 레벨 스위칭 함수의 검증을 위해서 Altera사에서 제공되는 Quartus II 8.0 소프트웨어를 이용하였다.

그림 2의 스위칭 벡터를 한번 씩 처리하기 위해서 그림 4와 같이 임의의 sin과 cos값을 v_{α} 와 v_{β} 의 값으로 사용하였다.

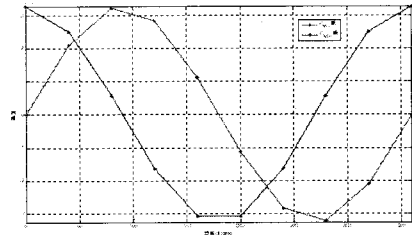


그림 4. v_{α} 와 v_{β} 의 값

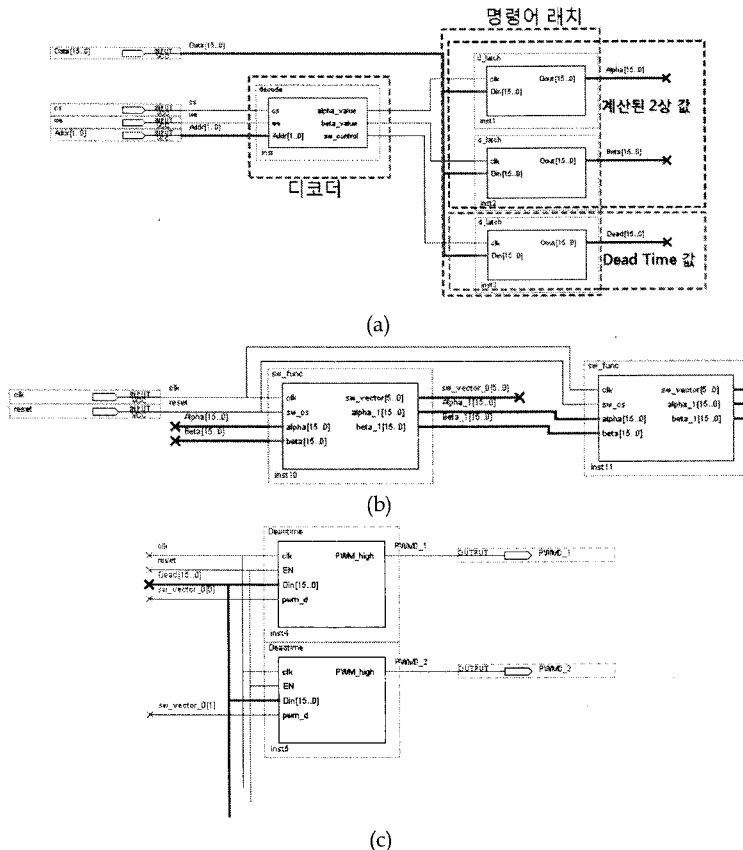


그림 3. FPGA로 구현된 레벨스위칭 함수: (a) 디코더 및 명령어 래치, (b) 레벨 스위칭 함수, (c) Dead Time 함수

그림 4와 같이 입력을 주었을 때 구현된 레벨 스위칭 함수의 출력에 대한 시뮬레이션 결과를 그림 5에 나타내었다.

그림 6은 레벨 스위치에서 출력되는 스위칭 벡터를 dead time을 고려한 출력을 나타내었다. 출력은 스위칭 소자를 스위칭 하여야 함으로 값은 '0'과 '1'이다. 그림 6의 (b)는 dead time을 1[μsec]로 주었을 때의 결과이고, 그림 6의 (c)는 2[μsec]으로 주었을 때의 결과이다.

참고문헌

[1] F. Z. Peng, J. S. Lai, J. W. McKeever, J. VanCovering, "A Multilevel Voltage-source inverter with separate DC source for static var generation," IEEE Trans. on IA, Vol 32, no. 5, pp.1130-1138, 1996.
 [2] J. Song-Manguelle and A. Rufer, "Asymmetrical Multilevel Inverter for large Induction Machine Drives," Electrical Driver and Power Electronics International Conference Slovakia, pp.101-107, oct. 2001.
 [3] S. Mekhilef and A. Masound, "Xilinx FPGA based Multilevel PWM Single Phase Inverter," 2006 Engineering e-Transaction, University of Malaya, vol. 1, no. 2, pp.40-45, December 2006.

V. 결 론

본 논문에서는 FPGA를 기반으로 멀티레벨 인버터 구동을 위한 스위치 함수를 구현하였다. 그리고 구현된 스위칭 함수를 Altera사의 Quartus II를 이용하여 시뮬레이션 검증을 수행하였다.

감사의 글

본 연구는 교육과학기술부와 한국산업기술재단의 지역혁신인력양성사업으로 수행된 연구결과입니다.

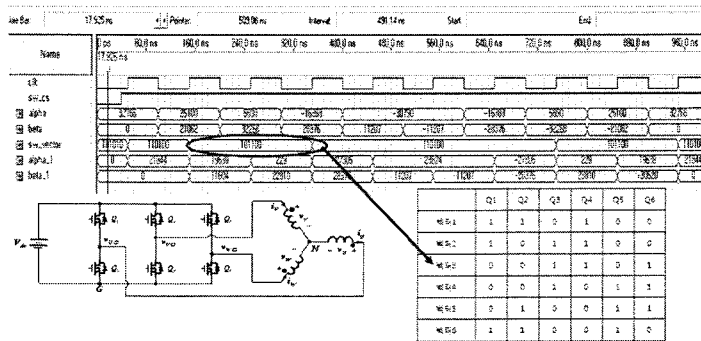
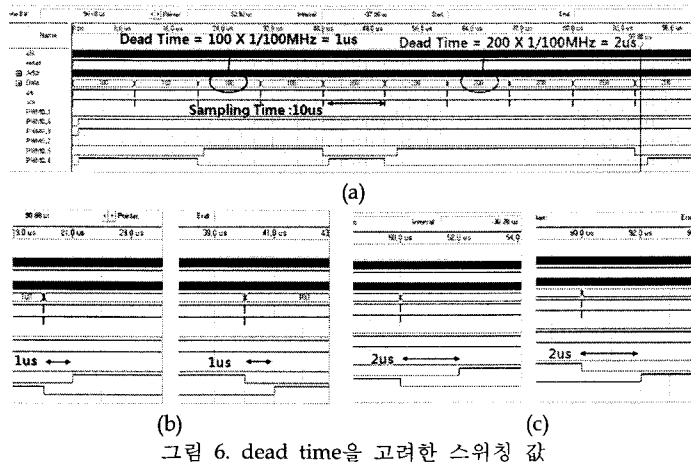


그림 5. 레벨 스위칭 값



(b) (c)
그림 6. dead time을 고려한 스위칭 값