

LED BLU 밝기 분할제어를 위한 다채널 PWM 설계

전기만, 정해동
전자부품연구원

Multi Channel PWM Design for Dimming Control of LED BLU

Ki-Man Jeon, Hye-dong Jung
KETI (Korea Electronics Technology Institute)

Abstract - 정보가전기기들의 대형화 제품개발 및 생산에 따른 전력소모가 극대화 되고있는 현실에 에너지소비를 줄이기위한 많은 연구들이 진행되고 있다. 그 중 LCD TV 분야는 전체 전력소비의 약 70% 이상이 Back-light에 의해 소비되므로 효율적인 Back-light 설계에관한 관심이 증가하고 있다. 근래에 전통적인 CCFL 방식의 Back-light 구조에서 LED Back-light으로 점차 대체되어가고 있으며, 이러한 변화는 앞으로도 지속적으로 증가하리라 예상된다. 따라서, LED Back-light의 효율적인 전력관리는 산업적 측면에서도 매우 주요한 부분이라 할 수 있다. 본 논문은 대형 TV의 에너지효율을 높이기위한 LED Back-light 구성에관한 요소들을 관계를 기술하고, 특히 Back-light의 밝기제어를 통한 효율적인 전력관리를 실현위한 다채널 구동제어신호 생성에 대해 설명한다.

1. 서론

LCD TV의 광원으로 사용되는 백라이트의 경우, 향후 LED를 사용하는 LCD TV 시장이 우세할 것으로 예측되고 있다[1]. 백라이트 광원으로 LED를 사용하면 많은 장점을 얻을 수 있다. 대부분의 TV제조업체들이 컬러구현에 자유도가 높다는 점에 관심을 갖고 있고, NTSC (National Television Standard Committee) 사양의 100%를 초과하는 색 재현 범위를 얻을 수 있으며, 백색표현을 원하는 데로 만들 수 있기 때문이다. LED 백라이트는 기존의 CCFL 백라이트에 비해 엄청난 색 재현 능력이 가장 큰 장점으로 들 수 있다. 그 외에도 2006년에 EU에서 도입되는 유해물질 사용제한지침 (RoHS)에 의해 CCFL이 포함하는 납과 수은과 같은 특정 유해물질로 인해 LED 백라이트의 시장적용 가능성이 더욱 높아지고 있다. 지금까지 LCD 디스플레이의 저 소비 전력화 실현을 크게 LCD 구동 부분과 백라이트 구동부분으로 나누어 진행되어 왔다. 구동부분은 저전압 및 회로구동 방법을 개발하여, 저 소비 전력을 실현해 왔다[2]. 다른 하나는 본 논문에서도 제안하고 있는 LED 백라이트의 분할 디밍 디밍 기술의 실현이다. 이러한 분할 디밍을 통해 에너지 절감 효과를 달성하기 위해서는 입력되는 영상의 부분적 특성에 따라 해당되는 영역에서의 백라이트 디밍을 제어 할 수 있는 다이나믹 컨트롤 시스템이 필수적으로 요구된다. 기존의 백라이트를 제어하는 기술은 면광원의 밝기 조절이나, CCFL을 광원으로 사용하는 BLU에서 각 램프들을 1차원적인 색선으로 나누어 분할 디밍 컨트롤을 하는 방식이었다. 하지만 LED BLU는 그 특성상 2차원적인 다중 분할이 가능하며, 그러한 이유로 각각의 색선을 보다 세밀하게 조절이 가능하며, 분할 영역이 작아짐으로 인해 디밍 에러의 전파를 최소화 할 수 있는 장점이 있다. 면광원을 이용한 디밍이나 1차원적 분할 디밍 기술은 그 제어 범위가 넓으므로 원치 않는 화면의 영역까지 동시에 디밍이 되므로 에러 전파가 면 전체 혹은 색선에 전파되기 쉬운데 반해 2차원적인 분할 디밍 기술은 1차원적 분할디밍의 역효과를 효율적으로 방지하고 전력소비를 줄이는 효과적인 방법이다. 본 논문에서는 이미 언급한 바와 같이 입력되는 영상의 부분적 특성을 분석하고, 분석된 정보에 따른 2차원 다중 분할 디밍 컨트롤 신호를 생성하며, 그 신호에 따른 LED 그룹들의 밝기제어를 실현을 통해 LED Back-light의 전력소비를 감소를 확인한다.

2. LED BLU 밝기 분할제어를 위한 구성요소

2.1 LED Back-light Module

LED 백라이트유닛은 적색(R), 녹색(G), 청색(B)의 개별 컬러 LED로 구성되어 있는지 혹은 한 패키지 내에 삼원색(R,G,B) 칩이 포함된 LED를 사용하여 효과적인 백색광이 만들어 지도록 여러 형태의 배열 방식으로 이루어져 있다. LED 백라이트유닛은 여러 장점으로 LCD 모듈에 장착된다고 볼 수 있는데, 첫째는 기존 CCFL 백라이트유닛과 달리 수은이 포함되지 않아 친환경적이고, 둘째 색재현성이 NTSC 기준으로 104% 이상 표현이 가능해 CCFL 사용제품(72%)에 비해 1.5배나 높아지며, 셋째 제품 수명이 10만 시간 이상으로 기존 CCFL대비 수명이 길어진다. 밝기 제어 실현환경을 위해 그림 1 과 같이 LED 백라이트 모듈이 활용되었으며, 구조는 42인치 TV용 64분할 RGB LED Array 모듈이다.

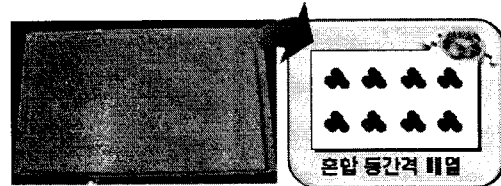


그림 1. 64분할 RGB LED Array 모듈

2.2 정전류 LED 구동 Driver

고휘도 LED를 다수개 직병렬 연결하여 사용하기 위한 Driver IC 들은 크게 두 가지 부류로 구분된다. 하나는 Linear regulator 방식을 사용하며, 효율이 떨어지고, 고전압 구현이 용이하지 않지만, 이상적인 구형과 정전류 파형을 만들어 낼 수 있다는 장점이 있으며, 다른 하나는 Switching 방식으로, 고전압과 고효율의 장점을 가지고 있으나, BLU 휘도 및 색 제어하기에는 정전류 파형의 왜곡을 가져오는 특징이 있다[3]. 근래에는 이러한 양 방식의 단점을 해결하면서 소형화 구동 모듈을 구현하는 연구가 이루어지고 있다. 그림 2 는 LED BLU 구동을 위한 다분할 Driver 이며, RGB 각각의 전압 Level 에 맞게 정전류를 흘리도록 설계되어있다. 하나의 Driver 모듈은 RGB 각 32채널의 개별 전류공급이 가능하며, 두 개의 Driver 모듈을 사용함으로써 64분할 RGB LED 모듈을 구동할 수 있다.

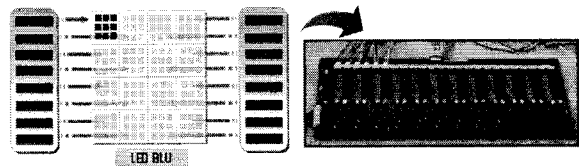


그림 2. 다분할 LED BLU Driver

2.3 LED 백라이트 밝기 분할제어 신호 생성모듈

그림 3 은 LED 백라이트 밝기 분할제어 신호 설계를 위한 H/W Platform 이다. 구성은 Main FPGA 칩에 Xilinx Vertex-4 계열이 사용되었으며, Main Clock 입력, Configuration Device, Test LED 및 모니터링 Pin 등의 peripheral 들이 적용되어있음을 확인할 수 있다. FPGA 로의 입력은 RS232 인터페이스를 통한 19200bps 시리얼 통신이 이용되며, 뒤에서 자세히 언급할 영상 밝기분석 데이터를 입력받게 된다. FPGA에서 설계된 밝기 제어 신호의 출력은 64Pin의 User I/O 인터페이스를 통해 Parallel 데이터가 출력되며, 출력 전압 Level 은 FPGA 각 Bank 에 입력되는 전압과 동기화된다. 입력 전압은 3.3V, 2.5V Level 로 생성이 되어 있으며, jumper option 에 따라 전압 Level 를 조절하여 사용가능하다.

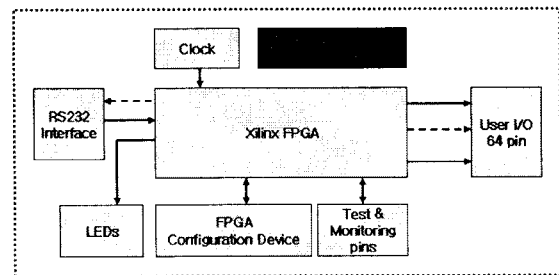


그림 3 LED 백라이트 밝기 분할제어 설계 Platform

3. Multi Channel PWM 설계

3.1 Pulse Width Modulation

PWM (Pulse Width Modulation)은 펄스 스위칭 타임에 따른 제어방법으

로서 주로 DC 모터 설계에 사용되어진다. 전통적인 백라이트 구동을 위한 입력파형으로는 그림 4 와 같이 인버터 발전과 PWM 파형을 이용하여 백라이트 구동을 위한 신호를 발생하게 된다.

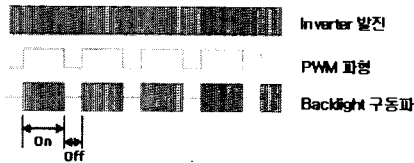


그림 4 LCD TV 백라이트 구동파 생성

본 제안에서는 디지털 신호출력을 통해, 인의적인 PWM 파형을 만들어 내고, on time 과 off time 을 적절히 조절함으로써 설계자가 의도한 밝기 값을 표현할 수 있다. 그림 5 는 630hz의 정상상태 PWM 신호를 최대 256단계로 나누어 최소 및 최대의 on time 을 시간으로 표현한 그림으로 최소의 밝기정보와 최대의 밝기정보 표현을 확인할 수 있다. 또한 각 신호는 하나의 BLU 색선을 제어할 수 있으며, 최대 16 x 16 x 16 (row x column x depth) 채널까지 출력이 가능하도록 설계가 되었다.

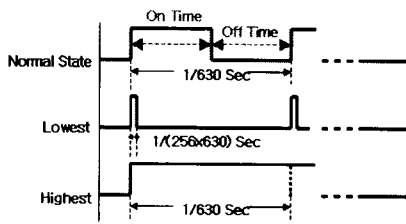


그림 5 PWM 신호의 on/off time

3.2 PWM 신호 설계

본 설계는 pwm_demo 이라는 설계 명의 Top과 하위 Block이 설계되며, 영상 밝기 정보를 입력받는 부분, BLU 분할 영역설정에 따른 PWM 생성 부분, On-off 시간을 설정하기 위한 부분, 출력부분으로 나뉘게 되며, 그림 6 은 해당 설계의 Block Diagram 으로 해당 설계영역을 나타낸다.



그림 6 PWM 설계 Block Diagram

pwm_demo 의 입출력 신호와 각각의 기능은 아래에서와 같이 확인할 수 있다.

Input 신호

- sys_clk : 100Mhz의 시스템 클럭
- rst : 비동기화된 global reset
- RXD : 시리얼 포트를 통해 입력받는 uart receive data

Output 신호

- s_clk8Mhz, s_clk4Mhz, error 1, error2 : uart 수신 데이터를 테스트 하기 위한 신호
- TXD : 입력받은 데이터의 확인을 위한 uart transmit data
- pwm_channel : PWM 생성 채널의 row, column 출력

내부설계중 FPGA의 pll 를 활용한 My_pll16M_39M 모듈 이외에 주요한 세부 설계 block 중 먼저 Pwm_module 은 최종 PWM 을 조건에 따라 출력해주기 위한 영역이며, 내부적인 in-output 신호로 정의된다. 그중 "clk 600x6536", "clk600x256"은 Resolution 16 혹은 6의 표현을 위해, 39.321Mhz 나 1536.6KHz의 선택목적의 입력신호이다. 그 외에 모듈 내의 카운터 enable 을 위한 "pwm_cnt_enb", PWM 채널정보 입력을 위한, "pwm_data" Resolution 세팅을 위한 "pwm_depth" 등이 입력신호로 사용되어지며, output은 최종 PWM 출력을 위한 내부 신호인 "pwm_channel" 로 단순하게 설계되었다.

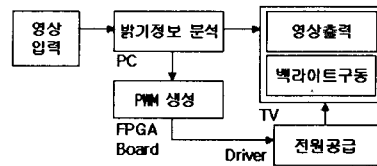
Demo_controller 는 uart를 통해 수신된 데이터를 Pwm_module에 저장하기 위해 3차원 벡터로 변환하여 저장하는 역할을 담당한다. 내부적으로 "m clk.", "rst_n", "read_not_ready_out", "uart_rcv_datareg" 등의 input 신호를

구성하며, uart sample clock, asynch reset, 데이터 수신알림, uart 수신 데이터처리 기능을 수행한다. output 신호 "pwm_data"의 3D 벡터변환의 의미는 pwm 신호의 row x column 표현이외의 3차원적인 신호출력을 위한 영역으로 LED 광원이 White LED 혹은 RGB LED를 묶어서 white를 표현하는 경우의 단층구조가 아닌, RGB 개별 신호 출력 및 제어 등을 가능케 하는 다층구조의 설계이다.

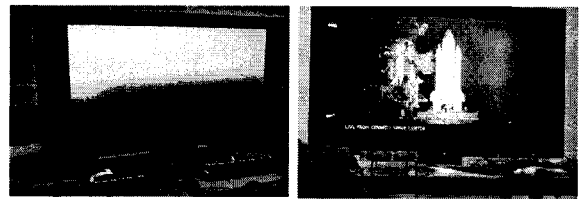
마지막으로 "Uart_top" 블록은 다시 urat clock 생성과 uart 데이터 송수신 인터페이스를 위한 "uart_clock_generator", "uart_transmitter_arch", "uart_receiver" 의 3개의 하위 모듈로 구성된다. "sys_clock"과 "sel_baud_rate" 의 input 신호는 8Mhz의 입력 클럭과 Baud Rate 설정을 위한 신호이며, 외부로부터 입력된 8bit 데이터의 수신정보를 상위 모듈로 보내기위한 "RCV_datagreg" output 신호를 포함한다.

4. 통합 실험환경 및 개발결과

그림 7 은 2장에서 언급한 LED BLU 구동을 위한 구성요소들과 3장에서 설명된 PWM 설계적용 FPGA 보드가 통합된 실험환경이다. 구동 Flow는 영상 Source 입력 및 입력 영상의 밝기정보를 PC기반에서 분석하게 되고, 입력영상 Y의 이후 값인 Y'은 TV로 출력된다. 각 분할 색선의 밝기 정보는 Serial Data로 FPGA 보드로 입력되고, 최소 0 단계에서 최대 255 단계까지 다채널 PWM 신호를 생성시켜 구동 Driver로 출력시킨다. Driver는 입력받는 PWM 신호에 동기화하여, 펄스의 On time 동안 해당 LED 모듈로 전류를 공급해 줌으로 LED 백라이트의 색선별 밝기제어가 가능하게 된다.



(a)



(b)

(c)

그림 7 LED BLU 제어시스템 검증환경

그림 7 (b)는 42인치 TV의 LED 백라이트를 8x8 로 분할하여 임의로 밝기 값을 제어하는 화면으로 PWM 신호 입력에 따라 해당 LED 색선이 순차적으로 점등되는 것을 확인할 수 있다. LED 백라이트의 광원은 RGB 로 적용되어 있지만, FPGA user I/O Pin의 제한으로 최대 64채널까지 신호를 출력할 수 있으므로, 각 RGB 구동 Driver 로의 공통 PWM 입력이 되는 검증환경이다. 그림 7 (c)는 실제 영상이 TV에서 출력되는 그림으로, 백라이트의 밝기가 LCD 의 스위칭에 무관하게 차등 점등되고 있음을 보이고 있다.

5. 결 론

본 논문에 제안된 설계 및 환경을 통해 얻을 수 있는 가장 큰 효과는 전력소비 절감이 가능하다는 점이다. 기존 CCFL 방식 혹은 LED 백라이트에서의 고정적으로 약 200W 이상의 전력이 소비되지만 다채널 밝기 제어 신호를 활용하므로 어두운 영상의 경우 최대 70W 이하의 전력소비가 가능하다. 또한 밝기표현의 최대값을 제한 할 수 있으므로 그에 따른 소비전력 절감효과도 더욱 좋을 수 있다. 그러나 영상 밝기 신호 분석이 PC기반에서 S/W 적으로 설계됨에 따라 실용적인 면에 제약이 있으며, 밝기 제어에 따른 화질 저하의 보상에 관한 연구의 필요성이 있다. 또한 RGB 개별제어 구현을 통해, 색 재현성을 높이고, 추가적인 전력절감 요인을 기대할 수 있으므로 추후 연속적인 개선연구를 수행하러한다.

[참 고 문 헌]

- [1] Nikkei Electronics 보고서, 2005
- [2] 특허청, "평판디스플레이 기술개발 전망", 2005
- [3] 류태하, 채관, 조규형, "주파수 조절이 가능한 자력식 공진형 인버터의 고속 게이트 구동회로", 대한전기학회 하계학술대회 논문집, pp. 2783-2785, 1999