

전극구조에 의한 임베디드 캐패시터의 특성 개선

홍순관*, 남명우*

*해전대학 디지털전자디자인과

e-mail : skhong@hj.ac.kr

Characteristics of Embedded Capacitor with Various Electrode Structures

Soon-Kwan Hong*, Myung-Woo Nam*

*Dept. of Digital Electro Design, Hyejeon College

요 약

본 논문에서는 PCB(Printed Circuit Board) 기판의 내부에 만들어지는 임베디드 캐패시터에서 정전용량 밀도를 높이고 고주파 특성을 향상시키기 위한 방안을 연구하였다. 전극의 형태 및 유전체와의 적층구조를 변형하면서 임베디드 캐패시터의 특성변화를 분석하였으며, 이를 통하여 정전용량 밀도 및 고주파 특성을 개선할 수 있었다.

1. 서 론

캐패시터와 같은 수동부품을 PCB기판에 내장하면 배선공간이 늘어나고, solder joint가 감소하여 전자제품의 신뢰성이 향상되며, 원가가 절감되는 장점이 있다^[1,2]. 또한, 배선의 길이가 크게 줄어들어 고주파 영역에서 기생효과(parasitic effect)에 의한 임피던스 증가와 신호지연 문제도 개선된다. PCB기판에 내장된 캐패시터를 임베디드 캐패시터(embedded capacitor)라고 한다. 임베디드 캐패시터는 전원과 접지 사이에 연결되어 바이어스와 신호를 분리시키고, 고속 스위칭 회로에서 잡음을 줄이는 디커플링 캐패시터(decoupling capacitor)로 주로 사용된다^[3].

현재의 임베디드 캐패시터는 표면 실장형 캐패시터에 비하여 정전용량 밀도(capacitance density)가 낮고, 고주파 영역의 임피던스가 높다. 이 때문에 위에서 언급한 내장(embedding)에 따른 장점을 완전하게 발휘하지 못하고 있다^[4]. 이러한 이유로 임베디드 캐패시터를 적용한 PCB 기판이 많이 만들어지지 못하고 있다. 임베디드 캐패시터의 정전용량 밀도는 유전체의 두께 및 유전율과 밀접한 관련이 있으며 단위는 nF/cm^2 이다. 임베디드 캐패시터는 FR-4나

BaTiO₃+Polymer resin의 paste를 유전체로 사용하는 thick film형과 스퍼터링(sputtering)이나 sol-gel 방법으로 형성한 1 μ m 내외의 박막을 유전체로 사용하는 thin film형으로 구분된다.

현재 thick film형 임베디드 캐패시터가 상용 제품에 적용되고 있으나, 정전용량 밀도가 낮아 pF급의 캐패시터만이 구현되는 문제점이 있다. 나아가 고주파 신호를 사용하는 전자기기에 적용하려면 GHz 대역의 공진주파수를 가진 임베디드 캐패시터가 필요하나, 이 또한 충족되지 못하고 있다.

따라서 본 논문에서는 이러한 필요에 대응하여 정전용량 밀도와 공진주파수 특성을 개선한 임베디드 캐패시터를 구현하고자 한다.

2. 전극구조의 변형에 따른 특성 변화

정전용량 밀도를 높이는 방안으로 그림1의 ㉠와 같이 요철(凹凸) 전극구조를 가진 임베디드 캐패시터를 검토하였다. 이는 캐패시터의 정전용량이 전극 면적에 비례함을 고려한 구조이다. 그림1의 ㉡는 통상의 평면 전극을 가진 캐패시터이다.

FEM(Finite Element Method) 시뮬레이션 프로그램인 FEMM으로 전위분포를 분석하였다. 전극의

가로와 세로 크기는 1000 μm 이고, 요철부의 깊이는 50 μm 이다. 유전체로는 두께가 20 μm 이고 유전율이 43인 BaTiO₃+Epoxy를, 전극으로는 두께가 17 μm 인 동박(Copper Foil)을 적용하였다.

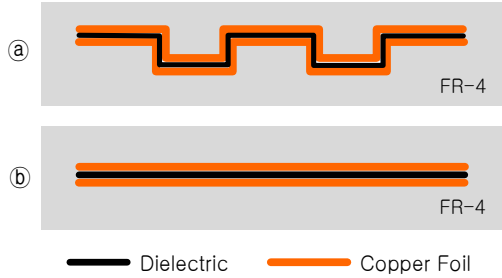


그림1 평면 전극과 요철 전극

그림2와 그림3은 평면 전극과 요철 전극을 가진 임베디드 캐패시터의 전위분포이다. 흑백의 농도가 진할수록 높은 전위이다. 그림2에 보인 평면 전극을 가진 임베디드 캐패시터를 살펴보면, 유전체에 전기력선이 밀집되어 있음을 알 수 있다.

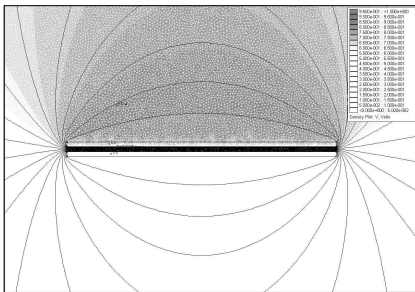


그림2 평면 전극의 전위분포

그림3은 요철 전극에 대한 전위분포로서 그림2와 마찬가지로 유전체에 전기력선이 밀집되어 있다. 전위분포로부터 정전용량 밀도를 구할 수 있다.

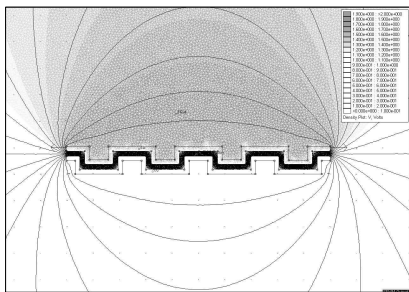


그림3 요철 전극의 전위분포

그림4는 전극면적에 따른 정전용량의 변화를 나

타낸 그림이다. 요철 전극의 임베디드 캐패시터가 평면 구조보다 큰 정전용량을 나타내고 있다.

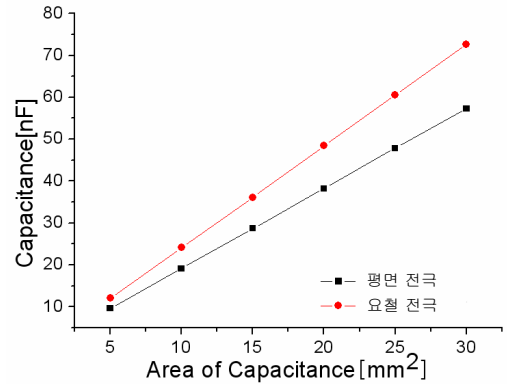


그림4 전극면적에 따른 정전용량의 변화

표1에 유전체 두께와 전극구조에 따른 정전용량 밀도의 변화를 보였다. Thin film형 임베디드 캐패시터는 유전체 두께의 영향으로 높은 정전용량 밀도를 나타내고 있다. 구체적으로, 요철 전극의 임베디드 캐패시터는 2660의 값을, 평면 전극은 1906을 나타내고 있다. 이는 요철 전극을 채택하면 평면 전극에 비하여 정전용량 밀도를 40% 정도 향상시킬 수 있음을 보여주고 있다.

표1 전극구조와 유형에 따른 정전용량 밀도

유형	유전체	전극	정전용량 밀도 [nF/cm ²]
Thin Film형	2 μm	요철	2660
		평면	1906
Thick Film형	20 μm	요철	240
		평면	191

다음으로, 고주파 디커플링용 임베디드 캐패시터를 구현하기 위하여 그림5와 같이 2개의 전극이 서로 대면하고 있는 'gap type' 임베디드 캐패시터를 검토하였다. 전극으로는 두께가 35 μm 이고 크기가 2×2mm인 동박을, 유전체로는 두께가 20 μm 이고 유전율이 25인 BaTiO₃+Epoxy를 적용하였다. FR-4의 두께는 35 μm 이다.

Gap type 임베디드 캐패시터의 특성은 HFSS (High Frequency Structure Simulation) 프로그램으로 분석하였다.

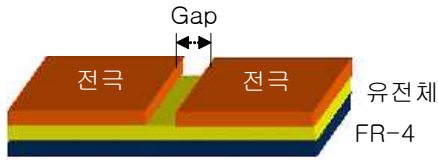


그림5 Gap type 임베디드 캐패시터

그림6은 기존의 평면 전극 임베디드 캐패시터('planar'로 표시)와 gap type 임베디드 캐패시터('50 μm '로 표시)의 주파수에 따른 임피던스 특성이다. Gap의 크기는 50 μm 이며, 500MHz~7GHz 범위에서 임피던스 변화를 분석하였다. 평면 전극 임베디드 캐패시터는 1GHz의 공진주파수를, gap type 임베디드 캐패시터는 4GHz의 공진주파수를 나타낸다. 이는 gap type 전극구조에 의하여 고주파 특성이 개선됨을 의미한다.

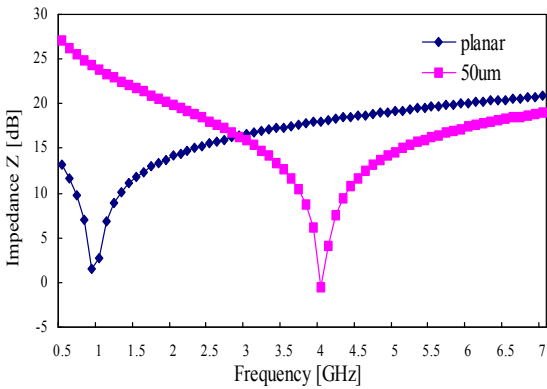


그림6 Gap type 전극구조의 효과

그림7은 gap을 50~300 μm 로 변화시킬 때 임피던스 특성의 변화를 나타낸 그림이다. Gap이 증가함에 따라 공진주파수가 높은 대역으로 이동된다.

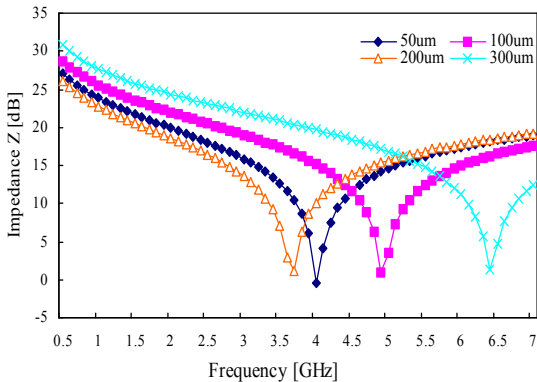


그림7 Gap 크기에 따른 임피던스 변화

Gap이 증가하면 캐패시터의 전극 간격이 증가하므로 정전용량(C)이 감소된다. 또한 전극 면적이 감소되므로 L_{ESL} (기생 인덕턴스) 및 정전용량(C)도 감소된다. 이 때문에 그림7과 같이 공진주파수가 고주파 대역으로 이동된다.

그림8은 gap 크기에 따른 정전용량의 변화이다. Gap이 증가하면 전극 면적이 감소되고, 전극 간격은 증가되므로 정전용량이 감소되고 있다. 그림에서 gap이 50 μm 일 때의 정전용량 밀도는 55 pF/cm²이다. 이는 동일한 조건의 평면 전극 임베디드 캐패시터가 나타내는 25 pF/cm²의 값(그림8에 표시)에 비하여 매우 높은 값이다.

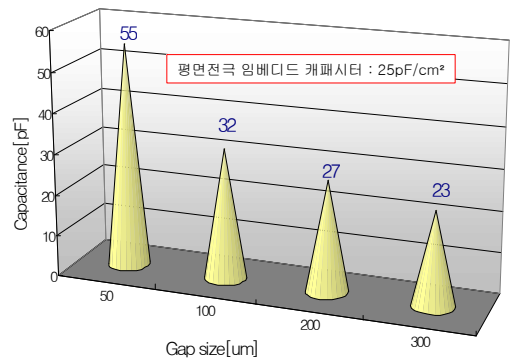


그림8 Gap 크기에 따른 정전용량의 변화

3. 결 론

임베디드 캐패시터의 정전용량 밀도를 높이고 고주파 특성을 향상시키는 방안으로 전극구조를 변형하고 그 특성변화를 분석하였다. 요철 전극 및 gap type 전극을 적용할 때 정전용량을 높이면서 고주파 특성을 향상시킬 수 있었다.

참고문헌

[1]C. S. Ryu, "Embedded PCB Technology and Market Trend", KPCA Show International Symposium Proceeding, 2005.

[2]Manoj kumr Damani, "Physics Based Reliability Assessment of Embedded Passives", Master Thesis, Georgia Institute of Technology, 2004.

[3]R. Ulrich, "Integrated Passive Component Technology", IEEE Press, pp.55~74, 2003.

[4]Henry Utsunomiya, "最新 Embedded PCB 技術動向", 제1차 한·일 공동 Symposium Proceeding, pp. 3~37, Seoul Korea, 2004.