

하이퍼 피터슨을 피터슨-토러스(PT) 네트워크에 임베딩

서정현¹, 이형옥², 장문석³

순천대학교 {컴퓨터과학과¹, 컴퓨터교육과², 컴퓨터과학과³}

{jhseo, oklee, jang}@suncheon.ac.kr

Embedding Hyper Petersen into Petersen-Torus(PT) Networks

Junghyun Seo¹, Hyeongok Lee², Moonsuk Jang³

{Dept. Computer Sci.¹, Dept. Computer Edu.², Dept. Computer Sci.³} Suncheon National Univ.,

요 약

본 논문은 피터슨 그래프를 기반으로 설계된 노드수가 증가함에 따라 분지수가 증가하는 하이퍼 피터슨을 분지수가 고정인 피터슨-토러스(PT) 네트워크에 임베딩 가능성을 보인다. 하이퍼 피터슨 $HP_{\log_2 n^2 + 3}$ 을 $PT(n, n)$ 에 확장율 1, 연장을 $1.5n + 2$ 그리고 밀집율 $5n$ 에 임베딩 하였다.

1 서론

인간이 활동하는 대부분의 영역에서 컴퓨터가 활용되고 있으며, 점점 더 컴퓨터의 활용영역은 확대될 것이다. 현재 대부분의 컴퓨터는 입력된 명령에 대해 하나를 처리하고 다음 하나를 순차적으로 처리하는 방식의 처리기(프로세서)를 가지고 있는 순차적 컴퓨터(sequential computer)이다. 컴퓨터가 개발된 이후로, 매년 컴퓨터는 프로세서의 속도가 빨라지고 메모리 용량이 커지도록 설계되어 왔다. 이러한 경향은 여전히 진행 중이고 컴퓨터가 더 빨라지도록 요구되고 있다. 전기이동 속도 때문에 순차적 컴퓨터의 속도는 물리적인 한계에 도달 할 것이고, 여러 대의 컴퓨터를 조합하는 다중 컴퓨터(multicomputer) 시스템이 대안이 될 수 있다.

공유메모리 모델은 다중 프로세서(multiprocessor) 시스템 이라고 하고 프로세서가 공통의 메모리를 사용 한다. 지역메모리 모델은 다중 컴퓨터 시스템 이라고 하고 각각의 프로세서가 지역 메모리를 가지고 있다. 프로세서간의 데이터 교환을 위한 통신 링크가 고정되어 있으면 정적연결망(static network)이라고 하고, 프로세서간의 통신링크가 고정되어 있지 않으면 동적연결망(dynamic network)이라고 한다. 일반적으로 프로세서간의 연결이 고정된 망을 상호연결망(interconnection network)이라고 한다. 상호연결망은 프로세서의 집합, 지역메모리 그리고 프로세서간의 데이터 전송을 위한 양방향 통신링크로 구성되어 있다. 상호연결망은 그래프 $G=(V, E)$ 로 모델링 될 수 있다. 각각의 프로세서 P_i 는 노드집합 V 의 원소이고, 두 개의 프로세서 P_i 와 P_j 는 통신링크 (P_i, P_j) 에 의해 연결되어 있다. 상호연결망을 그래프로 모델링하면, 프로세서는 노드로 통신링크는 에지로 사상된다. 노드 P_i 와

이웃한 노드의 수를 그 노드의 분지수라고 한다[3].

새로운 상호연결망이 설계되면 연결망의 구조에 적합한 병렬 알고리즘들이 설계되는데 그 연구비용은 적지 않다. 서로 다른 연결망간의 임베딩은 설계된 알고리즘들을 재사용 할 수 있게 함으로써 알고리즘 설계 연구에 드는 비용을 절감할 수 있다. 임베딩에 관여되는 두 개의 연결망의 구조에 따라 임베딩 알고리즘 작성의 난이도가 결정된다. 멀티 컴퓨팅을 효과적으로 이용하기 위해서 링, 트리, 메쉬, 하이퍼큐브와 같은 공통적인 위상 구조를 토러스, 허니콤브(honeycomb) 메쉬, 하이퍼큐브, folded 하이퍼큐브, 스타그래프, 매크로-스타(macro-star) 등의 여러 가지 연결망에 임베딩하는 문제가 연구 되었다 [1,4,5,6,7,8,9,10,11].

상호연결망 H (host)에서 G (guest)를 시뮬레이션 하기 위해, G 를 H 에 효과적으로 임베딩 f 한다는 것은 $V(G)$ 를 $V(H)$ 에 효과적으로 사상하는 것이다. 임베딩을 평가하는 척도는 확장율(expansion), 부하계수(load factor), 연장율(dilation), 밀집율(congestion)이 있다[2].

본 논문에서는 하이퍼피터슨 네트워크를 PT 네트워크로 일대일 임베딩 한다. 일대일 임베딩에서는 부하계수가 1이므로 프로세서에서 작업처리 시간이 빠르다. 하이퍼피터슨 네트워크는 확장율이 1에 근접하도록 임베딩 되었고, 망이 확장될 때 에지의 수가 증가하는 특성 때문에 연장율과 밀집율은 비례해서 증가한다. 본 논문의 구성은 2장에서 PT 네트워크와 하이퍼피터슨 네트워크를 소개하고, 3장에서 하이퍼피터슨 네트워크를 PT 네트워크에 임베딩 하였다. 마지막으로 결론을 맺는다.

2 관련연구

하이퍼큐브는 모든 노드의 에지수가 같은 정규 연결망이

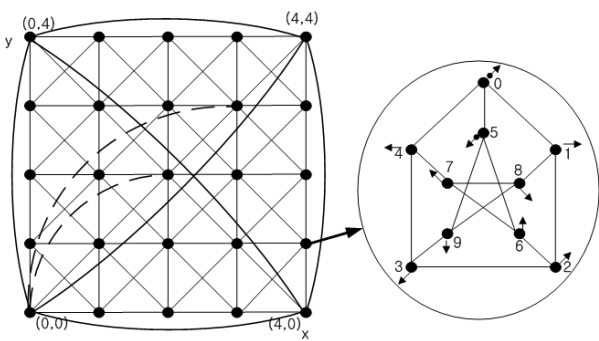
고, 노드-에지 대칭 구조를 가지고 있으며 intel Ncube, Paralex 등과 같은 병렬컴퓨팅 시스템에서 상용화되었다. 하이퍼피터슨 네트워크는 피터슨 그래프를 하이퍼큐브 방식으로 연결하여 하이퍼큐브보다 지름(diameter)과 망비용(network cost)에서 우수한 성질을 갖는 연결망이다.

2.1 피터슨-토러스 $PT(m,n)$ 네트워크 정의

$PT(m,n)$ ($m,n \geq 2$)은 피터슨 그래프(그림 1의 (b))를 기본모듈로 하고, 기본모듈 m (x축) $\times n$ (y축)개를 격자점에 배치하고 에지 정의에 의해 연결한다. 피터슨-토러스 네트워크 $PT(m,n) = (V_{pt}, E_{pt})$ 이다. 본 논문에서는 $PT(m,n)$ 를 그림 1의 (a)와 같이 2차원 그래프에 사상시켜 설명한다. 단위 피터슨 그래프를 기본모듈이라고 하며, 기본모듈은 x 와 y 의 교차점에 있다. 기본모듈의 주소는 (x,y) 로 나타내고 노드 주소는 (x,y,p) 로 나타낸다. "노드 (x,y,p) 는 기본모듈 (x,y) 에 속한다"라고 말한다. x 는 기본모듈의 x 축의 좌표, y 는 기본모듈의 y 축의 좌표, p 는 기본모듈인 피터슨 그래프에 있는 노드의 주소이다. 피터슨-토러스 $PT(m,n)$ 의 노드정의는 다음과 같다.

$$V_{pt} = \{(x,y,p), 0 \leq x < m, 0 \leq y < n, 0 \leq p \leq 9\}$$

$PT(m,n)$ 의 에지는 다음과 같이 내부에지와 외부에지로 나눈다. 같은 기본모듈에 속한 노드들을 연결하는 에지를 내부에지라고 하고, 내부에지는 피터슨 그래프의 에지를 그대로 사용한다. 서로 다른 기본모듈에 있는 노드를 연결하는 에지를 외부에지라고 하고 다음과 같이 정의한다. 아래 에지를 나타내는 수식에서 심벌 '/'는 나머지 연산자이다. ① 세로에지는 $((x,y,6), (x,(y+1)/n,9))$ 과 $((x,y,9), (x,(y-1+n)/n,6))$ 이다. ② 가로에지는 $((x,y,1), ((x+1)/m,y,4))$ 과 $((x,y,4), ((x-1+m)/m,y,1))$ 이다. ③ 사선에지는 $((x,y,2), ((x+1)/m, (y+1)/n, 3))$ 과 $((x,y,3), ((x-1+m)/m, (y-1+n)/n, 2))$ 이다. ④ 역 사선에지는 $((x,y,7), ((x-1+m)/m, (y+1)/n, 8))$ 과 $((x,y,8), ((x+1)/m, (y-1+n)/n, 7))$ 이다. ⑤ 지름에지는 $((x,y,0), ((x + \lfloor \frac{m}{2} \rfloor)/m, (y + \lfloor \frac{n}{2} \rfloor)/n, 5))$ 과 $((x,y,5), ((x - \lfloor \frac{m}{2} \rfloor + m)/m, (y - \lfloor \frac{n}{2} \rfloor + n)/n, 5))$ 이다.



(a) $PT(5,5)$ (b) 피터슨 그래프
그림 1. 피터슨-토러스 $PT(5,5)$

그림 1의 (a)는 피터슨-토러스 $PT(5,5)$ 에서 기본모듈을 격자점으로 표현하였다. 기본모듈은 이웃한 기본모듈들과 완전 그래프 형태로 연결되어 있다. 가장자리를 제외한 모든 기본모듈은 지름에지를 제외한 에지들이 그려져 있

며, 기본모듈 (0,0)의 지름에지만 굵은 파선(굵은 선이 일정한 규칙으로 반복되는)으로 그려져 있다. 가장자리의 기본모듈들은 랩어라운드(wraparound) 에지가 생략되어 있으나 4개의 꼭지점에 있는 기본모듈은 몇 개의 랩어라운드 에지가 굵은 실선으로 그려져 있다. 피터슨-토러스 $PT(m,n)$ 의 기본모듈인 피터슨 그래프(그림 1의 (b))를 보면, 노드 1, 4는 가로에지, 노드 6, 9는 세로에지, 노드 2, 3은 사선에지, 노드 7, 8은 역 사선에지, 노드 0, 5는 지름에지와 결합된 노드들이다. $PT(m,n)$ 은 노드수 $10mn$, 에지 수 $20mn$, 연결도 4 그리고 분지수 4를 가지는 정규 그래프이다. $PT(m,n)$ 는 $m=n$ 일 경우 지름이 $1.5n+2$ 이고, bisection width가 n^2+5n 이다[12].

2.2 하이퍼피터슨 HP

하이퍼피터슨 그래프는 하이퍼큐브 유사 그래프이고 피터슨 그래프와 하이퍼큐브의 카테시안 곱(cartesian product)으로 만들 수 있다. 모든 노드에서 분지수가 같은 정규 그래프이고 노드-에지 대칭이다. 또한 높은 분지수, 높은 연결도, 적은 지름을 가지고 있다. j 차원 HP 는 $10 \times 2^{j-3}$ 개의 노드와 $5j \times 2^{j-3}$ 개의 에지로 구성되며 $HP_j = (V_{hp}, E_{hp})$ 로 나타낸다. 정점의 집합은 두 개의 투플로 이루어져 있고 정의는 다음과 같다[2].

$$V_{hp} = \{(B(u), P(i)) | B(u) \text{는 } j-3 \text{ 개의 2진 비트스트링}, \{0 \leq P(i) \leq 9\}\}$$

에지는 다음과 두 가지로 구분한다.
피터슨 에지 : $((B(u), P(i)), [B(u), P(j)])$ 는 $P(i)$ 와 $P(j)$ 가 피터슨 그래프로 연결되어 있다.
하이퍼큐브 에지 : $([B(u), P(i)], [B(v), P(i)])$ 는 $B(u)$ 와 $B(v)$ 가 정확히 1 비트 다르다.

HP_j 는 $Q_{j-3} \times P(j \geq 3)$ 이고, 피터슨 그래프와 $j-3$ 차원 하이퍼큐브를 카테시안곱(cartesian product)하여 만든다. 즉 Q_{j-3} 하이퍼큐브의 각각의 노드들을 피터슨그래프로 대체한 것이다. 그림 2는 5차원 하이퍼피터슨이다. 노드의 주소는 2진 비트스트링으로 이루어진 $B(u)$ 와 한 자리 정수로 이루어진 $P(i)$ 의 조합으로 이루어져 있다. 피터슨 에지는 모두 나타냈고 그림의 복잡함을 피하기 위하여 하이퍼큐브 에지는 $P(i)$ 가 0, 3, 8일 경우만 나타내었다. $P(i)$ 가 0, 3, 8을 제외한 다른 숫자일 경우도 0, 3, 8의 경우와 같이 $B(u)$ 가 한 비트 다르고 $P(i)$ 가 같은 노드 사이에 에지가 있다. HP 의 차원은 $B(u)$ 의 비트스트링 개수 + 3이다.

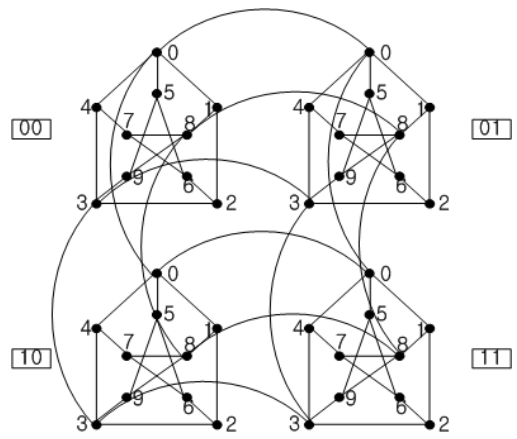


그림 2. 5-차원 하이퍼피터슨 HP_5

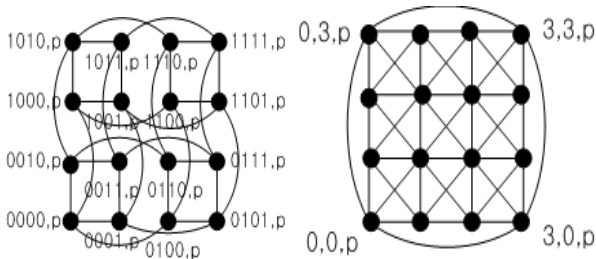
j 차원 하이퍼피터슨은 1.25×2^j 개의 노드와 분지수 j , 지름 $j-1$ 이다. 하이퍼피터슨은 하이퍼큐브의 성질과 매우 유사하며, 비슷한 지름과 분지수를 가질 때 노드의 수가 1.25배 많다[1].

3 하이퍼 피터슨 HP를 피터슨 토러스 PT로 임베딩

임베딩의 기본적인 전략은 HP의 피터슨 그래프를 PT의 기본모듈 피터슨 그래프에 사상하는 것이다. HP의 노드주소 $B(u)$ 를 PT의 기본모듈 (x,y) 의 주소에 사상하는 방법은 3.2절에 있는 하이퍼큐브를 PT에 임베딩하는 방법과 같다. HP의 노드들 중 노드주소 $B(u)$ 가 같은 10개의 노드들(피터슨 그래프)을 HP의 기본모듈이라고 한다.

정리 1 하이퍼피터슨 $HP_{\log_2 n^2 + 3}$ 을 피터슨-토러스 $PT(n,n)$ 에 확장율 1, 연장율 $1.5n+2$ 그리고 밀집율 $5n$ 에 임베딩 가능하다(n 은 2의 지수 승).

증명 피터슨-토러스 $PT(n,n)$ 의 노드수와 하이퍼피터슨 $HP_{\log_2 n^2 + 3}$ 의 노드수는 $10n^2$ 이다. 그러므로 확장율 1이다. $HP_{\log_2 n^2 + 3}$ 의 노드 $[B(u), P(k)]$ 에서 $B(u)$ 의 i 번째 비트를 $B(u)_i$ 라고 한다. $B(u)$ 에서 LSB로부터 홀수 번째 비트를 순서대로 조합한 $xb(u) = B(u)_{\log_2 n^2 - 1} \dots B(u)_{i+2}B(u)_i B(u)_{i-2} \dots B(u)_3B(u)_1$ 이라고 하고, 짝수 번째 비트를 순서대로 조합한 $yb(u) = B(u)_{\log_2 n^2} \dots B(u)_{i+3}B(u)_{i+1}B(u)_{i-1} \dots B(u)_4B(u)_2$ 이라고 한다(i 는 홀수). $HP_{\log_2 n^2 + 3}$ 의 노드 $[B(u), P(k)]$ 는 $PT(m,n)$ 의 노드 $(xb(u)_{(10)}, yb(u)_{(10)}, P(k))$ 에 사상한다. 그림 3은 HP_7 과 $PT(4,4)$ 를 보였다. 두 그래프에서 하나의 점은 기본모듈이고, HP의 기본모듈에서 PT의 기본모듈로의 사상은 피터슨 그래프의 주소가 정확하게 같은 노드로 사상된다. 예를 들어, HP의 노드 $[1001,5]$ 의 xb 는 01, yb 는 10이므로 PT의 노드 $(1,2,5)$ 에 사상된다.



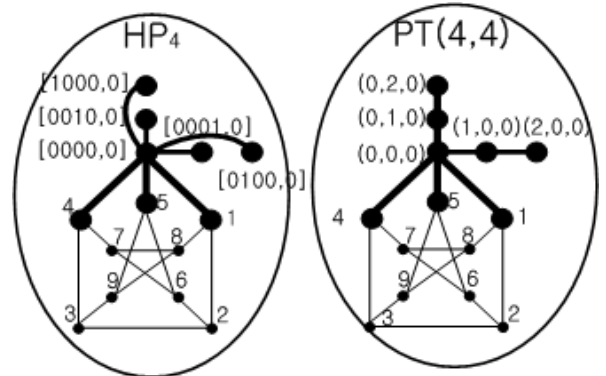
(a) HP_7 (b) $PT(4,4)$
 그림 3. HP_7 를 $PT(4,4)$ 에 임베딩

HP의 에지는 피터슨 에지와 하이퍼큐브 에지 두 가지 종류가 있다. 에지 $([B(u), P(k)], [B(v), P(k)])$ 는 같은 피터슨 그래프 주소를 가지는 하이퍼큐브 에지이고 에지 $([B(u), P(k)], [B(u), P(o)])$ 는 같은 하이퍼 큐브 주소를 가지는 피터슨 에지이다. 피터슨 에지 $([B(u), P(k)], [B(u), P(o)])$ 는 $(xb(u)_{(10)}, yb(u)_{(10)}, P(k)), (xb(u)_{(10)}, yb(u)_{(10)}, P(o))$ 로 사상되므로 연장율 1, 밀집율 1이다.

HP의 하이퍼큐브 에지 $([B(u), P(k)], [B(v), P(k)])$ 에서, HP의 노드 $[B(u), P(k)]$ 는 PT의 노드

$(xb(u)_{(10)}, yb(u)_{(10)}, P(k))$ 로, HP의 노드 $[B(v), P(k)]$ 는 PT의 노드 $(xb(v)_{(10)}, yb(v)_{(10)}, P(k))$ 로 사상된다. $B(u)$ 와 $B(v)$ 는 정확히 1 비트 다르고, 그 다른 비트가 LSB로부터 홀수 번째 비트 이면 $xb(u) \neq xb(v)$, $yb(u) = yb(v)$ 이고 짝수 번째 비트이면 $xb(u) = xb(v)$, $yb(u) \neq yb(v)$ 이다. $xb(u)$ 의 t 번째 비트를 $xb(u)_t$ 라고 하고, $yb(u)$ 의 t 번째 비트를 $yb(u)_t$ 라고 한다($1 \leq t \leq \log_2 n^2 / 2$). $xb(u)_t \neq xb(v)_t$ 이면 $xb(u)_{(10)}$ 와 $xb(v)_{(10)}$ 는 2^{t-1} 만큼 차이가 있다. t 가 가장 큰 값 $\log_2 n / 2$ 일 때 $\frac{n}{2}$ 이므로, $((xb(u)_{(10)}, yb(u)_{(10)}, P(k)), (xb(v)_{(10)}, yb(v)_{(10)}, P(k)))$ 의 외부 경로길이는 최대 $\frac{n}{2}$ 이고, 내부 경로길이는 $(\frac{n}{2} + 1) \times 2$ 이다. 두 경로길이의 합은 $1.5n + 2$ 이고 이 값이 연장율이다. $yb(u)_t \neq yb(v)_t$ 일 경우도 마찬가지다.

HP의 에지 (u, v) 의 두 노드 u 와 v 가 사상되는 PT의 두 노드 $(xb(u)_{(10)}, yb(u)_{(10)}, P(k))$ 과 노드 $(xb(v)_{(10)}, yb(v)_{(10)}, P(k))$ 이다. $xb(u)_t \neq xb(v)_t$ 일 경우 두 노드는 y 값이 같은 기본모듈에 있고 가장 먼 거리에 있을 때 x 축으로 $n/2$ 의 거리에 있다. 그 경로의 출발기본모듈과 $(n/2) - 1$ 개의 중간경유 기본모듈은 모두 같은 외부 에지 $((x,y,1), (x+1,y,4))$ 를 이용한다. $yb(u)_t \neq yb(v)_t$ 일 경우 외부에지 $((x,y,6), (x,y+1,9))$ 를 이용한다. 이 에지에서 밀집율은 $n/2 \times 10$ 이다. 따라서 연장율 $1.5n + 2$ 그리고 밀집율 $5n + 2$ 에 임베딩 가능하다. □



(a) HP_4 의 일부 (b) $PT(4,4)$ 의 일부
 그림 4. HP_4 를 $PT(4,4)$ 에 임베딩

예를 들어 그림 4의 에지 $[0000,4], [0100,4]$ 에서 노드 $[0000,4]$ 는 $(0,0,4)$ 에 노드 $[0100,4]$ 은 노드 $(2,0,4)$ 에 사상된다. 노드 $(0,0,4)$ 와 노드 $(2,0,4)$ 사이의 경로는 다음과 같다. $(0,0,4), (0,0,0), (0,0,1), (1,0,4), (1,0,0), (1,0,1), (2,0,1), (2,0,0), (2,0,4)$. 2개의 외부에지와 3×2 개의 내부에지를 가지는 경로이며 길이는 8이다. □

정리 2 하이퍼피터슨 $HP_{\log_2 2n^2 + 3}$ 을 피터슨-토러스 $PT(2n,n)$ 에 확장율 1, 연장율 $3n+2$ 그리고 밀집율 $10n+2$ 에 임베딩 가능하다(n 은 2의 지수 승).

증명 피터슨-토러스 $PT(2n,n)$ 의 노드수와 하이퍼피터슨 $HP_{\log_2 2n^2 + 3}$ 의 노드수는 $20n^2$ 이다. 그러므로 확장율 1이다. 노드의 사상은 정리 1의 증명과 같다. 이 임베딩은 단

지 HP_j 가 Q_{j-3} 그래프와 피터슨 그래프의 카티션 곱으로 이루어진 것인데 $j-3$ 이 홀수일 때를 말하고, PT는 x 축이 y 축보다 정확히 2배만큼 큰 그래프이다. 이 임베딩은 $PT(2n, 2n)$ 을 $HP_{\log_2 4n^2 + 3}$ 에 임베딩하는 것과 같다. $((xb(u)_{(10)}, yb(u)_{(10)}, p), (xb(v)_{(10)'}, yb(v)_{(10)'}, p))$ 의 외부 경로길이는 최대 n 이다. 내부 경로길이는 $(n+1) \times 2$ 이므로 최대 경로길이는 $3n+2$ 이므로 연장을 $3n+2$ 에 임베딩 된다. 예지 $([B(u), P(k)], [B(v), P(k)])$ 를 가지는 피터슨 그래프의 10개의 노드들은 모두 같은 외부경로를 이용하므로 외부경로에서의 밀집율은 $10n$ 이다. 경로의 마지막 노드에서의 밀집율이 2이므로 밀집율 $10n+2$ 에 임베딩된다. 따라서 연장을 $3n+2$ 그리고 밀집율 $10n+2$ 에 임베딩 가능하다. \square

4 결론

상호연결망 사이의 임베딩은 설계된 병렬알고리즘을 재 사용할 수 있게 하는 의미 있는 작업이다. 본 논문에선 피터슨 그래프를 기반으로 설계된 하이퍼 피터슨 네트워크를 PT 네트워크로 임베딩 하였다. 하이퍼 피터슨 $HP_{\log_2 n^2 + 3}$ 을 $PT(n, n)$ 에 확장을 1, 연장을 $1.5n+2$ 그리고 밀집율 $5n$ 에 임베딩 하였다. 이러한 결과는 하이퍼 피터슨에서 설계된 알고리즘이 PT에서 효과적으로 재 사용될 수 있다는것을 보여준다. 역으로 PT 네트워크에서 개발된 알고리즘을 다른 연결망에서 사용할 수 있도록 PT 네트워크를 다른 연결망에 임베딩 하는 것은 더 연구해볼만한 가치가 있다.

참고문헌

- [1] S.K. Das and A.K. Banerjee. Hyper Petersen network: Yet another hypercube-like topology. In Proceedings of the 4th Symposium on the Frontiers of Massively Parallel Computation (Frontiers' 92), pages 270-277, McLean, Virginia, USA, October 1992. Computer Society Press.
- [2] Y. Saad and M. H. Schultz, "Topological Properties of Hypercubes," IEEE Trans. Comput., Vol. 37, No. 7, pp. 867-872, July 1988.
- [3] J.D. Ullman, Computational Aspects of VLSI. Rockville, md.: Computer Science Press, 1984
- [4] C. H. Yeh and B. Parhami, "Routing and Embeddings in Cyclic Petersen Networks: An Efficient Extension of the Petersen Graph," 1999 International Conference on Parallel Processing (ICPP'99), pp. 258-265, 1999.
- [5] S. K. Das and A. K. Banerjee "Embeddings into Hyper Petersen networks: yet another hypercube-like interconnection Topology," VLSI Design, Vol. 2, No. 4, pp. 335-351, 1995.
- [6] S. K. Lee and H. A. Choi, "Embedding of Complete Binary Trees into Meshes with Row-Column Routing," IEEE Transactions on Parallel and Distributed Systems, Vol. 7, No. 5, pp. 493-497, MAY 1996.
- [7] C. H Kim, J. Choi and H.S. Lim, "Embedding

- Full Ternary Trees into Recursive Circulants", EurAsia-ICT2002, LNCS 2510, PP 874-882, 2002.
- [8] S. Y. Hsieh, "Embedding of Cycles in the Faulty Hypercube", ACSAC2005, LNCS 3740, pp229-235, 2005.
- [9] P. F. Cortese and G. D. Battista, "On Embedding a Cycle in a Plane Graph", GD2005, LNCS 3843, pp. 49-60, 2005
- [10] S. Bezrukov, "Embedding complete trees into the Hypercube", Discrete Applied Mathematics, Vol. 100, No. 2-3, pp.101-119, 2001.
- [11] J. H. Park, H. S. Lim and H. C. Kim, "Embedding Starlike Trees into Hypercube-Like Interconnection Networks", ISPA 2006 Ws, LNCS 4331, pp 301-310, 2006.
- [12] 서정현, 이형욱, 장문석, "멀티컴퓨팅 시스템을 위한 피터슨-토러스(PT) 네트워크", 정보과학회 논문지 게재