

# 표면 전기 특성 측정을 위한 MOS 트랜지스터 탐침 개발

이상훈<sup>†</sup> · 서재완\* · 임근배\* · 신현정\*\* · 문원규\*

## MOS transistor probe for surface electric properties

Sang Hoon Lee, Jaewan Seo, Geunbae Lim, Hyunjung Shin and Wonkyu Moon

**Key Words :** SPM (주사형 탐침 현미경), MOS transistor (MOS 트랜지스터), Nano tip (나노 탐침), Surface electric property (표면 전기 특성)

### Abstract

We fabricate and evaluate the metal-oxide-semiconductor (MOS) transistor probe with the focused-ion-beam (FIB) for surface electric properties. The probes are designed with the rectangular and V-shaped structures, and their dimensions are determined considering the contact mode operation. The conductive nano tip is grown with FIB system, and deposition condition is controlled for the sharp tip. The fabricated device is applied to the various test patterns like the metal lines and PZT poling regions, and the results show the well defined measurement patterns.

#### 기호설명

- $E$ : 실리콘의 영률 (169 GPa)  
 $l$ : 외팔보의 길이 ( $\mu\text{m}$ )  
 $t$ : 외팔보의 두께 ( $\mu\text{m}$ )  
 $k_v$ : V 형 외팔보의 스프링 상수 (N/m)  
 $\theta$ : 외팔보가 기저면과 이루는 각도 (degree)  
 $d$ : V 형 외팔보의 한 팔의 너비 ( $\mu\text{m}$ )  
 $b$ : V 형 외팔보의 전체 너비 ( $\mu\text{m}$ )

## 1. 서론

최근 나노 수준의 전기 소자들이 개발됨에 따라, 이러한 소자들의 표면 전기 특성을 측정하기 위한 연구가 지속적으로 행하여져 왔다<sup>(1-3)</sup>. 이러한 표면 측정에 가장 많이 사용되는 것은 SPM (Scanning Probe Microscope: 주사형 탐침 현미경)의

한 종류인 EFM (Electrostatic Force Microscope: 정전력 탐침 현미경)이다. 그러나, EFM 은 속도가 상대적으로 느릴 뿐만 아니라, lock-in-amplifier 와 같은 외부 기기 등을 많이 필요로 하여 크기가 커지는 단점이 있다<sup>(4-5)</sup>. 이러한 단점으로 인해 차세대 저장매체 등과 같은 다양한 영역에의 응용이 어려운 문제점을 가지고 있다. 이런 문제점을 해결하기 위해 빠른 속도를 가지면서도 소형화가 쉬운 MOS 트랜지스터를 이용한 탐침이 개발되어 왔다<sup>(4-5)</sup>. 이러한 탐침들은 빠른 속도와 시스템 소형화 등에서 새로운 가능성을 제시하였으나, 정밀 측정을 위해 3 차원 구조를 필요로 하기 때문에 제작상의 문제점을 가지고 있다. 본 논문에서는 이러한 문제점을 해결하기 위해 평면형의 MOS 트랜지스터와 전도성 금속 탐침을 이용하여 탐침을 설계, 제작하였으며, 이를 여러 시편에 적용하여 그 특성을 측정하였다.

## 2. 소자의 설계 및 제작

### 2.1 MOS 트랜지스터 탐침의 원리와 전체 구조

<sup>†</sup> 회원, 서울산업대학교, 자동차공학과

E-mail : [hyla@snut.ac.kr](mailto:hyla@snut.ac.kr)

TEL : (02)970-6433 FAX : (02)979-7032

\* 포항공과대학교 기계공학과

\*\* 국민대학교 신소재공학부

일반적으로 MOS 트랜지스터는 게이트에 걸린 전압에 따라 소스-드레인 사이의 전류값이 바뀌게 되는 원리를 가지고 있다. MOS 트랜지스터 탐침은 이러한 원리를 이용하여 그림 1에서 보는 바와 같이 표면의 전기적 특성이 MOS 트랜지스터로 전달될 때, 소스-드레인 간의 변화하는 전류값을 측정함으로써, 표면의 전기적 특성을 측정하게 된다.

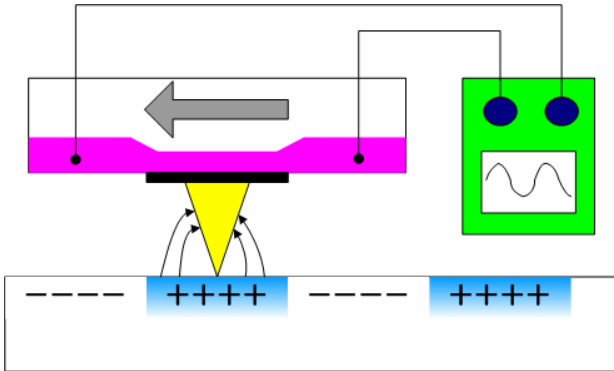


Fig. 1 Principle of MOS transistor probe

기존에 제작된 MOS 트랜지스터 소자들은, 서론에서 언급한 바와 같이 탐침 형상을 제작하기 위해 3 차원의 MOS 트랜지스터를 제작해야 하는 단점을 가지고 있었다. 이러한 문제점을 해결하기 위해 본 논문에서는 평면형 MOS 트랜지스터를 기반으로 전도성 금속 탐침을 이용하였다. 평면형 MOS 트랜지스터는 일반 반도체 공정을 이용하여 쉽게 제작이 가능하며, FIB (Focused Ion Beam: 집속이온빔)를 이용하여 제작된 전도성 금속 탐침은 표면의 전기 특성을 손실을 최소화하여 MOS 표면으로 전달해주게 된다.

## 2.2 MOS 트랜지스터 탐침의 설계

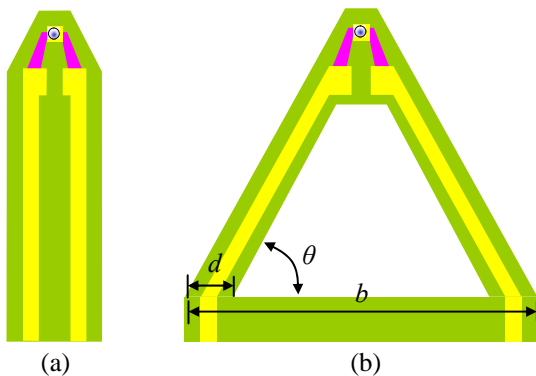


Fig. 2 Schematic view of MOS transistor probe: (a) rectangular and (b) V-shaped probe

표면 전기 특성 측정시 금속 탐침과 물체 표면

과의 거리가 짧을수록 그 민감도는 커지게 된다. 따라서, 본 연구에서는 주어진 소자에 대한 최대 민감도를 위해 SPM 측정 방식 중 접촉 모드를 기반으로 소자를 설계하였다.

일반적으로 접촉 모드의 경우, 표면의 굴곡을 유연하게 따라가기 위해 스프링 상수가 1N/m 이하로 제작된다. 이러한 점을 고려하여, 가장 기본적인 형태인 사각형의 외팔보 형태와, 사각형에 비해 휩강성 면에서 강점을 가지고 있는 V형 외팔보를 제작하였다<sup>(6,7)</sup>. 두 경우 모두 스프링 상수를 줄이기 위해 외팔보의 두께를 얇게 제작하여야 하나, 제작상의 편의성과 안전성을 고려하여 3, 5 $\mu$ m의 두 가지 두께로 제작을 수행하였다. 사각 외팔보의 경우, 금속 전선의 두께 등을 고려하여 너비를 70 $\mu$ m로 하였으며 3 $\mu$ m의 경우, 사각 외팔보 형태는 70 $\mu$ m의 너비에서 430 $\mu$ m 이상의 길이인 경우, 1N/m의 스프링 상수보다 작아지는 것을 확인할 수 있었다. V형 외팔보의 경우는 상대적으로 복잡한 구조를 가지고 있어, 1995년에 발표된 근사식인 수식 (1)을 이용하여 계산하였으며<sup>(8)</sup>, 그 결과가 그림 3에 나타나 있다. 전극의 너비를 고려하여 외팔보의 너비를 40 $\mu$ m로 하였으며, 이를 바탕으로 길이가 400 $\mu$ m 이상이고, 각도가 45도 이상일 때, 스프링 상수가 1N/m 이하로 떨어지는 것을 확인할 수 있었다.

$$k_v = \frac{Et^3d}{2l^3} \cos\theta \times \left\{ 1 + \frac{4d^3}{b^3} (3\cos\theta - 2) \right\}^{-1} \quad (1)$$

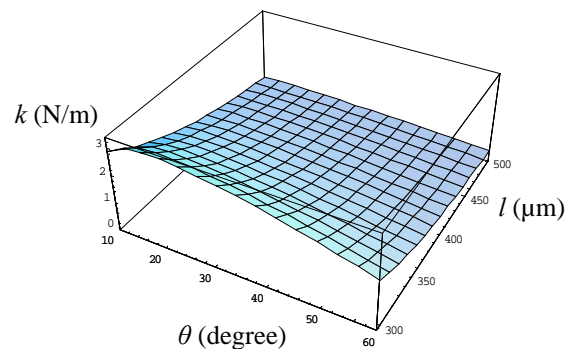
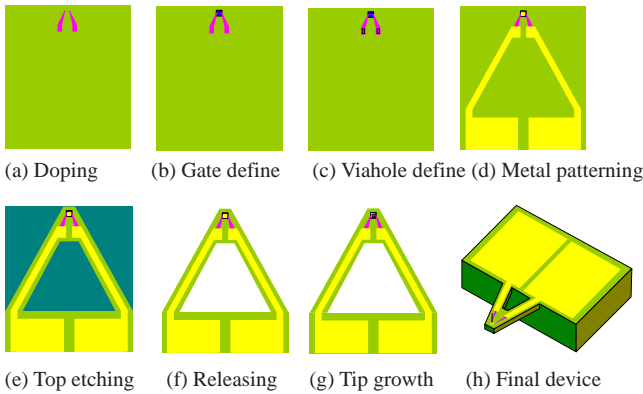


Fig. 3 Spring constant graph of V-shaped cantilever about various lengths and angles

## 2.3 MOS 트랜지스터 탐침의 제작

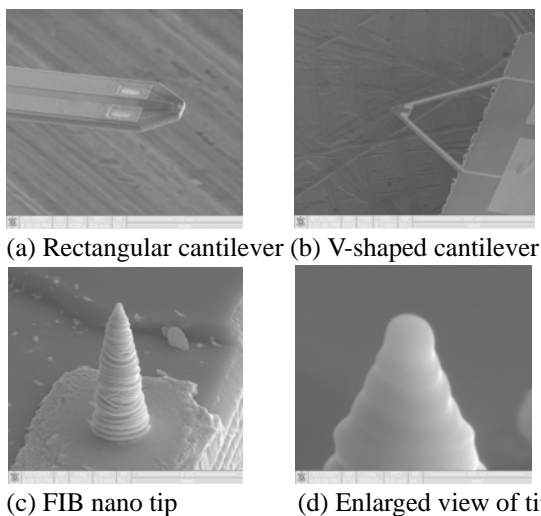
소자는 그림 4와 같이 SOI 웨이퍼를 사용하여 제작되었으며, 기존에 발표된 바와 같이 기본 반도체 공정을 이용하여 제작되었다<sup>(6)</sup>. 소스와 드레

인 부분을 인으로 도핑한 후, 게이트 부분에 30nm 두께의 게이트 산화막을 형성하였다. 전극은 Cr/Au 를 사용하였으며, deep RIE 를 이용하여 소자를 릴리징하였다. 전도성 나노 탐침은 공정 중간에 손상을 입을 수 있으므로, 최종적으로 소자가 릴리징된 후 FIB 를 이용하여 형성하였다. 이 때, 증착 물질로는 백금을 사용하였으며, 그 높이는 5 $\mu\text{m}$  였다.



**Fig. 4** Fabrication processes of MOS transistor probe

그림 5 는 제작 후의 MOS 트랜지스터 탐침의 모습을 나타내고 있다. 그림 5 (a)와 (b)는 최종 소자가 또한 안전하게 릴리징된 모습을 나타내고 있으며, 그림 5 (c)와 (d)는 마지막 탐침 부분을 나타내고 있다. 이 탐침은 FIB 를 이용하여 형성되었으며, 보다 날카로운 탐침 제작을 위해 FIB 의 전류를 30pA 에서 10pA, 최종적으로 1pA 로 줄여가며 증착하였다. 이를 통해 그림과 같이 90nm 이하의 끝부분 반지름을 얻을 수 있었다.

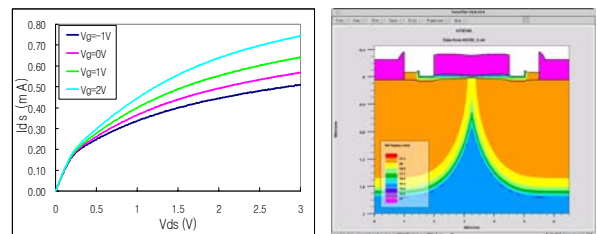


**Fig. 5** Photos of fabricated MOS transistor probe

### 3. 실험 및 측정 결과

#### 3.1 제작된 MOS 트랜지스터 탐침의 기본 특성

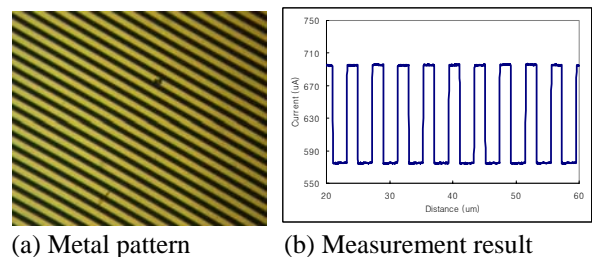
제작된 소자의 특성을 파악하기 위해, MOS 트랜지스터의 전류-전압 특성을 측정하였다. 그림에서 본 바와 같이, 본 소자는 게이트 전압이 0V 이하에서도 전류가 흐를 수 있다. 이것은 게이트 길이가 2.5 $\mu\text{m}$  로 짧아 게이트 부분이 약하게 도핑되었기 때문으로 판단되며, 해석을 통해서도 이러한 현상을 확인할 수 있다. 이러한 성질은 표면의 전기적 특성을 플러스와 마이너스 중 한 종류만 측정하는 것이 아니라, 양쪽 모두를 측정할 수 있음을 나타내어 주고 있다.



**Fig. 6** Characteristics of MOS transistor probe

#### 3.2 MOS 트랜지스터 탐침을 이용한 시편 측정

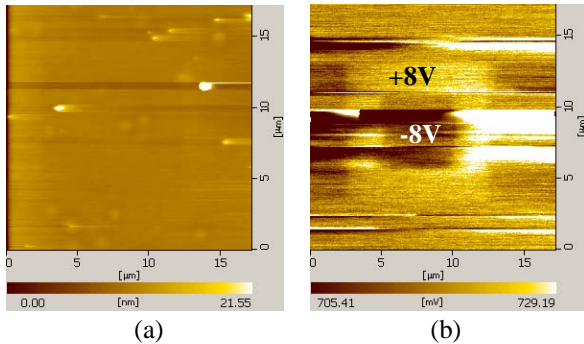
이러한 특성을 바탕으로, 제작된 소자를 여러 가지 패턴에 적용하여 측정 작업을 수행하였다. 우선, 전압이 인가된 금속패턴을 이용하여 측정 가능성을 확인하였다. 금속 패턴은 4 $\mu\text{m}$  너비로 형성되어 있으며, 50mV~1V 까지 전압을 인가하여 그 특성을 파악하였다. 그림에서 보는 바와 같이, 금속 패턴을 명확하게 측정하고 있음을 확인할 수 있다.



**Fig. 7** Measurement result of 4 $\mu\text{m}$ -wide metal pattern

제작된 소자를 PZT 폴링 패턴에 적용하였다. PZT 폴링 패턴은 상용 SPM 기기인 세이코사의 SPA 400 을 이용하여 에피로 키워진 60nm 두께의 PZT 표면에 형성되었다. 플러스와 마이너스 패턴을 모두 나타내기 위해, 바깥쪽 5x5 $\mu\text{m}^2$  의

구간은 +8V 로, 안쪽  $2.5 \times 2.5 \mu\text{m}^2$  의 구간은 -8V 로 폴링하였다. 이렇게 폴링된 패턴을 제작된 소자를 이용하여 측정한 결과는 그림 8 과 같다. 그림에서 보듯이, 일반 표면 형상 측정시에는 패턴의 모습이 나타내지 않았으나, 전기적 특성을 측정할 때에는 폴링 패턴을 나타내는 것을 확인할 수 있다.



**Fig. 8** Measurement results of PZT poling patterns: (a) topographical and (b) electrical measurement results

그림에서, +8V 영역이 밝게 보이는 것은, 위쪽에 형성된 양전하가 채널부분의 전자를 밀어내고 확장시켜 흐르는 전류가 많아졌기 때문이며, -8V 또한 반대 현상으로 설명할 수 있다. 따라서, 이러한 특성으로부터 본 소자가 표면의 전기적 특성을 측정할 수 있음을 확인할 수 있다. 패턴이 명확하게 나타나지 않는 부분은 두 가지 문제로 생각해 볼 수 있는데, 우선, MOS 트랜지스터의 민감도가 낮기 때문이다. 이것은 최적화의 문제로서 MOS 의 구조와 측정 환경을 변화시켜 해결할 수 있을 것으로 판단된다. 두 번째는 PZT 표면의 굴곡의 영향으로 판단된다. 그림 8 의 (b)에서 패턴이 급격히 흐려진 부분은 모두 표면 형상에서 미세 요철이 있는 부분이다. 따라서, 이러한 외적 영향을 줄일 수 있는 방법이 필요함을 알 수 있다. 이 또한, 민감도를 증가시켜 해결할 수 있을 것으로 판단된다. 즉, 민감도를 높혀 신호의 크기를 키움으로써, 외적 영향을 상대적으로 줄일 수 있을 것이기 때문이다.

#### 4. 결 론

본 연구는 표면의 전기적 특성을 측정하기 위한 MOS 트랜지스터 탐침을 제작하고 그 특성을 평가한 것이다. 평면형의 MOS 트랜지스터 탐침은 기존 MOS 트랜지스터 탐침에 비해 제작이 용이

하며, FIB 금속 탐침은 표면의 전기적 특성을 손실을 최소화하여 MOS 에 전달해주게 된다. 이렇게 제작된 소자를 금속 패턴과 PZT 폴링 패턴에 적용하여 측정하였으며, 그 결과를 바탕으로, 본 실험에서 제작한 소자가 표면 전기 특성 측정에 이용될 수 있음을 확인할 수 있었다. 그러나, 패턴이 명확하지 못한 부분이 나타나는 점을 개선하기 위해, 소자의 측정 민감도를 높이기 위한 실험을 진행 중에 있다.

#### 후 기

본 연구는 과기부/한국과학재단(과제번호: R11-2005-048-00000-0, R01-2005-000-11172-0)과 산자부(과제번호: 10024719)의 지원으로 수행되었습니다. 또한, 본 실험을 위해 FIB 실험을 도와주신 나노랩의 박경진기사님께 감사를 드립니다.

#### 참고문헌

- (1) Hong, S., Woo, J., Shin, H., Jeon, J. U., Pak, Y. E., Colla, E. L., Setter, N., Kim, E., and No, K., 2001, "Principle of ferroelectric domain imaging using atomic force microscope," *J. App. Phys.*, Vol. 89, No. 2, pp. 1377-1386.
- (2) Oh, Y. J., Lee, J. H., and Jo, W., 2006, "Dynamics of space and polarization charges of ferroelectric thin films measured by atomic force microscopy," *Ultramicroscopy*, Vol. 106, Issue 8-9, pp. 779-784.
- (3) Lei, C. H., Das, A., Elliott, M., and Macdonald, J. E., 2003, "Conductivity of macromolecular networks measured by electrostatic force microscopy," *Appl. Phys. Lett.*, Vol. 83, Issue 3, pp. 482-484.
- (4) Lee, S. H., Kim, P. K., Moon, W., and Lim, G., 2007, "Fabrication and characterization of 3-Dimensional MOS transistor tip integrated micro cantilever," *Microsyst. Technol.*, Vol. 13, No. 5-6, pp. 579-587.
- (5) Park, H., Jung, J., Min, D.-K., Kim, Hong, S., S., and Shin, H., 2004, "Scanning resistive probe microscopy: Imaging ferroelectric domains," *Appl. Phys. Lett.*, Vol. 84, No. 10, pp. 1734-1736.
- (6) Lee, S. H., Lim, G., and Moon, W., 2007, "A Novel SPM Probe with MOS Transistor and Nano Tip for Surface Electric Properties," *J. Phys.: Conference Series*, Vol. 61, pp. 678-682.
- (7) Albrecht, T. R., Akamine, S., Carver, T. E., and Quate, C. F., 1990, "Microfabrication of cantilever styli for the atomic force microscope," *J. Vac. Sci. Technol. A*, Vol. 8, No. 4, pp. 3386-3396.
- (8) Sader, J. E., 1995, "Parallel beam approximation for V-shaped atomic force microscope cantilevers," *Rev. Sci. Instrum.*, Vol. 66, Issue 9, pp. 4583-4587.