

Backscattered X-ray 를 이용한 데이터 획득 시스템 개발 Development of Data Acquisition System using the Backscattered X-ray

*황인호¹, 정진석¹, #육선우¹, 문무성¹
*I. H. Hwang¹, J. S. Jung¹, #S. W. Yuk(sunwoo@korec.re.kr)¹, M. S. Mun¹
¹ 재활공학연구소 의료기기시험검사센터

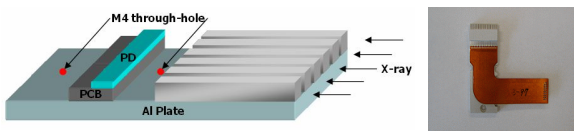
Key words : Backscattered X-ray, Data Acquisition System, Photodiode

1. 서론

오늘날의 X-ray 의료영상 시스템은 직접적인 X-ray 를 환자의 특정검사부위에 투사하게 되며, 장기간 검사를 할 경우 환자의 체내에 X-ray 선량이 축적되게 되어, 환자에 위험한 결과를 초래할 수도 있다. 따라서, 본 논문에서는 Fast scanning 과 Low dose 의 장점을 지닌 새로운 영상시스템으로 각광받는 Backscatter X-ray 를 이용한 DAS(Data Acquisition System)에 대해서 토의할 것이다.

2. 검출기

X-ray 검출기 모듈은 Linear Detection 할 수 있도록, Scintillator 와 photodiode 의 형태로 구성된 Indirect type 으로 구성되어 있으며, 들어온 X-ray 을 빛으로 변환시켜 전기적인 신호로 바꾸어주는 부분으로 high capture efficiency, high absorption efficiency, high conversion efficiency 의 조건을 가져야 한다. Scintillator 는 photodiode 의 앞단에 위치하여 들어오는 X-선을 빛으로 바꾸어주며, photodiode 는 빛을 전류로 바꾸어주는 역할을 한다.



(a) X-ray Deyctor Module Layout (b) Designed Photodiode
Fig1. Photodiode

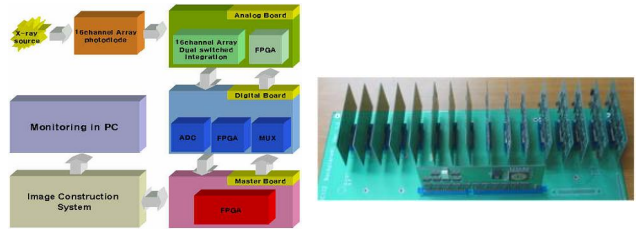
여기서 Scintillator 는 CdWO4 와 ZnSe(Te), GOS(Gd2O2S(Tb))로 각각 제작되었으며, 생성된 photon 의 Scintillator 외부방출을 막기위해 reflector 를 사용하였다. Reflector 는 light reflection efficiency 를 좋게 하기 위해 Teflon sheet 를 사용하였다.

제작된 Photodiode 는 C-Si 으로 n-layer(약 300um)와 i-layer(약 10um)로 구성된 wafer 위에 p-layer 를 만들기 위해 defusion 방식과 Ion-implantation 을 통해 3 족 원소인 B(붕소)를 첨가한 PIN type 이다. 아래의 그림은 제작된 Photodiode 이다.

3. 데이터 획득시스템

3.1 시스템구성

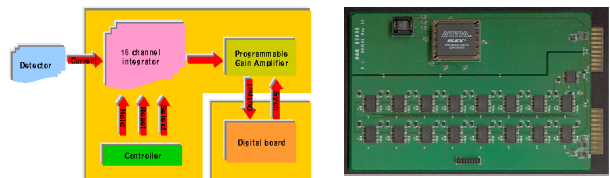
개발된 시스템은 Fig-2 과 같다. 회로는 크게 detector 로부터의 신호검출을 위한 아날로그 회로와 데이터 전송 로직을 위한 디지털 회로로 구분된다. 아날로그 회로의 Preamp 단은 Flex cable 을 통해 256Channel detector 모듈과 연결되며, 디지털부는 Altera 사의 SRAM type 의 FPGA, Buffer 그리고 CLK 를 포함한 디지털 회로로 구성된다. 아날로그와 디지털부를 통해 받은 데이터는 PCI Interface Card 로 전송되며, 전송받은 PC 에서는 Display 할 수 있는 영상 정보로 바꾸어 주게된다.



(a) Data Acquisition Diagram (b) Designed DAS System
Fig 2. Data Acquisition System

3.2 아날로그 회로

PD 에서 발생되는 신호는 수십 pA~수십 nA 까지의 매우 낮은 레벨의 전류신호이다. 이를 검출하기 위하여 integration 부에서 높은 이득(10⁸)을 취했고, 이에 따라 수십 nA 의 입력 전류신호에 대해 수백 mV 의 적분 출력값을 얻을 수 있었다. 연속적인 X-ray 에 대하여 시간적인 손실없이 신호를 획득하기 위해서 2 채널 Dual-integrator 를 사용하였다. 또한, 20Bit Resolution 을 가지는 ADC(Analog to Digital Convert)를 내장하고 있어 Amp 뒷단에 추가로 ADC 를 쓰는 번거로움을 줄일수 있다는 장점이 있고, Single +5V Power Supply 이므로 Power 소모가 적은 장점이 있다.



(a) Block diagram (b) Designed analog board
Fig 3. Analog Board

또한, 3.2ppm 의 Digital noise 감소를 위해 Digital filter 가 내장되어 있다. Analog circuitry 의 Integrator and ADC TEST Spec.은 아래와 같다.

Table 1. Test Spec. of Integrator & ADC

TEST Spec. of Integrator & ADC	
Operating Voltage	Single +5V
Gain(dB)	135dB
ADC Sampling Rate	10Mhz(Serial)
Integration Time	500us
Feedback Cap.(Ext.)	270pF

Integrator 의 integration Capacitor 의 Value 를 결정하는 Positive full-scale value 는 다음과 같다.

$$Q_{IN}=I_{IN} \cdot T_{INT}$$

$$Q_{FS}=(0.96)V_{REF} \cdot C_F$$

$$I_{FS}=((0.96)V_{REF} \cdot C_F)/T_{INT} \text{ or}$$

$$C_F=(I_{FS} \cdot T_{INT})/(0.96)V_{REF}$$

또한, Integrator 와 같이 내장된 20bit ADC 는 Op-amp 을 거쳐 4.096V 의 Reference Voltage 를 인가하여 Serial Data 를 출력하고, Gain Control 은 g0, g1, g2 의 Digital Control 을 통해 최소 350pC 부터 1000pC 까지의 Input 신호를 Charge 할 수 있다. 본 논문의 시스템에서는 g0, g1, g2 의 Hardware 적으로 Control 하였다. 또한, Multi-Integrator 를 통해 한 board 에 채널 수를 증가시키려면 Daisy chain 방식을 이용한다. 맨 마지막 Dual current input 으로 이용되며, 그 신호가 그 앞의 Digital input 으로 인가하여 최종적으로 하나의 Output 이 Serial 로 출력된다. 또한 하나의 Control 신호로부터 모두 Control 할 수 있다는 것이 큰 장점이다.

3.3 디지털 회로

Altera 사의 240pin PLD 를 사용하여 Integrator 를 Control 하는 Signal 을 10Mhz Clock 을 주어 동기화 시켰으며, FPGA 를 통해 각각의 Chip 을 Control 하지 않고, CLK 분배기와 Buffer 를 통해 분주시켰다. 시스템 Clock 은 10Mhz 이고, Start 신호가 PC 로부터 들어오면 FPGA 에서는 CONV, DVALID, DXMIT, DCLK 신호를 Integrator 와 ADC 에게로 보낸다. Integration time 은 Conv 신호에 의해서 결정되고, Data ready 신호가 뜬 후에 Data output 신호는 DXMIT 라는 신호가 뜰 때 나타난다. 이때 DCLK 이 동반되어 Data Sync.를 맞춘다. DCLK 이 Data output 이외에는 발생되지 않는 이유는 DCLK 신호가 Analog 단의 Integration 동안에 Digital noise 가 인가되는 것을 방지하기 위함이다. Data output 은 Daisy chain 이 이루어져 1Channel MSB(Most Significant Bit)부터 16Channel LSB(Least Significant Bit)까지 출력된다. Gain Control g0, g1, g2 는 FPGA 가 아닌 보드에서 직접 Pin 에 의해 인가된다. 디지털 Logic 은 VHDL(Very High speed integrated circuit hardware Description Language)로 coding 한 FPGA 를 이용하여 구현하였고, 효율적인 시스템제어를 위하여 EPLD(Electrical Programmable Logic Device)를 사용하였다. FPGA 는 2 채널 dual-integrator 의 integration timing(Continuous mode)과 Control Signal(Conv, Dvalid, Dxmit, Dclk, Start signal)및 Amp 와 ADC 를 제어한다.

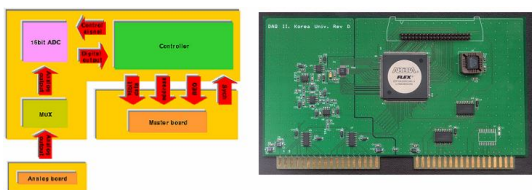


Fig 4. Digital Board

4. 실험 및 결과

우선 빔의 각도는 상하 15;씩 전체 30;이며, SSD(Source to Surface Distance)는 63cm 이고, detector 부터 피사체까지의 거리는 3cm 이며, 그림 2 에서와 같이 fan beam 으로 변환하는데 Pb block 을 이용한 차폐를 사용하였다. 이론적으로는 투과성 X-ray 에 비해 후방산란성 X-ray 의 X-ray 선량은 0.8%밖에 되지 않는다. 이러한 값을 기초로 실험에서는 Ion-Chamber Test 로 최소 1/500 에서 최대로는 1/700 까지 방사되는 것을 확인할 수가 있었다. 실험에서 사용한 X-선 발생장치는 Continuous Power Supply rack, X-ray Controller, X-ray tube, Air-oil cooling system 으로 이루어져 있다. 또한, 사용할 수 있는 Range 는 관전압 0~150kVp 이고, 관전류 0~1mA 까지 가능하며, 본 실험에서는 최적의 조건에서

150kVp 와 1mA 의 소스를 사용하여 이루어졌다. 총 16 개의 포토다이오드, 256 의 채널에 대해(길이:50cm) 관전압 150Kvp 와 관전류 1mA 의 에너지를 가지는 X-ray 를 투과시킨 조건에서 실 field 상황하에서의 환경을 구축하였고 또한, 최적의 영상을 받기 위하여, Scan speed 를 2cm/sec 의 정속도를 가지는 이송장치를 이용하여 실험을 진행하였다. 피사체는 실제사람과의 흡사한 영상을 얻을 수 있는 polyethylene phantom 을 그림에 보이는 거와 같이 배치하였으며, 피사체의 이동은 외부에서 Remote control 하여 scan 하였다. 계속된 실험을 통해, 영상의 질을 높일 수 있도록 2 채널당 1 개의 Collimator 를 삽입함으로써 좋은 영상을 확인할 수 있었다.

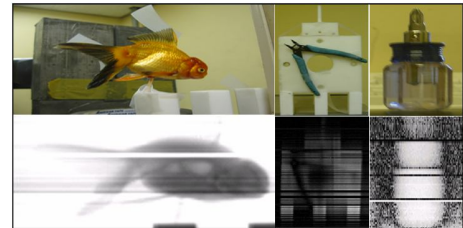


Fig 5. Fish, Polyethylene phantom and Images.

위의 영상들은 Backscatter X-ray 를 이용한 DAS 에 의해 얻은 영상결과물이다. 왼쪽편에 있는 물고기 영상과 맨오른쪽의 영상은 약간 흐리고 blurr 하지만 물고기의 부레와 도구의 윤곽은 유관으로도 식별가능하다. 위쪽의 중간영상은 기존의 영상과는 달리 기존 Phantom 에 실질적으로 사람몸에 지닐수 있는 나이프라든지, 소총들의 위험한 물건류로 대신하여 니퍼를 부착하였다. 위에 보이는 영상과 같이 니퍼의 끝에 뾰족한 부분과 목직한 손잡이 부분이 확연히 식별가능한 영상을 획득할 수 있었다.

결론

제작된 Backscatter X-ray 를 이용한 DAS 시스템은 많은 연구와 X-ray test 를 거쳐 prototype 으으로써 충분한 가능성을 검증하였으며, 앞으로 이를 확장, 보완하여 완전한 DAS 로써의 기능을 갖출 거라 예상된다. 또한 precision analog power unit 과 완전 차폐된 회로를 이용함으로써 성능향상을 기대할 수 있을 거라 예상되며, 이는 High-Resolution 을 가지는 신호획득장치의 개발과 직결될 것으로 보인다.

후기

본 연구는 2008 년도 식품의약품안전청 용역연구개발과제의 연구개발비 지원(08142-의료기-360)에 의해 수행 되었으며 이에 감사드립니다.

참고문헌

1. Horacio J Patrocino, Jean-Pierre Bissonnette, Marc RBussiere and John Schreiner, Phys, Med, Biol, 41, pp. 239 - 253, 1996
2. Sung-Woo Kwak, Gyuseong Cho, Bong-Hwan Kim, Insu Kim, Moo Sung Jae, NIM-A (2005) 537
3. YunYi, Development of a High SNR data acquisition system for 16-channel X-ray detector module, EMBC2001