EMTP를 이용한 무효전력 보상용 SVC 모델링

이병철, 이유진, 김철환
성균관대학교

MODELING OF A STATIC VAR COMPENSATOR USING EMTP

Byung-Chul Lee, You-Jin Lee, Chul-Hwan Kim
Sungkyunkwan University

Abstract - 전력계통에서 전압을 안정시키고 계통의 안정도를 증진시키기 위해 송전시 발생하는 무효전력을 보상하는 방법으로 SVC (Static Var Compensator, 정지형 무효전력보상기)를 사용한다. SVC를 TCR(Thyristor Controlled Reactor)과 FC(Fixed Capacitor)필터, 그리고 스너버(Snubber)회로를 사용하여 모델링하고 이 모델을 EMTP를 이용하여 시뮬레이션함으로써 그 결과를 통해 SVC가 전력계통의 무효전력을 보상함을 알아본다.

1. 서 론

전력계통에서 전력 공급시 회로의 리액턴스 성분으로 인해 공급되는 무효전력은 전력설비의 이용률을 저하시키고 전압의 불안정을 일으키는 원인이 된다. 이로 인해 계통의 안정도가 떨어지고 효율이 떨어지는 결과를 초래하게 되는데 이를 해결하기 위해 1980년대부터 FACTS (Flexible AC Transmission Systems, 유연 송전 시스템)가 설치되어 운영 중에 있으며 그 중 대표적인 것이 SVC라 할 수 있다. SVC는 전력계통의 무효전력을 조정함으로써 전압의 불안정을 해소하고, 계통의 안정도를 증진시키는 역할을 하게 되는데, 구성요소로 리액터와 사이리스터(Thyristor)를 결합한 TCR을 사용하여 구현할 수 있다.

여기서는 EMTP를 이용하여 TCR과 FC필터, 그리고 스너버회로를 연결한 SVC 모델링을 통해 SVC가 무효전력을 보상하는지를 확인해 보고자 한다.

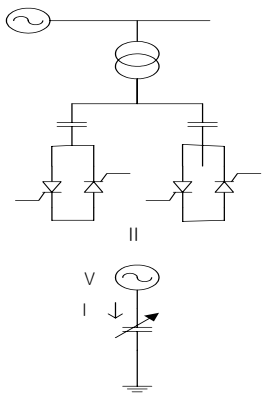
2. SVC 모델

2.1 SVC의 정의

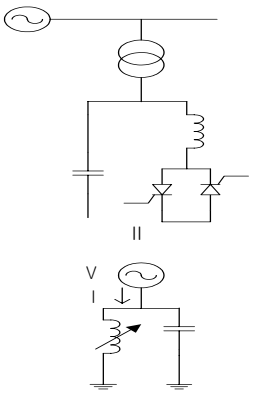
SVC는 전력계통의 무효전력을 조정하는 장치로써, 연속적(Continuous)으로 무효전력을 조절하여 연결선단의 전압을 일정하게 유지시키고 계통의 안정도를 증진시키는 역할을 한다. 이러한 SVC는 TCR과 FC필터, 그리고 스너버회로를 이용하여 구현할 수 있다.

2.1.1 SVC의 구성과 원리

SVC는 크게 TSC(Thyristor Switched Capacitor)방식과 TCR방식의 두 가지로 구성된다. 다음 <그림 1>과 <그림 2>는 각 방식의 구조를 나타낸다.[1]



<그림 1> TSC의 구조



<그림 2> TCR의 구조

TSC는 위의 <그림 1>과 같이 복수의 커패시터와 사이리스터를 연결한 구조로 사이리스터 스위치를 사용하여 과대한 돌입전류 없이 제어하는 방식이다. 이는 고조파를 발생시키지 않고, 계통에 발생하는 진상 무효전력을 소비(흡수)한다.

TCR은 위의 <그림 2>와 같이 인덕터와 사이리스터를 연결한 방식으로 인덕터의 전류를 사이리스터 점호각으로 제어하는 것으로써 0.5-cycle마다 인덕터의 전류조정이 가능하며, 커패시터와의 조합으로 계통에 무효전력을 공급한다. TSC방식에 비해 TCR방식의 장점은 무효전력의 조절이 연속적이라는 것이다. 이로 인해 부하의 필요 무효전력이 빠르게 변화하는 설비 등에 효과적으로 적용 가능하다.

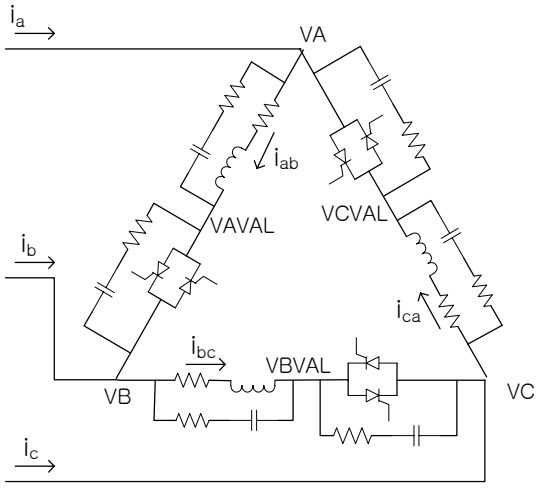
TCR과 병렬로 연결된 FC필터는 TCR 사용시 인덕터의 스위칭으로 인하여 발생되는 고조파 전류를 제거하기 위해 연결된다. 대표적인 SVC 구성방식은 TCR+FC형태, 또는 TSC, TCR+TSC+FC의 형태이다.[2]

2.1.2 스너버(Snubber)회로

SVC 동작시 사이리스터에서 dv/dt값이 너무 크면 게이트 신호가 없는데도 소자가 도통하기 시작하고, 턴온시 di/dt값이 너무 크면 전류가 전체 접합면으로 퍼져나가는데 시간이 걸리므로 게이트 접속부위의 전류밀도가 높아져 국부적인 과열이 발생한다. 이러한 현상을 방지하기 위해 회로 양단에 병렬로 저항과 커패시터(RC회로)를 연결하여 dv/dt를 제한하거나 직렬로 인덕터를 연결하여 di/dt를 제한하게 되는데 이러한 회로를 스너버 회로라고 한다.[3]

2.2 SVC 모델링

사이리스터와 R-L직렬연결로 구성된 TCR과 병렬로 FC필터와 스너버 회로를 연결하여 SVC의 1Φ을 구성하고, 이를 △결선하여 3Φ의 SVC를 모델링한다.[4]



<그림 3> SVC 모델링 구조

2.2.1 TCR과 FC필터

다음 <그림 4>와 같이 사이리스터의 지연각은 30°로 설정하고, SVC의 1Φ마다 전압 6.6[kV]에서 1000[KVA]의 무효전력을 출력할 수 있도록 인덕터 값을 116[mH]로 설정한다.

$$P_r = \frac{V^2}{Z} = \frac{V^2}{X_L} = \frac{V^2}{\omega L}$$

$$L = \frac{V^2}{\omega P_r} = \frac{(6.6\times10^3)^2}{2\pi\times60\times1000\times10^3} = 116[\mathrm{mH}]$$

```
C  Ignition delay, etc.
11ALPHA    30.                    {in degree}
11ANG60    .002777777             {in second corresponding to 60 deg.}
C  Puls width is 5 ms
98SIG01 54+SIG00                                        .00416
98PULS01  = .NOT. SIG01 .AND. SIG00
98PULS0254+PULS01                                       ANG60
98PULS0354+PULS02                                       ANG60
98PULS0454+PULS03                                       ANG60
98PULS0554+PULS04                                       ANG60
98PULS0654+PULS05                                       ANG60
C  Phase to phase shunt reactor, 6.6kV, 1000kVA each
  VA     VAVAL          1.      116.
  VB     VBVAL          1.      116.
  VC     VCVAL          1.      116.
  VA     VAVAL          3000.   .005
  VB     VBVAL          3000.   .005
  VC     VCVAL          3000.   .005
```

<그림 4> TCR과 FC필터의 Data Card

2.2.2 스너버 회로

스위칭 소자인 사이리스터의 dv/dt를 제한하기 위해 다음 <그림 5>와 같이 Data Card를 구성하였다. 이 때 스너버 회로를 사이리스터에 병렬로 연결해준다.

```
C  Snubber
  VAVAL VB          100.      .01
  VBVAL VC          100.      .01
  VCVAL VA          100.      .01
```

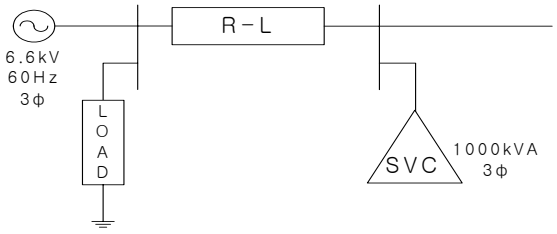
<그림 5> 스너버 회로의 Data Card

2.3 시뮬레이션 및 결과

2.2절과 같이 모델링한 SVC모델을 EMTP(Electro Magnatic Transients Program)를 이용하여 시뮬레이션해보고, 사이리스터의 지연각에 따라 SVC에 흐르는 전류의 변화와 SVC 출력의 변화를 확인하였다.

2.3.1 모델 계통

다음 <그림 6>과 같이 전력계통은 3Φ 6.6[kV]회로이며 기본 주파수 60[Hz]를 갖는다. 계통에 연결된 SVC는 6.6[kV]의 전압에서 1000[kVA]의 무효전력을 출력하는 △결선의 TCR을 모델링하여 구성하였다.



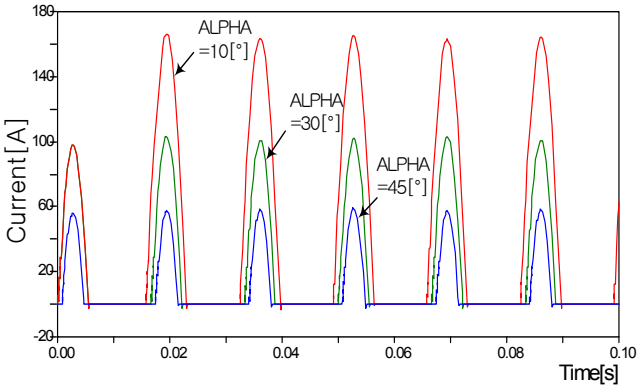
<그림 6> 모델 계통

2.3.2 시뮬레이션 결과

본 절에서는 사이리스터의 지연각을 달리하여 SVC에 흐르는 전류의 차이 및 SVC에서 출력되는 무효전력의 차이를 확인하였다.

2.3.2.1 지연각 변화에 따른 전류 출력

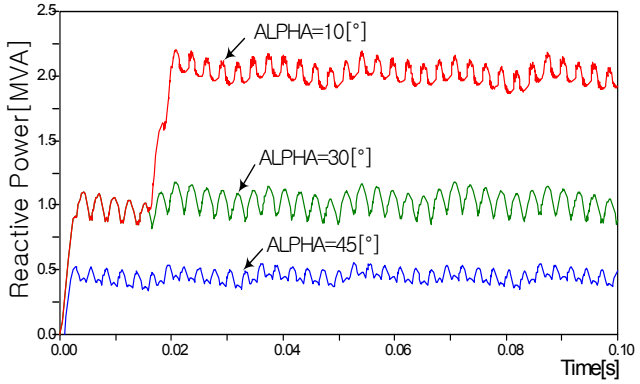
사이리스터의 지연각을 10[°], 30[°], 45[°]로 달리함으로써 3Φ SVC모델의 1Φ에 흐르는 전류를 비교해 보았다. 다음 <그림 7>과 같이 지연각이 작을수록 SVC에 흐르는 전류의 양은 커지는 것을 볼 수 있고, 또한 전류가 도통되기 시작하는 시점과 끝나는 시점이 지연각에 따라 달라짐을 확인할 수 있다. 이는 사이리스터의 지연각에 따라 사이리스터에 도통되는 전류의 도통시간이 달라지고 그로 인해 전류의 양이 달라지게 되어, 무효전력 출력에 영향을 주게 된다. 지연각 변화에 따른 무효전력 출력은 다음 2.3.2.2절에서 확인하였다.



<그림 7> 지연각 변화에 따른 전류 출력

2.3.2.2 지연각 변화에 따른 무효전력 출력

사이리스터의 지연각을 10[°], 30[°], 45[°]로 변화시켜 비교해보면 다음 <그림 8>에서와 같이 지연각이 작아짐에 따라 SVC 1Φ에서 출력되는 무효전력이 커지는 것을 알 수 있다. 이는 지연각이 사이리스터에 게이트 신호가 들어갈 때까지 지연되는 각도, 즉, 사이리스터가 도통할 때까지의 지연되는 각도이기 때문에 이 각이 작을수록 도통되는 시간이 길어지고, 길어진 도통시간에 해당하는 무효전력이 출력되는 것이다. SVC 1Φ당 1000[kVA]의 무효전력을 출력하도록 지연각을 30[°]로 시뮬레이션하였다. 지연각이 10[°]인 경우에는 무효전력 출력량이 2000[kVA]이고, 지연각이 45[°]인 경우에는 무효전력 출력량이 500[kVA]임을 알 수 있다.



<그림 8> 지연각 변화에 따른 무효전력 출력

3. 결 론

EMTP를 이용하여 SVC를 모델링하고 시뮬레이션 하였으며 사이리스터의 지연각에 따라 SVC에 흐르는 전류가 달라지고, 그로 인해 출력되는 무효전력 또한 달라지는 것을 확인할 수 있었다. 본 논문에서는 TCR과 FC필터, 그리고 스너버 회로를 사용하여 SVC를 모델링하였고 SVC가 무효전력을 출력하고, 지연각의 조절로 인해 그 출력량을 연속적으로 조절할 수 있었으므로 EMTP를 이용한 SVC모델링이 적절하게 되었음을 알 수 있다. 추후 논문에서는 TCR뿐 아니라 TSC를 이용한 SVC의 모델링을 할 계획에 있다.

[참 고 문 헌]

[1] http://eom.co.kr/3.engineering/2.elec/2.source/5.machinery/3.static%20condanser/kva.equipment.system.htm, 건설기술종합정보EOM

[2] Narain G. Hingorani, Laszlo Gyugyi, Understanding FACTS, Concepts and Technology of Flexible AC Transmission Systems, IEEE Press, 2000

[3] Daniel W.Hart, "PSpice를 활용한 전력전자공학", 제 13-468호, 512, 인터비젼, 2005

[4] http://www.kifkit.net/, Funded Research Laboratory(Kyushu Electric Power Co. Inc), Text09, 3-4