FPGA를 이용한 고속카메라 시스템 구현

박세훈*, 신윤수*, 오태석*, 김일환*
강원대학교 전자통신공학과*

Designed of High-Speed Camera Using FPGA

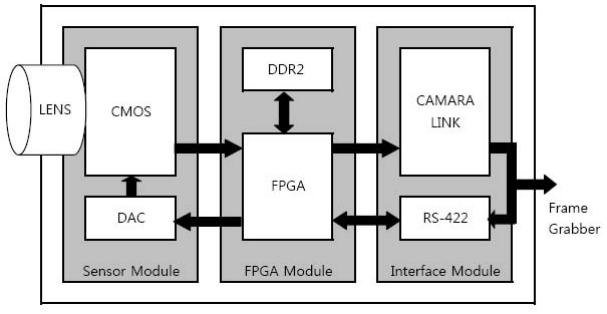
Sei-Hun Park*, Yun-soo Shin*, Tea-Seok Oh*, IL-Hwan Kim*
Kangwon National University*

Abstract - 본 논문은 High speed image를 획득하기 위하여 CMOS Image Sensor를 사용한 고속카메라 구현에 관한 연구이다. Image Sensor로는 CCD Image Sensor와 CMOS Image Sensor가 있으며 CMOS Image Sensor는 CCD Image Sensor에 비해 전력소모가 적고 주변회로의 내장으로 소형화 할 수 있는 장점이 있다. 고속카메라는 충돌 테스트, 에어백 제어 등의 자동차 분야와 골프 자세 교정 장치와 같은 스포츠 분야, 탄도 방향 측정 장비 등의 국방 분야 등 여러 분야에 많이 사용되고 있다. 본 논문에서 구현한 고속카메라 시스템은 CMOS Image Sensor를 사용하여 1280 * 1024의 해상도로 초당 약 500 frames의 영상을 획득할 수 있다. 또한 CMOS Image Sensor를 제어하고 획득한 이미지를 저장할 수 있도록 FPGA와 DDR2 메모리를 사용하고 저장된 데이터를 PC로 전송하기 위한 Camera Link 모듈 그리고 PC에서 카메라를 제어할 수 있도록 RS-422 통신기능 등으로 구성되었다.

1. 서 론

빠른 속도로 움직이는 물체나 기계 또는 동물의 움직임은 사람의 눈으로 확인이 불가능하다. 하지만 많은 분야의 연구에서 이렇게 고속으로 움직이는 모습을 관찰하고 분석하는 것이 필요하다. 특히 자동차의 충돌 테스트나 군사 무기 등의 연구에 많이 사용된다. 고속 카메라는 사람의 눈으로 확인 할 수 없는 빠른 움직임을 확인 할 수 있도록 하는 시스템 중 하나이다. 현재까지 국내 기술로 만들어진 고속카메라는 없으며 매우 고가의 장비로 구입능력이 있는 소수의 연구소 및 기업체에서 사용이 가능하다.

고속 카메라는 고속 필름카메라와 고속 디지털카메라 두 가지로 분류된다. 고속 디지털카메라는 고속 필름카메라보다 사용이 편리하며 최대속도 값에 이르는데 필요한 wind-up time이 필요 없고, 촬영한 영상을 바로 재생하여 볼 수 있다는 장점이 있다. 고속 디지털카메라의 Image Sensor로는 CMOS Image Sensor와 CCD Image Sensor가 있다. CMOS Image Sensor 는 CCD Image Sensor에 비해 전력 소비가 적고, 작은 크기, 저렴한 가격이 장점이다. 따라서 본 논문에서는 CMOS Image Sensor를 이용하여 1280 * 1024의 해상도로 초당 약 500 frame을 저장하고 이를 사람의 눈으로 확인이 가능하도록 초당 30 frame으로 재생 가능하도록 고속 카메라 시스템을 구현하였다. 고속으로 저장된 1초의 영상은 약 16.7초로 재생 할 수 있다. 그림 1은 본 논문에서 구현된 고속 카메라 시스템의 블록도를 나타낸다. 고속 카메라 시스템은 CMOS Image Sensor를 포함한 센서 모듈과 FPGA 모듈, 인터페이스 모듈로 크게 3가지로 구성되어 있다.

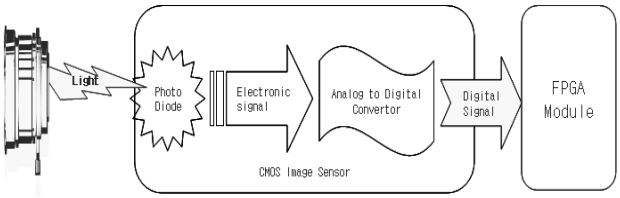


〈그림 1〉 고속카메라의 시스템 구성도

2. 본 론

2.1 Sensor Module

Lens를 통해 들어온 빛은 CMOS sensor에 상을 만들어 준다. 빛의 반응은 CMOS 모듈에서 전기적인 신호로 바뀌고 이 신호를 AD 변환하여 디지털신호로 바꾸고 변환된 디지털 신호는 일정한 주기로 센서 모듈 외부로 출력한다. D/A Convertor는 이때 CMOS 이미지 센서에 필요한 Bias를 공급한다.

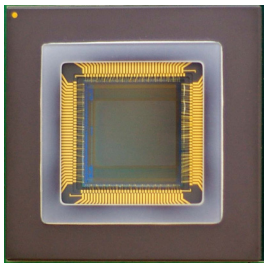


〈그림 2〉 센서모듈의 동작순서

2.1.1 CMOS Image Sensor

그림 3은 연구에 사용한 CMOS Iamage Sensor이다. 이 센서는 1280*1024(1.3megapixel)의 해상도로 초당 500프레임의 영상을 촬영할 수 있다. 이 센서는 10bit의 ADC를 내장하고 있어 많은 색표현이 가능하며, Pixel 당 데이터는 10 bit로 1clk에 10 pixel 의 데이터 (100 bits)가 출력 된다.

전자셔터(TrueSNAP^{TM})는 Pixel Array를 연속적으로 동시에 노출할 수 있다. 따라서 촬영된 영상은 Smearing 이나 Blurring 없이 깨끗한 영상을 획득할 수 있다.



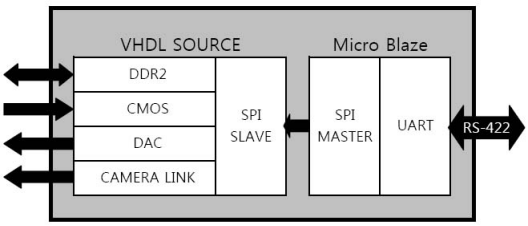
〈그림 3〉 CMOS Image Sensor

2.2 FPGA Module

FPGA Module은 CMOS 센서를 구동하기 위한 제어 신호를 생성하고 CMOS 센서로부터 받은 데이터를 DDR2 Memory에 저장하고 저장된 데이터를 PC로 전송하기 위하여 Camera Link 모듈로 구성되어 있다.

2.2.1 FPGA Program

FPGA 프로그램은 그림4와 같이 VHDL SOURCE 부분과 MicroBlaze 부분으로 나누어진다. VHDL Source부분은 메모리와 CMOS 모듈의 제어를 담당하고 MicroBlaze부분은 PC와의 통신을 담당하도록 설계하였다. MicroBlaze는 32비트 RISC harvard architecture soft processor core로 32개의 레지스터, ALU와 많은 instruction set이 임베디드 응용을 위해 최적화 되어있다. 만약 MicroBlaze가 없었다면 별도의 Processor를 추가하여 사용해야 한다.



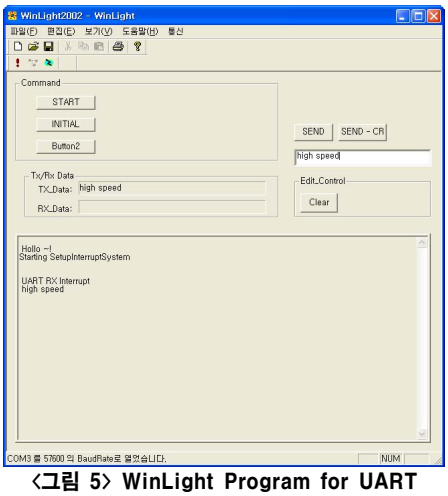
〈그림 4〉 FPGA 프로그램 구성도

2.2.2 DDR2 Memory

MT9M413 CMOS Image Senser는 Pixel 당 10 bit의 컬러 분해능을 가진다. 하지만 DDR2 Memory의 효율적으로 사용하기 위해 Pixel당 8bit만 저장하도록 하고 DDR2의 동작특성(both edges of data strobe)을 고려하여 40bit(8bit DDR2 Memory 5개 병렬구성)로 구성하였다. 또한 용량확장을 위해 40bit의 메모리 모듈을 직렬로 연결한다.

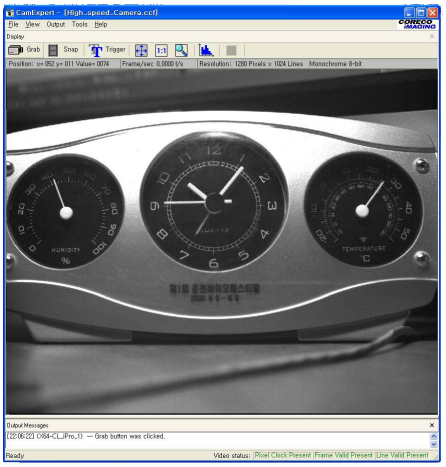
2.3 Interface Module

인터페이스 모듈은 PC와의 통신을 위하여 설계되었다. PC Application Program은 WINLIGHT와 Coreco사의 CAM EXPERT를 사용하여 영상을 볼 수 있다. WinLight는 UART 통신을 한다. 통신 환경은 57600bps, 8bit data, none parity, stop bit 1 로 설정하였다. command 섹션에 버튼을 3개 만들었다. 첫 번째 버튼은 SENSOR MODULE의 DAC 세팅을 위한 값을 전송해 준다. 두 번째 버튼은 고속모드시 DDR2 메모리에 RECORD를 위한 버튼이고 세 번째 버튼은 DDR2 메모리에 저장된 영상을 보기 위한 역할을 한다. 그림5는 UART 통신을 위한 PC 프로그램이다.



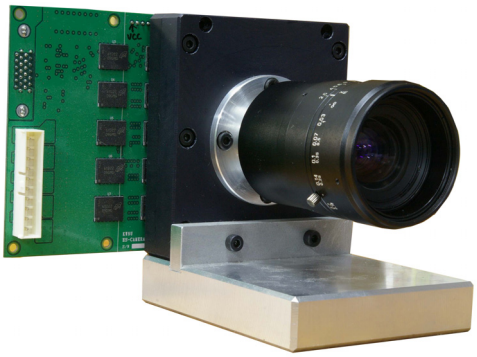
〈그림 5〉 WinLight Program for UART

영상은 CAMERA LINK CABLE을 통해 PC의 Grabber Board로 들어온다. 그림6은 카메라에서 전송된 영상을 CAM EXPORT를 통해 보여주는 화면이다. Smearing 이나 Blurring 없는 선명한 영상을 확인 할 수 있다.



〈그림 6〉 촬영된 영상

그림7은 본 논문에서 구현한 고속카메라의 모습이다.



〈그림 7〉 고속카메라

3. 향후방안

본 연구에서 구현된 고속 카메라 시스템은 1280*1024 해상도로 500 프레임의 영상이 저장가능하다. 해상도를 낮추면 많은 프레임을 저장할 수 있다. 따라서 해상도 조절을 사용자가 쉽게 변경할 수 있도록 인터페이스를 구현해야하며 메모리를 더 늘려서 더 긴 시간동안 촬영이 가능하도록 해야 한다. 메모리 확장을 용이하게 하기 위해 240-pin DIMM socket을 적용하여 필요시에 쉽게 추가할 수 있도록 해야 한다.

4. 결 론

본 논문에서 CMOS 이미지 센서를 이용하여 고속카메라 시스템을 구현하였다. CMOS 센서는 CCD에 비해 저전력이며 반응속도가 빠르고 소형화에 유리한 장점이 있다. 본 시스템은 모듈화 되어 있어 다른 응용에 적용이 용이하도록 하였다. 공장 생산라인의 문제 해결, 기기 고장 진단, 파괴 실험, 자동화 부품, 제품 포장, 종이 생산, 충격, 낙하 실험, 연소, 탄도미사일, 공기역학, 유동가시화, 사람 동작, 스포츠, 생체 물리학, 예술사진 등 다양한 분야에서 응용되길 바란다.

[참 고 문 헌]

[1] N. Stevanovic, M. Hillebrand, B. J. Hosticka, U. Iurgel, and A. Teuner, “A HIGH SPEED CAMERA SYSTEM BASED ON A IMAGE SENSOR IN STANDARD CMOS TECHNOLOGY”, Volume 5, 148-151, 1999

[2] 김혁, 박정훈, 정명진, “Real Xilinx FPGA World 8.1”, 엔트미디어, 2006

[3] N. Stevanovic, et al: "A High Frame Rate Imager in Standard CMOS Technology", Proceedings of ESSCIRC'98, 316-319, 1998

[4] N. Stevanovic, M. Hillebrand, B. J. Hosticka, and A. Teuner, "A CMOS Image Sensor for High-speed Imaging”, accepted for ISSCC, 104-105, 2000.