

## 포항가속기의 Reflective Memory를 이용한 독립형 BPM 제어시스템 개발

윤종철, 이진원, 이은희, 강흥식  
포항공대 가속기 연구소

### Development of Independent BPM Control System Using Reflective Memory at PLS

J.C. Yoon, J.W. Lee, E.H. Lee, H.S. Kang(PAL)  
Pohang Accelerator Laboratory, POSTECH, Pohang 790-784, Korea

**Abstract** - PLS(Pohang Light Source) is 2.5 GeV synchrotron radiation source in Pohang, Korea, which is under operation since 1995. The hardware and software of the old BPM(Beam Position Monitor) data acquisition system for the PLS storage ring was completely upgraded to increase its performance and stability. The new BPM data acquisition system is based on VME-based EPICS (Experimental Physics and Instrument Control System) IOC system. We used 16-bit resolution analog-to-digital conversion board to digitize analog BPM signals. We developed a data average software to average raw BPM data using reflective memory board. We also developed device drivers for VME I/O boards used, IOC database for PV's(Process Variables). The new BPM data acquisition system is currently running for routine operation with good performance and stability. In this paper, we present the hardware and software of the new BPM data acquisition system DTL water skid cooling system and Resonant Control Cooling.

#### 1. 서 론

포항가속기는 전자총에서 주기적으로 방출되는 전자를 길이 160m의 선형가속기에서 빛의 속도로 가속시켜 둘레 280M의 저장링에 입사 시킨다. 이 전자는 저장링에 설치된 36개의 전자석을 지나면서 접선방향으로 강력한 빛 즉, 방사광을 만들어 내는데, 1995년부터 2.5GeV 에너지로 운영되고 있다. 이러한 저장링은 각 디바이스의 구분을 위하여 12개의 섹터로 나누어져 있다. 각 섹터에는 빔 전송을 위한 진공 챔버, 전자석, 전원장치, 빔 위치를 알기 위한 BPM(Beam Position Monitor) 장치 등이 설치되어 있다. 빔 운전의 안정적인 운영을 위하여, 빔 위치의 변화의 데이터 관리를 위한 제어 시스템이 필요로 한다. 현재 가속기 제어 시스템의 표준으로 적용되고 있는 EPICS (Experimental Physics and Industrial Control System)가 적용 되어져 새로운 BPM 제어시스템이 전자석 전원 제어장치와 연동되어져 개발되어 운영되고 있다. 기존 시스템에서 BPM 제어시스템의 성능향상을 위하여 16-bit resolution analog-to-digital board 및 reflective memory board를 이용하여 BPM noise를 0.3um 이내로 감소 시켰고 BPM orbit feedback 속도를 향상시킬 수 있었다. 그래서 BPM 성능향상 측면으로 전자석 전원 제어장치와 분리된 독립형 BPM VME 시스템으로 적용 되어질 예정이다. 본 논문은 성능 향상된 독립형 BPM VME 제어시스템의 기본적인 H/W 및 S/W구조에 대해서 소개하고자 한다.

#### 2. 본 론

##### 2.1 시스템 개요

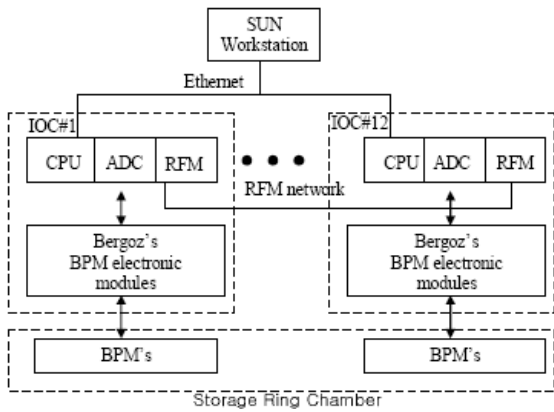
PLS 저장링의 BPM 제어시스템은 1995년 처음 개발되었다. 예전의 제어시스템의 구성은 BPM과 직접 연결되는 MIU(Machine Interface Units)가 12군데의 섹터에 나뉘어져서 BPM 데이터를 획득하는 하위 제어 시스템 역할을 수행하고, 이들 12군데의 MIU를 하나의 서버로 통제 하는 SCC(Subsystem Control Computer)으로 구성되어져 있었다. SCC 및 MIU는 둘 다 68K CPU 사용에 의한 VMEbus 구조에 리얼타임 OS인 OS-9를 기본 운영체제로 사용하였다. 그리고 SCC와 MIU 사이의 통신을 위한 필드 네트워크는 군용 표준 네트워크 으로 사용하던 MIL-1553B를 사용 하였다. 이러한 구 시스템은 하드웨어 및 소프트웨어의 시스템 성능 저하 및 노후화로 인한 관련 제품의 단종 등으로 인한 유지보수 문제점 등이 발생하였다. 이로 인한 제어시스템의 빈번한 fault 발생, 데이터 통신상의 에러 등이 생기는 현상이 발생하였다.

또한 오늘날 발전하는 제어 요구조건에 충분하게 대응 할 수 있는 제어 성능을 가질 수가 없었다. 그래서 최선의 기술이 접목된 더 확장성이 큰 새로운 시스템으로 전체 시스템을 교체하기로 결정하였다.

새로운 BPM 제어시스템은 VMEbus 구조에 가속기에서 늘리, 사용하는 제어 응용 소프트웨어 개발 틀인 EPICS를 이용하여 EPICS IOC를 개발하였다. 또한 BPM EPICS IOC는 저장링에 설치된 correct magnet power supply들을 제어하기 위하여 연동되어져 응용프로그램이 구동되어지고 있다. 성능 향상 시킨 새로운 BPM 제어시스템의 개발이 완료되었고 지금은 안정적인 성능에 의하여 원하는 결과로 운영되고 있다. BPM 데이터의 효율적인 average 연산처리 및 feedback을 위하여 reflective memory를 사용하고 있다. 이러한 이유로 인하여 BPM IOC의 CPU 부하가 60%를 상회하는 경우도 발생하고 있다. 그래서 이문제점을 개선하기 위하여 correct magnet power supply 제어와 BPM 제어를 분리한 독립형 BPM EPICS IOC로 개발 진행 중이다. 현재는 Control Shed No. 11에 하나의 독립시스템이 적용되어 통합시스템과 연동되어 운영되고 있다. 향후 2008년 하계 유지보수기간에 모든 시스템에 적용할 예정이다. 그리고 향후 분리된 독립형 BPM 시스템에 reflective memory를 이용한 fast global orbit correction 시스템을 적용할 계획이다.

##### 2.2 시스템 하드웨어 구성

PLS 저장링의 챔버는 12개의 섹터로 구성되어 있고 각 섹터마다 9개의 BPM으로 구성되어 있다. 그래서 PLS 저장링에는 전체 합계 106개의 BPM이 설치되어 있다. 각 챔버의 BPM pick-up button로부터 빔위치의 전달을 위하여 Bergamo's electronic Module를 사용한다. 12군데의 각 섹터에는 12개의 BPM EPICS IOC들이 그림 2.와 같이 구성되어져 있다. 각각의 EPICS IOC이 하드웨어 구성은 SBC(Single Board Computer) board, ADC(Analog-to-Digital Conversion) board, 및 RFM (Reflective Memory) board로 구성되어 있다. 각 하드웨어 사양은 Table 1을 참고 하면 된다. BPM 제어시스템 개발을 위하여 연구실에 RTOS(Real Time Operating System) vxWorks 개발 환경인 Tornado2.1에 의하여 실험할 두개의 IOC 및 현장에 적용되어 운영 중인 SBC인 MVME5100-2143, 2161, 2163의 vxWorks를 각각 구분하여 세 개의 기본 Image program을 Tornado Configuration 환경에서 컴파일에 의하여 생성시키고, Target 연결에 의하여 초기 부팅 메시지에 의한 vxWorks 쉘 모드가 되도록 하였다. 개발 환경을 Install 하기 위한 과정은 통합용 BPM/MPS EPICS IOC System 적용을 위하여 적용되었다. 현재 제어 시스템 개발실에서 연구 개발용으로 확보된 MVME5100 보드 두 개의 기본 메모리가 다른 CPU 보드로 인하여 각각의 MVME5100의 BSP에 의한 vxWorks Image 파일이 생성되어 있고, 해당 Target IOC의 부팅 시 자동으로 이미지 파일이 다운로드 되도록 구성 되어 있다. MVME5100-2143 (450Mhz, CPU PowerPC750,L2 Cache 2MB, SDRAM 128MB)은 ffb lab1으로 사용되어지고, MVME5110-2163 (450Mhz, CPU PowerPC7410,L2 Cache 2MB, SDRAM 512MB)은 ffb lab2으로 사용되어지며, 각각의 vxWorks image의 이름은 vxWorks, vxWorks2로 구분하여 사용되어진다. 그리고 vxWorks 개발환경인 Tornado Tool은 SUN W/S의 유닉스 운영체제에 인스톨 되어 있다. 그래서 향후 성능향상을 위하여 Tornado 2.2.1를 사용하기 위하여 추가 하여 SUN W/S 유닉스 운영체제에 Tornado Tool 및 EPICS 개발 틀 등을 인스톨하였다. 현재 저장링 BPM/MPS 통합용 EPICS IOC 관련 제어 프로그램이 포함되어 있고, 관련한 source 프로그램 등도 같이 저장되어 있다

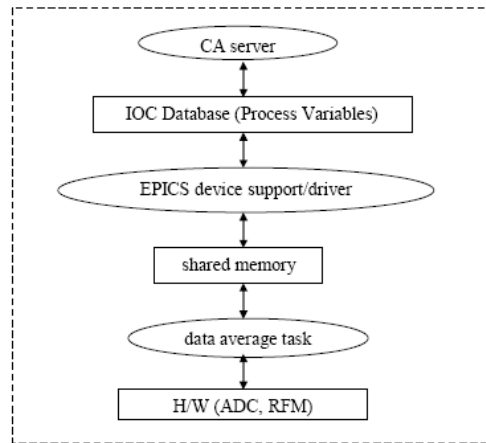


〈그림 1〉 BPM 제어시스템의 제어 구조도

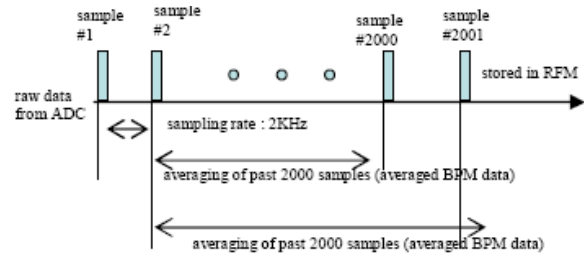
### 2.3 제어시스템 소프트웨어 구조.

그림 3은 시스템 소프트웨어구조를 보여주고 있다. 기본적인 EPICS run-time DB를 이용하여 VMEbus 구조의 EPICS IOC에서 채널 액세스를 이용하여 상위 OPI 화면을 구현 하도록 되어 있다. BPM IOC 소프트웨어 구조는 VME I/O Board device driver, PV(Process Variables)를 위한 IOC database, 그리고 data average task로 구성되어 있다. BPM IOC는 두 개의 VME I/O board를 가지고 있는데, ADC 및 RFM 보드이다. 두 보드에 대한 EPICS IOC 구현을 위하여 device support driver 소프트웨어를 개발 하였다. 각 BPM의 위치 정보를 위하여 3 개의 PV 신호로 구분 되는데, position\_x, position\_y, agc 인데 position\_x는 X 방향의 위치, position\_y는 Y 방향의 위치, agc는 각 위치별의 평균값을 나타내고 있다. 그래서 108 개의 BPM의 EPICS PV는 총 324 개의 EPICS PV로 나타내어진다.

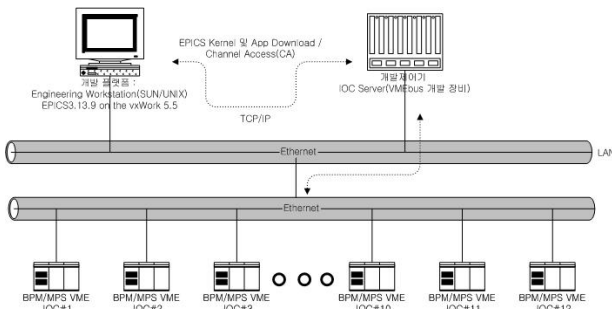
Data average 소프트웨어는 ADC 보드에 의하여 각 BPM 위치의 디지털화된 raw 데이터를 average 하는 기능을 가진다. 초기 2000번 sample를 수행한 raw data를 한 sequence에 reflective memory에 저장 된다. 새로운 averaged BPM data는 매년 2000번 sample를 했던 average data가 저장되어 진다. 이런 경우, average 2000 sample data의 주기는 2 초이다. Data average task와 EPICS IOC 사이의 이러한 빠른 데이터 전송을 위하여 shared memory 기술을 적용하였다.



〈그림 3〉 제어소프트웨어 구조도



〈그림 4〉 Data average scheme



〈그림 2〉 BPM EPICS IOC 제어시스템의 전체 구성도

	Model	
CPU	MVME-5110	- MPC7450 PowerPC CPU chip - 512MB main memory
ADC	VMIVME-3122	- 16-bit resolution, - 100 KHz conversion rate
RFM	VMIVME-5565	- 128 MB reflective memory - 2.12 Gbaud network transfer rate

〈Table 1〉 BPM IOC의 하드웨어 사양

### 3. 결 론

가속기 빔의 안정적인 제공을 위하여 빔 위치 측정을 위한 BPM 제어시스템의 성능향상은 매우 중요한 일이다. 기존 제어시스템에서 적용하기 힘들었던 BPM 데이터의 sample average 처리를 성능향상 시킨 새로운 BPM IOC 개발에 의하여 sample average 적용에 의한 feedback 제어에 의한 빔 안정에 기여되고 있다. 또한 거대한 필드 측정 신호의 빠른 처리를 위한 reflective memory 적용 등의 신기술을 접목하게 되었다. 향후 fast feedback BPM 기술 구현을 위하여 BPM 독립 제어 시스템을 일부 필드에 구현 중이며, 응용 프로그램 개발을 위하여 연구 개발 진행 중이다.

### [참 고 문 헌]

- [1] I.S. Ko, J.W. Lee, J.C. Yoon, E.H. Lee, and B.R. Park, "Control System of PLS 2-GeV Storage Ring", ICALEPCS'97, Beijing, Nov 1997, p. 85.
- [2] <http://www.aps.anl.gov/epics/>
- [3] Martin R. Kraimer, APS, "EPICS Record Reference Manual".