# 모바일 UHF RFID 시스템용 고 선형 공통 게이트 저 잡음 증폭기 설계

<u>노형환</u>\*, 정명섭, 박준석 국민대학교 전자공학과

### A Common Gate Low Noise Amplifier with High Linearity over UHF RFID Bands

Hyoung-Hwan Roh<sup>\*</sup>, Myoung-Sub Jung, Jun-Seok Park Department of Electrical Engineering, Kookmin University

Abstract - UHF 모바일 RFID 밴드에서 고선형성을 가지는 CMOS 공통 게이트 저 잡음 증폭기를 제안하였다. 제안된 공통 게이트 구성은 고선형성과 광대역 특성을 가진다. 저 잡음 증폭기는 0.35µm (one poly, four metals) CMOS 공정을 사용하여 제작되었고, 제작된 공통 게이트 저 잡음 증폭기의 특성은 잡음 지수 3.2dB, P1dB 1.4dBm, 전압 이득 13.4dB를 가진다.

# 1.서 론

최근 각광받고 있는 RFID 시스템의 다양한 장점으로 인해 점차 대중 화 되어가고 있으며, RFID 시스템을 다양한 응용분야에 접목시키기 위 한 연구가 활발하게 진행되고 있다. RFID 시스템은 지역별로 다른 주파 수 대역을 사용하기 때문에 한국내의 주파수 대역에 국한되지 않는 국 제 UHF 대역 RFID 주파수 범위인 860Mhz-960Mhz 대역을 포함하는 시스템을 설계할 필요가 있다[1]-[3]. 본 논문에서는 UHF 전 대역에서 동작하는 고 선형 저 잡음 증폭기를 제시하였다. 간단한 정합 회로를 이 용하여 전 주파수 대역에 맞게 정합하기위해 공통 게이트 구조를 이용 하였다[4]. 모바일 RFID 시스템에서 전체 크기를 줄이기 위한 방법으로 송신부와 수신부의 안테나를 단일 안테나를 사용하게 되는데, 이때 송신 부에서 수신부로 전달되는 누설 전력을 차단하기위해 서큘레이터 또는 방향성 결합기를 사용한다. 그러나 서큘레이터 또는 방향성 결합기를 사 용한다고 하더라도 전체 시스템에 영향을 줄 정도의 큰 누설 전력이 수 신부로 전달되기 때문에 저 잡음 증폭기의 고선형성은 모바일 RFID 시 스템에서 매우 중요한 조건이 된다.

#### 2. 모바일 RFID 시스템

그림 1은 일반적으로 사용되고 있는 RFID 시스템의 프론트엔드 (Front-end) 단을 보여준다. 이 구조는 서큘레이터의 큰 크기 때문에 모 바일 RFID 시스템에서는 적합하지 않다. 방향성 결합기를 사용하게 되 면, 집적화 기술 (MMIC) 기술을 이용하여 1.5x1.5mm<sup>2</sup> 내의 상대적으로 작은 크기로 만드는 것이 가능하다. 그러므로 그림 2에 있는 구조가 모 바일 RFID 시스템에 적합하다. 그림 2에 나타난 바와 같이, 수신기 감 도를 만족시키기 위하여, 방향성 결합기의 손실은 최소가 되어야 한다. 리더기가 일반적인 상업용 수동 태그와 통신할 때, 태그 변조 과정을 위 한 태그에서 필요한 최소 입력 전력은 약 -19dBm 이다. 무선 인터페이 스에서, 프리스 전송 식(Friis transmission formula)을 적용하여 계산을 하게 되면 900Mhz 주과수의 신호 감쇠는 1미터당 약 -31.5dB가 되는데, 이 때 프리스 전송 식은 아래와 같이 표현 된다:

$$P_{attenuation} = 10 \log \left(\frac{C}{4 \cdot \pi \cdot d \cdot f}\right)^2 \tag{1}$$

C는 빛의 속도(3\*10<sup>8</sup>)이고 d는 전달 거리, f는 주파수이다. 5dB의 마 진을 고려하였을 때, 태그가 동작하기 위한 최소한의 전력을 전달하기 위해서는 송신부에서 17.5dBm의 출력으로 송신하여야 한다. 이 때 전력 증폭기의 출력은 -2dB의 안테나 손실, -2dB의 대역통과여파기 손실, -0.5dB의 방향성 결합기 손실 모두를 고려하였을 때 22dBm 이상으로 출력해야 한다. 제공된 방향성 결합기의 격리도를 일반적인 상용 방향성 결합기의 격리도인 25dB라고 가정하였을 때, 전력 증폭기로부터 -3dBm 의 누설 전력이 수신부로 넘어오게 된다. 수신부의 첫 번째 단인 저 잡 음 증폭기에서 입력신호와 함께 누설 전력까지 증폭을 하게 된다. 그림 3에서 모바일 RFID 시스템의 밀집 리더 모드의 상황을 보여준다. 이 상 황에서는 송신부에서 넘어오는 누설 전력뿐만 아니라 가까운 곳에 있는 리더의 간섭신호까지 전달되게 된다. 최악의 경우를 고려하여 주위의 모 든 간섭 전력이 전달된다고 가정하였을 때 저 잡음 증폭기의 입력으로 -8dBm의 전력이 들어오게 된다. 그러므로 전체 간섭 신호는 약-2dBm 이 된다. 그 결과 저잡음 증폭기의 PldB가 -2dBm보다 높은값이 요구된 다.



## <그림 1> 서큘레이터를 사용한 전 양방향 RFID 시스템



<그림 2> 방향성 결합기를 사용한 전 양방향 RFID 시스템



<그림 3> 모바일 RFID 시스템의 밀집 리더 환경

## <표 1> 공통 소스 저잡음 증폭기와 공통 게이트 저잡음 증폭기의 장점 (+) 및 단점(-) 비교값

Parameter	CSLNA	CGLNA
Noise Factor	+	-
Effective Gm	+	-
Parasitic Sensitivity	-	+
Input Matching	-	+
DC power	-	+
Reverse Isolation	_	+



<그림 4> 제안한 공통 게이트 저 잡음 증폭기







#### <그림 6> 공통 게이트 저잡음 증폭기의 P1dB

# 3. 공통 게이트 저잡음 증폭기 설계

UHF 모바일 RFID 시스템의 모든 주파수 대역을 만족하기 위해서는 저 잡음 증폭기 입력단의 광대역 매칭이 필요하다. 또한 광대역 특성을 가 지는 저 잡음 증폭기를 설계하게 되면 그것은 다양한 응용분야에서 사 용될 수 있다. 공통 게이트 저 잡음 증폭기 구조는 광대역 입력 정합 특 성을 가지기 위한 간단하면서도 기본적인 방법이다. 그러나 공통 소스 구조에 비해 잡음 지수가 높아지는 일반적인 문제점이 있다. 표 1에서는 공통 소스 저 잡음 증폭기와 공통 게이트 구조의 gm, 잡음지수 등의 파 라미터를 비교하였다[5]. 그러나 그림 2에서 보듯이 송신단의 누설 전력 은 수신부에서 잡음 원으로 보이게 된다. 이 잡음의 크기는 공통 소스 구조를 이용하였을 때 수신부에서 생성되는 잡음보다 매우 큰 값을 가 진다. 그러므로 공통 게이트 구조의 잡음 지수는 가장 영향력 있는 요소 는 아니다. 공통 게이트 저 잡음 증폭기의 전압 이득은 다음과 같이 나 타낼 수 있다:

$$A_v = g_m \bullet R_L \tag{2}$$

이때 R<sub>L</sub>은 출력 임피던스이다. 또한 g<sub>m</sub>은 저 잡음 증폭기의 입력 임 피던스를 소스 임피던스인 Rs로 정합하였을 때 1/(2\*Rs)로 나타낼 수 있다[6]. 결과적으로 전압 이득은 소스 임피던스와 저 잡음 증폭기의 입 력 임피던스의 비율로 정해진다. 요구되는 전압 이득을 얻기 위해 입력 임피던스를 조절하여 비율을 맞추고, 출력 임피던스는 정합하여야 한다.

## 4. 저 잡음 증폭기의 고 선형 설계

고선형성 특성을 갖기 위한 첫 번째 방법으로 드레인 전류를 고선형 특성에 초점을 맞추어 조절하였다. 일반적으로, 좀 더 많은 전류를 흐르 게 되면, 더욱 높은 선형성을 달성할 수 있다. 고선형성을 가지며 gm을 증가시키기 위해서는 Vas와 Vas를 키워줘야 한다. 최대한의 Vas값을 주



<그림 7> 공통 게이트 저 잡음 증폭기의 IP3



<그림 8> 공통 게이트 저잡음 증폭기 마이크로 사진

#### <표 2> 공통 소스 저잡음 증폭기 측정값

11mA		
-11dB		
-28.4dB		
3.2dB		
1.4dBm		
10.8dBm		
13.4dB		

기 위해 단일 소자 구조로 그림 4와 같이 설계하였다. 저 잡음 증폭기를 단일 소자 구조로 설계를 하게 되면 다단 직렬구조보다 역방향 격리도 가 낮아지게 되는데 표1에서와 같이 공통 소스 구조보가 공통 게이트 구조가 역방향 격리도가 높아 그 문제점을 보완해줄 수 있다. 기판 효과 (Body effect)에 의한 비선형성은 회로의 선형성을 저해하는 중요한 요 소이다. MOSFET의 벌크와 소스사이의 기생 저항은 문턱 전압을 변화 하게 하여 비선형 특성을 야기한다. 기생 저항 값을 줄이기 위해, 저 잡 음 증폭기의 레이아웃을 그림 5(b)와 같이 하였다. 그리고 저 잡음 증폭 기는 낮은 잡음 수준을 가지는 동시에 높은 PldB값을 가져야 한다. 최 적 조건의 잡음 수준과 PldB간의 균형관계에서 Vgs는 매우 중요한 요 소이다. 또한 입력 정합은 최소 잡음 값을 결정한다. 잡음요소, F는 아 래의 수식과 같이 표현 된다:

$$F = F_{\min} + \frac{|R_n|Y_s - Y_{opt}|^2}{G_s}$$
(3)

# 5. 측정값

공통 게이트 저 잡음 증폭기는 0.35um 공정을 이용하여 제작되었다. 제 안한 저 잡음 증폭기는 기준 값으로 3V의 전원에 11mA의 전류가 흐른 다. 디지털 2비트 제어를 통해 7mA에서 14mA까지 전류를 조절할 수 있다. 그림 6에서 전류 변화에 따른 PldB값을 나타내었다. IP3 값은 약 10.8dBm으로 그림 7에서 볼 수 있다. 칩 사진은 그림 8에서 보여준다. 제작된 저 잡음 증폭기는 Agilent E8632A, Agilent E4432B, 그리고 Tektronix RSA3303A를 이용하여 측정하였다. 측정값은 표 2에 정리하 였다

# 6.결 론

제안된 저 잡음 증폭기는 고 선형 특성을 가지고 있고, 광 대역 정합을 할 수 있어 다양한 응용분야에서 활용될 수 있다. 단일 소자로 구성하여 V<sub>ds</sub>를 최적화 하였고, 기생 저항을 줄여 기관효과를 감소시켜주는 방향 으로 최적화된 레이아웃을 통해 선형성을 높였다. 또한 광대역 입력 정 합을 통해 국제 RFID 규격 주파수 대역을 포함시켰다. 게다가 모바일 RFID 시스템을 위한 소형구조를 위해 정합회로를 한 개의 커패시티만 으로 매우 간단하게 하였다. 본 논문에서는 모바일 RFID 시스템의 특 성상 좁은 구역에 다수의 리더가 모였을 때 생길 수 있는 수신단의 포 화상태를 막기 위한 고 선형성 공통 게이트 저 잡음 증폭기를 설계하였 다.

### 감사의 글

본 연구는 지식경제부 및 정보통신연구진흥원의 IT핵심기술개발사업의 일환으로 수행하였음.

[2008-F-050-01, 자기유지 WBAN/USN용 u-Scavenging 기술개발]

# [참 고 문 헌]

[1] S. Sandoval-Reyes and J. L. Soberanes perez., "Mobile RFID reader with database wireless synchronization,"Int. Conf. on Electrical and Electronics Engineering, pp. 5-8, September 2005.

[2] K. Penttila, N. Pepe, M. Sioni, L. Sydanheimo, and M. Kivikoski, "Use and interface definition if mobile RFID reader integrated in a smart phone," in Proc. Of Int. Symp. On Customer Electronics, pp. 353-358, June 2005.

[3] J. Zhang, Z. Xie, S. Lai, and Z. Wu, "A Design of RF receiving circuit of RFID reader," in Proc. of Int. Conf. on Microwave and Millimeter Wave Technology, pp. 406-409, August 2004.

[4] H. Darabi, et al., "A 4.50mW 900-MHz CMOS receiver for wires paging," IEEE J. Solide-Dtate Circuits, vol. 35, pp. 1085-1096. Aug. 1997.

[5] W.Zhuo, X.Li, S.Shekhar, S.H.K.Embabi, J.Pineda de Gyvez, D.J.Allostot, and E. Sanchez-Sinencio, "A Capacitor Cross-Coupled Common-Gate Low-Noise Amplifier"IEEE Transaction on circuits and systems - II : Express Briefs, vol.52, no.12, December 2005

[6] David J. Allstot, Xiaoyong Li, and Sudip Shekhar, "Design Considerations for CMOS Low-Noise Amplifiers," IEEE Radio Frequency Integrated Circuits Symposium, 2004

[7] H. A. Haus et al., "Representation of noise in linear two port," Proc. IRE, vol. 48, pp. 69-74, Jan. 1960.