

상부전극 접촉면 크기에 따른 PRAM cell의 지우기 전류 특성

최홍균, 장낙원*, 이성환, 이동영**, 마석범***
 한국해양대학교*, 위덕대학교**, 위덕대학교***

Reset current of PRAM cell with top electrode contact size

HongKyu Choi, Nakwon Jang*, Seong Hwan Lee, Dong Young Yi**, Suk Bum Mah***
 Korea Maritime University*, Uiduk University**, Young-In Songdam College***

Abstract - PRAM(Phase change access memory) has desirable characteristics including high speed, low cost, low power, and simple process. PRAM is based on the reversible phase transition between resistive amorphous and conductive crystalline states of chalcogenide. However, PRAM needs high reset current for operation. PRAM have to reduce reset current for high density and competitiveness. Therefore, we have investigated the reset current of PRAM with top electrode contact hole size using 3-D finite element analysis tool in this paper.

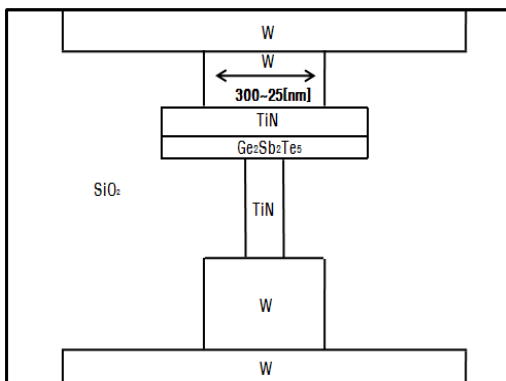
1. 서 론

PRAM(Phase change access memory)는 고속에서도 내구성이 큰 비휘발성 메모리로서 현재의 DRAM과 Flash Memory 뒤를 이을 차세대 비휘발성 메모리 소자 중 실용화에 가장 근접해 있는 메모리로서 주목 받고 있다. 기존의 전하 축적 개념의 메모리가 아닌 기록과 재생에 필요한 저항의 차이에 의해 동작하는 메모리 소자로 일정한 전기저항을 갖는 칼코게나이드 상변화 재료가 인가되는 전류에 따라 결정립 혹은 비정질로 변화되어 메모리 동작 특성을 가진다. 소자구조가 단순하여 저비용으로 생산할 수 있으며 나노 스케일에 의한 고집적화를 실현할 수 있는 안정된 메모리로 주목받고 있다[1-2]. 그러나 상변화 메모리의 지우기 동작전류(Reset current)는 타 메모리 소자에 비해 큰 값을 나타내는 단점이 있어 상변화 메모리가 기존의 메모리 소자를 대체하기 위한 경쟁력을 갖추기 위해서는 지우기 동작 전류를 낮추어야 한다.

최근 상변화 소자의 동작 전류를 낮추고 신뢰성을 확보하기 위해 상변화 메모리의 구조 변화, 저항이 큰 상변화 재료의 개발 및 발열전극 재료의 개발의 연구가 진행 중에 있다[3-4]. 따라서 본 연구에서는, 유한 요소 해석도구를 이용하여 상부전극의 접촉면의 크기가 상변화 메모리의 지우기 전류에 미치는 영향을 분석하였다.

2. 3차원 유한 요소 해석 모델

본 연구에서는 상부전극의 접촉면 크기에 따른 상변화 메모리의 동작을 알아보기 위해 상변화 메모리 셀에 대한 시뮬레이션을 수행하였다. 먼저 상용 전자장 해석도구인 MagNet과 ThermoNet을 이용하여 상변화 메모리 셀의 유한 요소 해석 모델을 구축하였다. 구축된 상변화 메모리의 지우기 전류를 분석하기 위해 시뮬레이션을 하였다. 본 연구에서 사용되는 모델의 단면도를 그림 1에 나타내었고, 표 1은 시뮬레이션에서 이용한 각 물질의 물질 상수를 나타내었다.

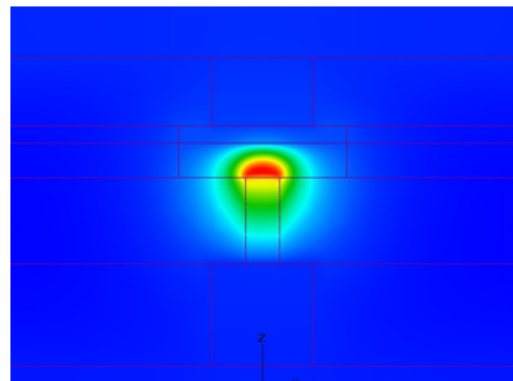


〈그림 1〉 A cross section of PRAM unit cell

〈표 1〉 Material parameters

물 질	전기전도도 (1/Ω·m)	열전도도 (J/cm ³ ·K·s)	비 열 (J/cm ³ ·K)
W	1.75x 10 ⁷	1.78	2.58
GST	2.4x 10 ⁵	0.018	1.2
TiN	1.0x 10 ⁶	0.13	3.235
SiO ₂	1.0x 10 ⁻¹⁴	0.014	3.1

구축된 상변화 메모리에 2[mA]의 지우기 전류를 인가하였다. 상변화 메모리는 지우기 동작 시에는 강한 전류 펄스가 인가되어 상변화 재료의 국부적인 부분을 순간적으로 용융온도 이상으로 용융/급냉 시킴으로써 비정질상이 된다. 본 연구에 이용한 상변화 재료 Ge₂Sb₂Te₅로 제작된 상변화 메모리는 지우기 동작 시에 용융온도인 750[°C]까지 올라가 비정질화 된다. 그림 2는 시뮬레이션을 통해 얻은 상변화 메모리의 발열 분포를 나타낸 것이다. 상변화 메모리는 지우기 전류가 2[mA]에서 757.34[°C]를 나타냄을 알 수 있었다. 이는 실제 제작된 PRAM 동작조건과 일치한다. 그림 2를 보면 열이 발생하는 근원인 상변화 물질과 발열전극의 접촉면을 중심으로 발열이 이루어지고 있음을 알 수 있다.

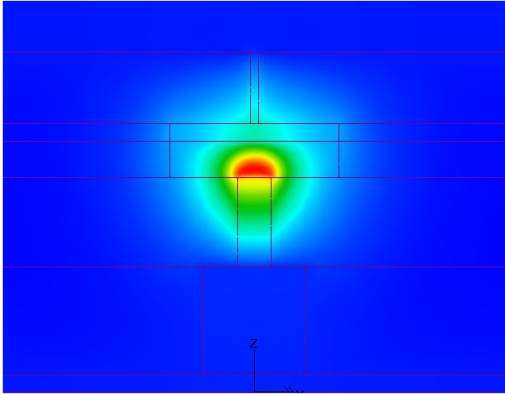


〈그림 2〉 Temperature distribution of standard PRAM model

3. 결과 및 고찰

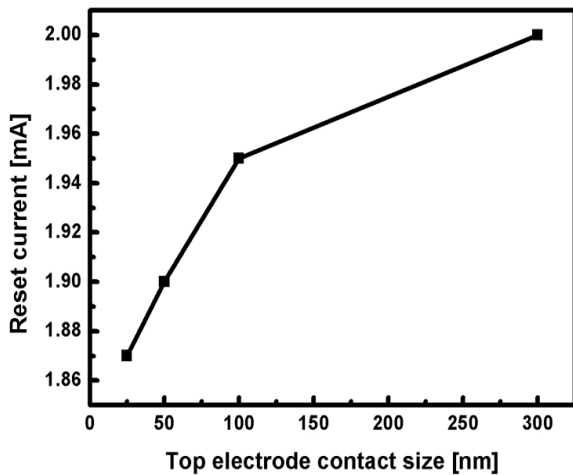
상부전극의 접촉면 크기가 상변화 메모리의 지우기 전류에 미치는 영향을 알아보기 위하여 상부전극 접촉면 크기를 기본 모델의 크기 300[nm]에서 25[nm]까지 줄여가면서 특성을 관찰 하였다. 기본 모델인 상부전극 접촉면 크기가 300[nm]에서 지우기 전류 2[mA]를 인가하였을 때 발열온도는 757.34[°C]를 나타내었고 상부전극 접촉면 크기를 발열전극의 크기와 동일한 100[nm]로 줄였을 경우 발열온도는 770.329[°C]로 상승하였다. 상부전극 접촉면 크기가 50[nm]인 경우에는 발열온도가 794.178[°C], 25[nm]인 경우에는 819.342[°C]를 나타내었다. 이는 상부전극 접촉면의 크기가 작아짐에 따라 발열온도가 접촉면을 통해 일정량의 발열이 일어나고 있어나고 있다는 사실을 알 수 있었다.

그림 3은 상부전극 접촉면의 크기를 25[nm]로 줄였을 때의 온도분포를 나타낸 것이다. 그림에서 볼 수 있듯이 상변화 물질과 발열전극의 접촉면에서 발생한 열이 기준이 되는 상변화 메모리의 발열 분포에 비해 발열이 되는 부분을 중심으로 온도의 분포가 이루어지고 있음을 알 수 있다.



<그림 3> Temperature distribution of PRAM model with novel top electrode

상부전극 접촉면 크기에 따른 상변화 재료 GST의 지우기 동작 시 온도인 750[°C]에 도달하기 위해 필요한 지우기 전류 값을 시뮬레이션 하여 알아보았다. 그림 4는 상부전극 접촉면 크기에 따른 지우기 전류의 값을 보여준다. 기준이 되는 상변화 메모리의 상부전극 접촉면의 크기가 300[nm]에서는 지우기 전류가 2[mA], 상부전극 접촉면의 크기가 100[nm]에서 지우기 전류 1.95[mA], 50[nm]의 크기에서는 1.9[mA], 그리고 25[nm] 크기를 가지는 상변화 메모리의 지우기 전류 값은 1.87[mA]를 가짐을 알 수 있었다. 이를 통해 기준이 되는 상변화 메모리의 지우기 전류에 비해 25[nm]의 크기를 가지는 구조의 상변화 메모리에서는 지우기 전류가 6.5% 감소함을 알 수 있었다. 이 연구를 통해 상부전극 접촉면의 크기가 지우기 전류의 특성을 개선 할 수 있다는 사실을 알 수 있었다. 그러나 발열전극인 하부전극의 크기가 줄어들어 따른 지우기 전류 개선 효과보다는 적음을 알 수 있었다.



<그림 4> Reset current with each Model

4. 결 론

본 연구는 유한 요소 해석 도구를 통해 상부전극 접촉면 크기에 따른 지우기 전류에 관한 분석을 하였다. 시뮬레이션을 한 결과 상부전극 접촉면 크기가 줄어들어 따라 지우기 전류가 감소됨을 알 수 있었다. 이 결과를 통해 상부전극 접촉면 크기에 따라 상변화 메모리의 지우기 전류 특성을 향상 시킬 수 있음을 알 수 있었다. 그러나 발열전극인 하부전극의 크기가 줄어들어 따른 지우기 전류 개선 효과보다는 적음을 알 수 있었다.

감사의 글

본 연구는 산업자원부의 지원에 의하여 기초전력연구원(R-2005-7-068)주관으로 수행된 과제임

[참 고 문 헌]

- [1] S.Ovshinsky, "Reversible Electrical Switching Phenomena in Disordered Structures", Phys. Rev. Lett.,Vol.21(20), p.1450, 1968.
- [2] S.H.Lee, Y.N.Hwang, S.Y.Lee, K.C.Ryoo, S.J.Ahn, H.C. Koo, W.C.Jeong, Y.T.Kim, G.H.Koh, G.T.Jeong, H.S.Jeong and Kinam Kim, "Full Integration and Cell Characteristics for 64Mb non-volatile PRAM", IEEE Symposium on VLSI Tech. Dig., pp.20~21, 2004.
- [3] S.Lai, T.Lowrey, "OUM - A 180 nm nonvolatile memory cell element technology for stand alone and embedded applications", IEEE IEDM Tech. Dig., pp803, 2001.
- [4] N. Akahira, N. Yamada, K. Kimura, M. Takao, "Recent Advances in Erasable Phase-Change Optical Disks", SPIE Vol.899 Optical Storage Technology and Applications, pp.188, 1988.