

플라스틱 기판 사용을 위해 기판을 가열하지 않고 증착한 SiO₂ 절연막의 플라즈마 처리 효과

국승희*, 김선재*, 한상면**, 한민구*
 서울대학교*, 삼성전자 LCD 총괄**

The effect of plasma treatment on the SiO₂ film fabricated without substrate heating for flexible electronics

Seung-Hee Kuk, Sun-Jae Kim, Sang-Myeon Han and Min-Koo Han
 Seoul National University

Abstract - 본 논문에서는 ICP-CVD(Inductively Coupled Plasma Chemical Vapor Deposition)를 이용해 기판을 가열하지 않고 증착한 SiO₂ 절연막의 플라즈마 처리 효과를 분석하였다. 플라즈마 처리를 하지 않은 SiO₂ 절연막의 경우 평탄화 전압이 -7.8V, 유효 전하 밀도가 4.77X10¹³/cm²로 열악한 특성을 보였다. 이를 개선하기 위해 헬륨 플라즈마 전처리(Pre-treatment)와 수소 플라즈마 후처리(Post-treatment)를 통해서 SiO₂ 절연막의 전기적인 특성을 개선하였다.

1. 서 론

최근 구부릴 수 있는 디스플레이가 많은 관심을 받고 있다. 구부릴 수 있는 기판에 AMOLED(Active Matrix Organic Light Emitting Diode)나 AMLCD(Active Matrix Liquid Crystal Display)를 제작하기 위해서는 매우 낮은 공정 온도가 필요하다. 왜냐하면 구부릴 수 있는 기판으로 주로 사용되는 플라스틱의 경우 높은 열 에너지가 전달되면 성능이 나빠지기 때문이다. 그러나 낮은 온도에서 제작된 SiO₂ 절연막의 경우 평탄화 전압이 높고, 계면 trap 밀도가 높으며, C-V 곡선에서 이력현상(hysteresis)을 보인다.([1]-[2])

200°C 이하의 공정 온도에서 고품질의 절연막을 얻기 위해 다양한 증착방법이 사용되었다. 그 중에 ICP-CVD(Inductively Coupled Plasma Chemical Vapor Deposition)는 높은 플라즈마 밀도를 생성하여 저온에서도 기체 분해 작용이 활발히 일어난다. 또한 원격 플라즈마로서 플라즈마가 발생하는 영역과 기판 사이가 떨어져 있어서 플라즈마에 의한 표면손상이 기존 증착방법에 비해 적다.([3]-[4]) 본 논문의 목적은 ICP-CVD를 이용해 기판에 추가 가열없이 SiO₂ 막을 제작하고 막의 성능을 향상시키기 위한 플라즈마 전처리와 후처리의 효과를 보고하는 것이다.

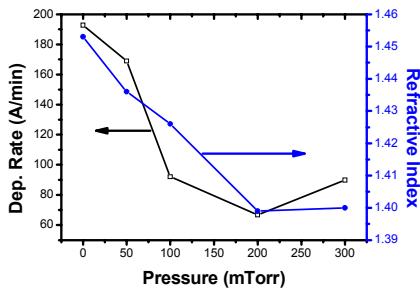
2. 본 론

2.1 기판을 가열하지 않고 증착한 SiO₂ 절연막과 그 특성

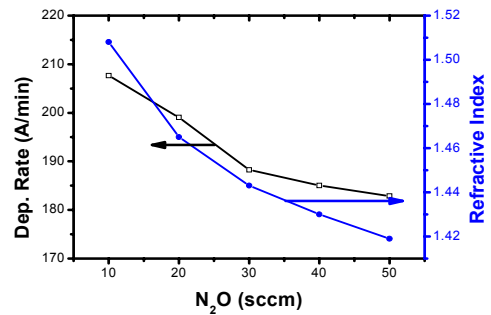
ICP-CVD를 이용해 1000Å의 SiO₂ 막을 제작하였다. SiH₄의 희석기체로 He를 사용하였고, 주요 공정 변수는 기체 유량, ICP RF power, 공정 압력 등이다. 공정 변수를 바꿔가며 굴절률(refractive index)과 증착률을 조사하였다.

그림 1, 2, 3은 N₂O 유량, ICP RF power, 공정 압력에 따른 증착률과 굴절률을 각각 나타낸 것이다. 각 공정 변수들은 굴절률이 1.45에 맞도록 최적화 하였다. 굴절률 1.45는 고온에서 제작한 절연막이 보여주는 굴절률이다.

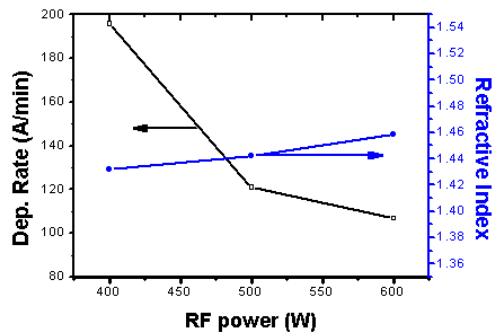
그림 1에서 보면, 같은 RF power에서 압력이 낮아질수록 이온과 radical들의 평균 자유 거리(mean free path)가 길어져 기체들의 분해가 활발하게 일어나 증착률이 높아진다. 그림 2에서도 같은 ICP-power가 인가되었을 때 N₂O 유량이 적을수록 증착률이 높은 것을 볼 수 있다.



〈그림 1〉 압력에 따른 증착률과 굴절률



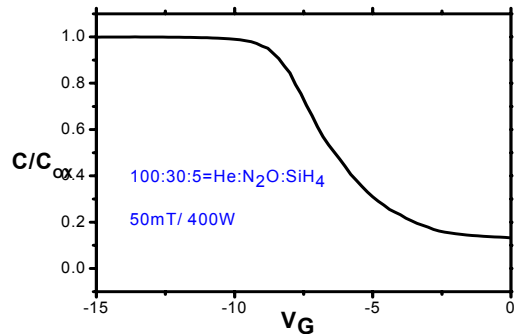
〈그림 2〉 N₂O 유량에 따른 증착률과 굴절률



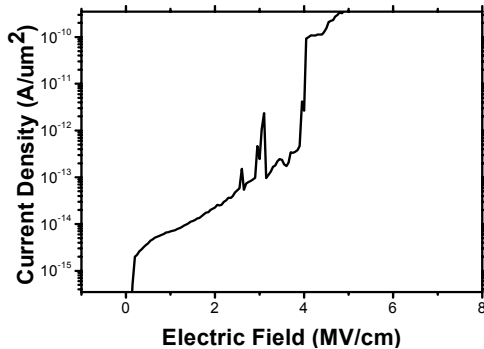
〈그림 3〉 RF power에 따른 증착률과 굴절률

위의 결과로부터 굴절률이 약 1.45가 되는 SiO₂ 막을 얻기 위해서 He:N₂O:SiH₄ 비율을 100:3:5, ICP RF power는 400W, 공정 압력은 50mT로 진행하였다.

위의 조건대로 증착한 SiO₂막의 전기적 특성을 그림 4와 그림 5에 나타내었다. C-V 특성 곡선에서 보면 위의 조건으로 제작한 SiO₂막은 평탄화 전압이 -7.8V가 나왔다. 이는 계면의 고정전하와 트랩 전하와 같은 결합이 많음을 의미한다.([5])



〈그림 4〉 기판을 가열하지 않고 증착한 SiO₂막의 C-V곡선



〈그림 5〉 기판을 가열하지 않고 증착한 SiO₂막의 I-V곡선

유효 전하 밀도는 아래의 관계식을 이용해 계산하였고, [6] 4.77X10¹³#/cm²로 비교적 높은 수치가 나왔다.

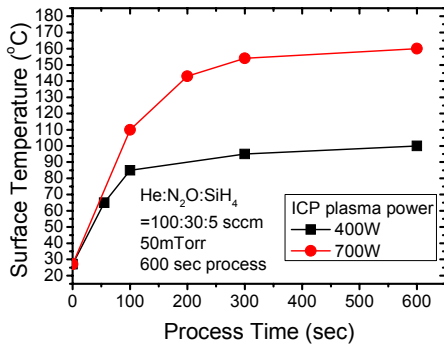
$$N_{\text{eff}} [\text{cm}^{-2}] = [(\Phi_{\text{ms}} - V_{\text{FB}}) \cdot C_{\text{ox}}] / q \cdot A_G$$

(Φ_{ms} : metal-semiconductor work function difference, A_G : effective area, C_{ox} : capacitance of oxide, V_{FB} : flat-band voltage)

항복 전압은 4MV/cm로 나타났다. 저온에서 증착한 SiO₂ 막의 전기적 특성을 향상시키기 위해 rapid thermal annealing이나 excimer laser annealing과 같은 다양한 시도가 있었다. [7]-[8] 그러나, 위와 같은 방법은 기판 온도를 300°C 이상 올리기 때문에, 플라스틱 기판에 사용하기에는 적절한 방법이 아니다. 그래서 헬륨과 수소기체를 이용한 저온 플라즈마 처리 방법을 제안한다.

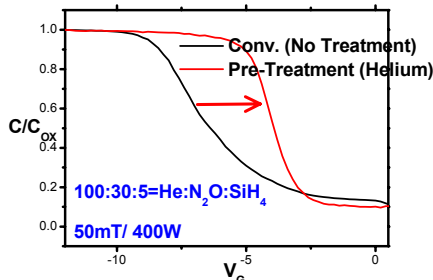
2.2 헬륨 플라즈마 전처리 효과

기판을 가열하지 않는 경우 초기 온도는 상온이라 할지라도 공정이 진행되면서 플라즈마에 의해 열에너지가 전달되어 기판의 온도가 올라가게 된다. 공정이 진행되는 동안 실제 기판의 온도를 측정하여 그림 6에 나타내었다. ICP RF power를 400W로 진행한 경우 실제 온도는 100°C까지 상승하였고, 700W로 진행한 경우는 160°C까지 상승하였다. 증착 전에 플라즈마로 열에너지를 제한적으로 공급함으로써 더 나은 성능의 SiO₂막을 얻을 수 있다.



〈그림 6〉 기판을 가열하지 않고 공정을 진행할 때 실제 기판 온도

헬륨 플라즈마 전처리를 한 경우 평탄화 전압은 -7.8V에서 -4.6V로 개선되었다. 이는 Si와 SiO₂ 계면의 결함이 줄어들었기 때문이다. 또한 헬륨 플라즈마 전처리를 통해 SiO₂막의 유효 전하 밀도는 4.77X10¹³#/cm²에서 1.15X10¹³#/cm²로 개선되었다. [9]

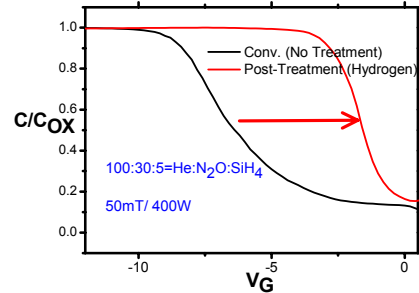


〈그림 7〉 헬륨 플라즈마 전처리를 한 경우와 하지 않은 경우 C-V곡선

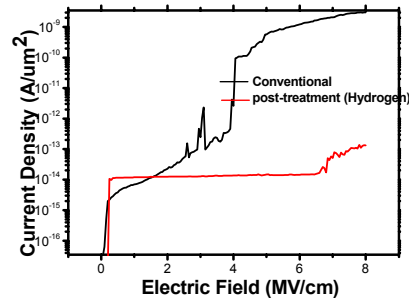
2.3 수소 플라즈마 후처리 효과

수소 플라즈마 후처리는 SiO₂ 막을 증착한 후, 700W RF power에서 50초간 진행하였다. 그림 8을 보면 평탄화 전압은 -7.8V에서 -2.3V로

크게 개선되었다. 유효 전하 밀도는 4.77X10¹³#/cm²에서 5.74X10¹¹#/cm²로 개선되었는데 이는 400°C에서 증착한 TEOS-SiO₂ 막과 비슷한 수준이다. [7] 이는 SiO₂막을 통해 확산된 수소가 끊어진 결함을 치유하고 SiO₂계면 특성을 향상시켰기 때문이다. 일반적으로, 높은 annealing 온도는 SiO₂막과 계면의 트랩 전하를 제거함으로써 C-V 곡선을 개선시킨다. 그러나 고온 공정은 플라스틱 기판에 적용하기에 적절치 못하다. [8] 제안한 수소 플라즈마 후처리로써 항복전압이 4MV/cm에서 7MV/cm로 향상되었다.



〈그림 8〉 수소 플라즈마 후처리를 한 경우와 하지 않은 경우 C-V곡선



〈그림 9〉 수소 플라즈마 후처리를 한 경우와 하지 않은 경우 I-V곡선

3. 결 론

ICP-CVD를 이용하여 높은 밀도의 플라즈마 생성함으로써, 기판 가열을 하지 않고도 높은 품질의 SiO₂막을 만들 수 있었다. 공정 변수들을 굴절률이 1.45가 되도록 최적화 하였고, 높은 증착률을 보였다. 기판 가열 없이 증착한 SiO₂막은 열악한 전기적인 성능을 보였다. 이러한 특성은 헬륨 플라즈마 전처리를 이용해 제한적인 열 에너지를 공급함으로써 개선할 수 있었고, 또한 수소 플라즈마 후처리를 이용한 결함 치유를 통해 개선할 수 있었다. 이러한 실험 결과는 기판을 가열하지 않고 저온에서 공정이 가능하므로 구부릴 수 있는 플라스틱 기판에 적용할 수 있다.

[참 고 문 헌]

- [1] K. Yuda, K. Sera, F. Uesugi, I. Nishiyama, F. Okumura, "Reliability improvement in low-temperature processed poly-Si TFTs for AMLCDs", Int. Electron Dev. Meeting (IEDM), p. 519, 1994
- [2] J. Hopwood, "Review of inductively coupled plasmas for plasma processing", Plasma Sources Sci. Technol. 1, p. 109, 1992
- [3] J.H. Keller, "Inductively plasmas for plasma processing", Plasma Sources Sci. Technol. 5, p. 166, 1996
- [4] D.P. Gosain, T. Noguchi and S. Usui, "High Mobility Thin Film Transistors Fabricated on a Plastic Substrate at a Processing Temperature of 110°C", Jpn. J. Appl. Phys. 39, p. L179, 2000
- [5] E.H. Nicollian and J.R. Brews, "MOS (Metal Oxide Semiconductor) Physics and Technology", John Wiley and Sons, 1982
- [6] Dieter K. Schroder, "Semiconductor Material and Device Characterization", 2nd edition, John Wiley and Sons, p337-368, 1998,
- [7] J.Batey and E.Tierney, "Low-temperature deposition of high-quality silicon dioxide by plasma-enhanced chemical vapor deposition", J.Appl.Phys. 60, p.3136, 1986
- [8] M.Y. Shin, S.M. Han, M.C. Lee, H.S. Shin, M.K. Han, J.Y. Kwon, T. Noguchi, "High Quality Gate Insulator for Very-Low Temperature Poly-Si TFT Employing Nitrous Oxygen Plasma Pre-Treatment", MRS PROCEEDINGS, 2004
- [9] S. Han, M. Shin, M. Lee, J. Park and M. Han, "Improvement of Silicon Dioxide Film as a Gate Insulator for Poly-Si TFTs Fabricated at 150°C with N₂O Plasma Pretreatment", Electrochemical and Solid-State Letters, 9 (2) H5-H7, 2006