

전원 고조파 방지 회로를 내장한 low-cost 인버터 통합 모듈 개발에 관한 연구

김태균, 최현의, 안호균, 윤태성
 창원대학교 전기공학과

A Study on the Development of a Low Cost Inverter Integration Module with a Protection Circuit of Source Harmonics

Tae-Kue Kim, Hyun-Eui Choi, Ho-Kyun Ahn, Tae-Sung Yoon
 Department of Electrical Engineering, Changwon National University, Korea

Abstract - This study is on the development of a low cost inverter module with Power Factor Correction(PFC) circuit which satisfies the international harmonic current standard such as IEC61000-3-2. In this study, the performances of the PFC circuit applying a new control method are simulated and verified by Matlab/Simulink. Also, the inverter module with the designed PFC circuit is implemented and the experimental results for the module are presented. Finally, through an analysis for the results of the simulation and the experiment, the merits obtainable by applying the PFC circuit when designing an inverter module are discussed and presented.

1. 서 론

전력품질의 저하는 전력소자의 수명단축, 과열 및 소손, 기기의 고장 및 생산설비의 중단 등의 문제를 일으킨다. 전력품질 저하의 원인으로서는 여러 가지 요소들이 있으나, 그 중 고조파로 인한 전력품질의 저하가 가장 큰 영향을 미친다. 최근 전력전자 소자를 채용한 전자반도체 제품들이 늘어나면서 전체 전력계통의 불안정을 유발하고, 정전사고, 기기의 오동작 및 전력품질의 저하로 인한 경제적 손실이 증가하고 있다. 따라서 IEC, IEEE, CISPR 등과 같은 국제 표준 기구들이 전원에서 발생하는 고조파에 대하여 발생 한계치를 규격화하여 고조파로 인한 문제를 해결하고자 노력하고 있다[1]. 현재 고조파를 제거하는 방법의 하나로서 역률 개선 회로에 대한 다양한 논의가 이루어지고 있다. 다이오드 폴브릿지 정류기를 스위치로 대신하는 방법, DC-DC컨버터를 이용한 전류제어 방법, 여기에 스위칭 손실을 줄이기 위한 소프트 스위칭 방법 등 다양하게 연구가 진행되고 있으나, 재료비 등의 문제로 인하여 쉽게 상용화되지 못하고 있다. 한편 최근 들어 인버터 시스템이 그 유용성으로 인하여 가전제품에서부터 산업용 기계에 이르기까지 다양하게 보급되고 있다. 인버터 시스템은 정류부, 인버터부, 제어부로 구성되며, 마찬가지로 입력측 다이오드 정류기에 의하여 발생하는 펄스성 전류로 인하여, 저역률과 고조파 문제를 발생시킨다. 본 연구에서는 효율과 가격 면에서 유리한 부스트 타입의 역률 개선 회로를 적용하여 역률과 고조파 문제를 해결하고, 여기에 인버터 시스템을 통합한 저가형 인버터 통합 모듈의 개발에 관하여 논의하기로 한다. 이를 위하여 먼저 시뮬레이션을 통하여 성능과 결과를 검증하고, 실제 인버터 모듈을 제작하여 실험을 통하여 그 결과를 살펴봄으로써 역률 개선 회로를 적용함으로써 인버터 모듈 설계 시 얻을 수 있는 장점에 대하여 논의하기로 한다.

2. 본 론

2.1 역률과 고조파

역률은 유효전력과 피상전력의 비로 정의되고, v(t)가 정현파이면,

$$P.F. = \frac{P}{S} = \frac{V_{RMS} \cdot I_{LRMS} \cos\theta}{V_{RMS} \cdot I_{RMS total}} = \frac{I_{LRMS} \cos\theta}{I_{RMS total}} \quad (1)$$

$$k_d = \frac{I_{LRMS}}{I_{RMS total}}, \quad k_\theta = \cos\theta, \quad P.F. = k_\theta \cdot k_d \quad (2)$$

여기서, V_{rms} 는 총 전압의 실효값, I_{rms} 는 총 전류의 실효값, $I_{rms(1)}$ 는 전류의 기본고조파의 실효값이고, θ 는 전압과 전류의 기본파의 위상차, $k_d = I_{rms(1)}/I_{rms}$ 는 왜형률, $k_\theta = \cos\theta$ 는 변위율이다. 왜형률 k_d 는 총 전류 실효치에 대한 전류 기본파의 실효치와의 비율이다. 변위율 k_θ 는 입력전압과 입력전류 기본파 성분간의 위상차에 대한 \cos 값이다. 총 고조파 왜곡률 (Total Harmonic Distortion : THD)은 다음과 같다.

$$THD = \frac{\sqrt{I_{RMS total}^2 - I_{LRMS}^2}}{I_{LRMS}} \times 100 \quad (3)$$

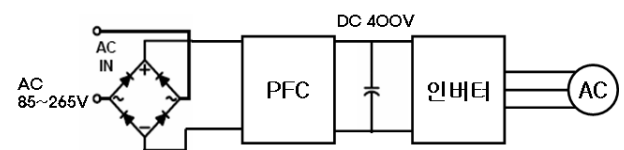
왜형률 k_d 와 THD사이의 관계를 살펴보면,

$$\left\{ \begin{aligned} THD &= \frac{\sqrt{I_{RMS total}^2 - I_{LRMS}^2}}{I_{LRMS}} \times 100 \\ &= \sqrt{\left(\frac{I_{RMS total}}{I_{LRMS}}\right)^2 - 1} \times 100 \\ &= \sqrt{\frac{1}{k_d^2} - 1} \times 100 \\ k_d &= \frac{1}{\sqrt{1 + \left(\frac{THD}{100}\right)^2}} \end{aligned} \right. \quad (4)$$

와 같이 된다. 여기서, THD와 역률의 관계를 살펴보면, 전압과 전류의 기본 성분이 동위상일 때는 역률은 고조파 성분에 의해서 좌우됨을 알 수 있다[2].

$$P.F. = \frac{I_{rms(1)} \cos\theta}{I_{rms}} = k_d k_\theta = k_d = \frac{1}{\sqrt{1 + \left(\frac{THD}{100}\right)^2}} \quad (5)$$

2.2 시스템 구성

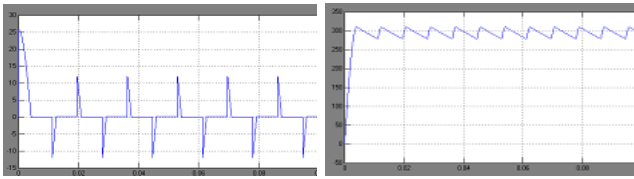


<그림 1> PFC-인버터 통합 시스템

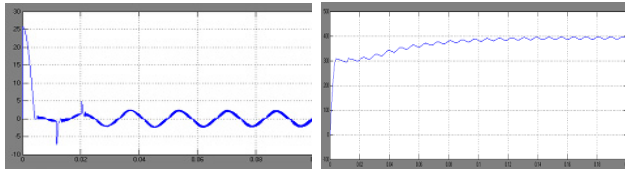
그림 1은 역률 개선 회로와 인버터 시스템의 구성을 나타낸다. 역률 개선 회로는 효율면에서는 폴브릿지타입 회로가 유리하나, 가격, 성능면에서는 부스트타입 회로가 유리하다. 따라서 PFC단은 부스트타입 DC-DC 컨버터를 응용하여 입력전류가 입력전압과 동상을 이루면서, 정현파형태로 흐르도록 제어한다[3]. 그러므로 고조파를 제거하고, 역률을 단위역률에 가깝게 유지하도록 한다. 역률 개선 회로를 적용함으로써 얻는 이점은 우선 고역률과 고조파 제거를 들 수 있고, 기존의 역률보상용 수동필터가 빠지고, 평활용 전해 커패시터의 리플전류 저감에 따른 커패시터 용량을 감소시킬 수 있다. 또한 동일한 전력을 공급한다고 했을 경우, 기존 회로의 정격이 60~80%이상 크기 때문에, 전체 소자들의 전류 정격을 낮출 수 있어, 역률 개선 회로가 추가적으로 들어가더라도, 오히려 전체 재료비를 감소시킬 수 있다. 또한 인버터 설계 시 PFC 출력전압 상승으로 인하여 정격전류용량을 감소시킬 수 있고, PFC단에서 출력전압을 제어하고 있으므로, 인버터 IGBT설계시 전압변동률을 고려하지 않아도 된다. IGBT 정격전류 산정 시에도 스위칭 리플 전류 감소와 인버터 정격전류 감소로 인하여 IGBT정격을 낮출 수 있다[4].

2.3 시뮬레이션 및 결과

시뮬레이션은 용량 300W, 입력전압 85~265VAC, 60Hz를 대상으로 역률 개선 회로 미적용 회로와 적용 회로에 대하여 Matlab/Simulink를 이용하여 평가하였고, 역률 개선 회로 제어부는 직접 설계하여 결과를 평가하였다.



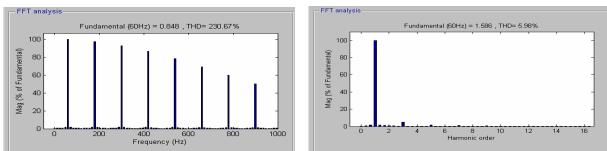
〈그림 2〉 PFC 미적용시 입력 전류와 출력전압 파형



〈그림 3〉 PFC 적용시 입력 전류와 출력전압 파형

〈표 1〉 시뮬레이션 결과

	$P_{in}(W)$	$Q_{in}(var)$	$S_1(VA)$	$P_{out}(W)$	$\eta(\%)$	$S(VA)$	$I_{peak}(A)$
no pfc (p.f.=0.468)	293	-88.5	306	289	98.6	626	12
Pfc (p.f=0.98)	296	-34.5	298	290.6	98.1	302	2.5

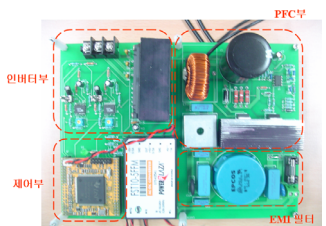


〈그림 4〉 PFC적용 전후 고조파 결과 비교

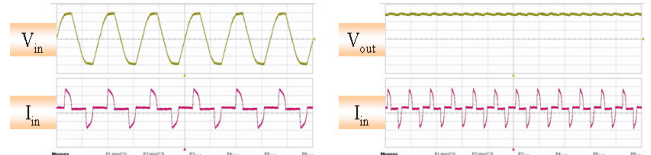
시뮬레이션 평가결과 PFC를 적용하지 않은 경우가 정류기의 입출력 측면에서는 PFC를 적용한 경우보다는 인덕터, 다이오드 및 스위칭손실이 없기 때문에 효율이 다소 높은 것을 볼 수 있다. 그러나 전력공급측면에서 본다면 약 300W의 같은 전력을 공급하기 위해서 PFC를 적용한 경우는 302[V]를, PFC를 적용하지 않은 경우는 무효전력과 왜곡전력으로 인하여 626[V]를 발전해야한다. 따라서 발전용량을 비교했을 경우, PFC를 적용하지 않은 경우는 PFC를 적용하였을 때보다 발전용량을 두 배로 증가해야한다. 따라서 이것을 국가 전체 발전설비용량에 비추어 본다면, 발전 설비를 2배로 증설해야하는 셈이 된다. 따라서 수송가 즉의 PFC의 도입으로 인하여 발전설비용량을 1/2로 낮출 수가 있어, 발전용량의 효율적 운용 및 설비 투자비용 감소로 이어질 수 있어 국가적 에너지 절약차원에서 큰 이점이 된다. 또한 고조파 발생 억제로 인하여 전력계통의 안정도를 증가시킬 뿐만 아니라, 역률 개선으로 인하여 선로 전류가 감소되어, 선로손실 감소 및 전압 강하 경감, 전선 굵기 감소, 차단기 같은 전기기기의 용량감소 등의 여러 가지 이점을 얻을 수 있다. 또한 전기제품 생산자 입장에서는 전류정격을 감소시킬 수 있어, 정류기 및 DC-DC 컨버터, 인버터 및 UPS와 같은 전력변환소자들의 손실을 감소시킴으로써 효율을 증가시킬 수 있다.

2.4 실험 및 결과

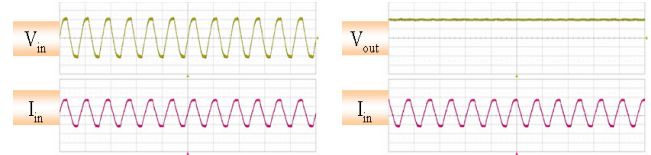
300W급 인버터 모듈을 자체 제작하여 실험하였다. PFC부는 부스트타입 평균 전류 제어 방식의 역률 개선 회로를 사용하였고, 인버터부는 공간전압벡터 제어방식으로 구동하여, 전체 회로의 결과를 평가하였다.



〈그림 5〉 PFC-인버터 통합 모듈



〈그림 6〉 PFC 미적용시 회로 입출력 파형



〈그림 7〉 PFC 적용시 회로 입출력 파형



〈그림 8〉 인버터 회로의 극전압과 선간전압

실험 결과 PFC를 적용하였을 경우, 기존 회로의 역률(0.5~0.6)보다 개선된 1에 가까운 성능을 나타내었다. 고조파 분석 결과 전 고조파 영역에서 IEC 61000-3-2의 class D를 기준으로 한 평가 결과 모두 다 만족함을 확인할 수 있었다. 효율은 96~97%로 측정되어, 시뮬레이션 결과와 비교하여서는 1~2% 차이가 있음을 알 수 있었다.

3. 결 론

본 연구에서는 역률 개선 회로를 적용한 저가형 인버터 모듈의 개발에 대하여 논의하였다. 역률 개선에 대한 국제적 기술 동향을 분석해서 현재 제안되고 있는 여러 제어회로와 제어 방식을 검토하여, 새로운 입력전류 제어방식을 이용한 PFC회로를 제작하여, 그 결과를 평가하고, 인버터 모듈을 추가하여 전체적인 입·출력관계 및 정격전압·전류 및 효율 과 역률 등을 평가하였다. 설계사양은 출력 300W, 역률 90%이상, 효율 90%이상의 PFC회로를 목표로 하여 input current shaping 방식을 이용한 PFC회로를 제작, 그 결과를 평가하였다. 평가 결과 전부하시 역률 0.982, 효율 96.2%와 IEC61000-3-2 고조파 규제를 만족하는 우수한 성능을 가짐을 확인할 수 있었으며, 85V~265V의 유니버설 입력 범위에서도 제대로 된 동작을 수행하였다. 그러나 입력범위와 부하율에 따라 역률과 효율이 다소 변동하는 것을 발견할 수 있었다. 부하율과 부하의 종류에 따라 요구되는 전류가 다소 상이하기 때문인 것으로 추측할 수 있으나, 이는 더 많은 분석과 검증을 통하여 연구가 되어야 할 사항이다. 향후 이 문제와 함께 가정용 기기의 인버터회로를 위한 PFC회로 설계에 대하여 연구를 더욱 추진해 나갈과 동시에 높은 스위칭 주파수 동작을 실현하기 위하여 스위칭 스트레스와 스위칭 손실을 제거하거나 또는 최소화시킬 수 있는, L, C 공진을 이용한 영전압, 영전류 스위칭으로 동작하는 소프트 스위칭 컨버터에 대해서 연구를 진행해 나갈 예정이다. 또한 PFC의 실제 적용을 위하여 실 재료비를 조사하여, 적용 시와 미적용 시의 재료비 절감효과를 구체적으로 조사해 나갈 것이며, IEC 규격이 국내에서도 의무화 될 것으로 예상됨에 따라 지속적인 기술 개발을 진행하고자 한다.

본 연구는 지식경제부 지방기술혁신사업(RT104-01-03)지원으로 수행되었습니다.

[참 고 문 헌]

- [1] 한국표준협회, "KS C IEC 61000-3-2", 한국산업규격, 2005
- [2] L. Wuidart, "Understanding Power Factor", STMicroelectronics, Application Note : pp. 1-5, 2003
- [3] Luo Junyang, Jeoh Meng Kiat, Huang Heng Cheong, "A New Continuous Conduction Mode PFC IC with Average Current Mode Control", IEEE PEDS : pp. 1110-1114, 2003
- [4] Bahman Sharifipour, J.S.Huang, and Peter Liao, "Manufacturing and Cost Analysis of Power Factor Correction Circuits", IEEE APEC : pp. 490-494, 1998