

푸리에 변환 기반 주파수 적응형 Phasor 연산 기법

김수환, 최창영, 허민, 지승용, 강상희
명지대학교

Frequency - Adaptive Phasor Estimation Method Based on Fourier Transform

Su-Hwan Kim, Chang-Young Choi, Min Hur, Sung-Yong Ji, Sang-Hee Kang
Myongji University

Abstract - Even if the DFT calculation is one of the general method to do phasor estimation, it can't adapt to alteration of the frequency. The Frequency is fastened to 60Hz in the ideal power system. However the frequency is not constant in real power system and fluctuates more followed by conditions of the power system. In these cases, the accurate phasor estimation is impossible by using a common DFT calculation, so that a frequency - adaptive phasor estimation method based on the fourier transform is proposed in this paper.

1. 서론

DFT는 일반적인 페이저 연산 기법 중의 하나이지만, 주파수 변화에 취약하다는 단점이 있다. 국내 계통의 주파수는 60Hz를 유지하지만, 실제 계통은 상황에 따라 끊임없이 변화한다. 이 경우 DFT 연산을 통해서서는 정확한 페이저 연산을 할 수 없으므로, 본 논문에서는 주파수 변동 시에도 정확한 페이저 추출을 하기 위한 푸리에 변환기반 주파수 적응형 페이저 연산 기법을 제안하였다. 제안된 알고리즘을 검증하기 위해 58Hz - 62Hz까지의 주파수를 갖는 신호를 모의하여, TMS320C6412 DSP 보드를 가정한 S/W 테스트와 TMS320C32 DSP 보드를 이용한 H/W 테스트를 통해 비교, 검증하였다.

2. 본론

2.1 DFT를 이용한 페이저 추출

기본과의 페이저를 구하는 DFT 수식은 식(1), (2)와 같다.[1]

$$V_{Re} = \frac{\sqrt{2}}{N} \sum_{k=0}^{N-1} v_k \cos\left(\frac{2\pi k}{N}\right) \quad (1)$$

$$V_{Im} = \frac{\sqrt{2}}{N} \sum_{k=0}^{N-1} v_k \sin\left(\frac{2\pi k}{N}\right) \quad (2)$$

v_k : 순시전압, N : 고정 샘플 수

위 식을 이용하여 실효치(RMS)를 구할 수 있다.

$$V_{rms} = \sqrt{V_{Re}^2 + V_{Im}^2} \quad (3)$$

계통이 60[Hz]로 유지될 경우 식 (3)의 실효치 값에 오차가 없으나, 주파수가 변화하면, 한 주기 내의 샘플수가 변하여 기본 값(60[Hz], 고정 샘플 수)으로 DFT를 연산할 경우 오차를 유발한다.

2.2 주파수 적응형 DFT기법

주파수 변화시 DFT연산의 샘플수를 보정하기 위해 주기별로 샘플수를 측정하여 주파수 변화에 따라 재설정하였으며, 샘플수 측정은 대표적 주파수 추정 방법인 0점 교차(Zero Crossing) 기법을 사용하였다.

제로 크로싱 기법은 적은 연산량으로 쉽게 주파수를 추정할 수 있는 방법이다. 제로 크로싱 지점을 찾는 방법은 식(4)와 같다.[2]

$$v(k-1) \times v(k) < 0 \quad (4)$$

한 주기마다 샘플수를 결정하기 위해 제로 크로싱이 2회 발생할 때마다 새로운 샘플수(N')를 측정하였다.

$$f' = \frac{1}{T'} = \frac{1}{\Delta t \cdot N'} \Rightarrow N' = \frac{1}{\Delta t \cdot f'} \quad \left(\Delta t = \frac{1}{fN} \right) \quad (5)$$

f' : 측정 주파수, N' : 측정 샘플 수
 f : 기본 주파수(60[Hz]), N : 고정 샘플 수

계산된 N' 에 의해 DFT수식은 다음과 같이 변경된다.

$$V_{Re}' = \frac{\sqrt{2}}{N'} \sum_{k=0}^{N'-1} v_k \cos\left(\frac{2\pi k}{N'}\right) \quad (6)$$

$$V_{Im}' = \frac{\sqrt{2}}{N'} \sum_{k=0}^{N'-1} v_k \sin\left(\frac{2\pi k}{N'}\right) \quad (7)$$

식(8)은 식(6), (7)의 삼각함수 유도과정이다. 기본 주파수와 측정 주파수가 다르더라도 주파수의 영향 없이, 측정 샘플수의 대입으로 쉽게 DFT수식을 설정 할 수 있다.

$$\begin{aligned} \cos(ut) &= \cos\left(2\pi f' \Delta t k\right) = \cos\left(2\pi \frac{1}{T'} \Delta t k\right) \\ &= \cos\left(2\pi \frac{1}{\Delta t N'} \Delta t k\right) = \cos\left(\frac{2\pi k}{N'}\right) \end{aligned} \quad (8)$$

2.3 사례연구

S/W와 H/W를 동일한 조건에서 비교하기 위해 입력신호는 $v(t) = 2\sqrt{2} \sin(2\pi ft)$, $f = 60[Hz]$ 로 설정하였고, 동일한 입력에서 주파수와 샘플수를 변화시키며 모의하였다. 입력 주파수는 GE사 주파수 계전기의 주파수별 연 운전 허용시간의 최대값(62.4Hz-1분)과 최소값(57.6Hz-1분)을 참고하여 설정하였고,[3] H/W 시뮬레이션 보드인 TMS320C32-50 DSP보드와 S/W 시뮬레이션 보드인 TMS320C6412-600 DSP보드의 연산속도에 따라 최소 샘플수와 최대 샘플수를 결정하였다.[4] <표 1>은 H/W의 연산 속도를 비교한 것이다. 60[Hz]의 1주기는 16.67[ms]이므로 320C32보드는 32샘플, 320C6412보드는 512샘플까지 연산이 가능하다.

<표 1> DSP보드 구동시 DFT연산 속도 비교

DSP 보드	TMS320C32-50	TMS320C6412-600
동작속도[MHz]	50	600
연산능력[MMACS]	50	4800
1주기 연산속도 [ms]	32 Samples	10.8
	512 Samples	134

MMACS(Million Multiply Accumulates per Second) : 초당 산술 연산능력

2.3.1 Software Simulation

C프로그래밍을 이용하여 DFT 구현 하였고, 정밀한 테스트를 위해 고성능 DSP인 TMS320C6412 -600 보드를 사용하는 것으로 가정하였다. 시뮬레이션 결과는 주파수와 샘플수 변화에 따른 RMS 오차의 진폭을 보정 전과 후로 비교하였으며, 결과는 <표 2>와 같다.

$$\text{진폭} = \frac{V_{\max} - V_{\min}}{2} \quad (9)$$

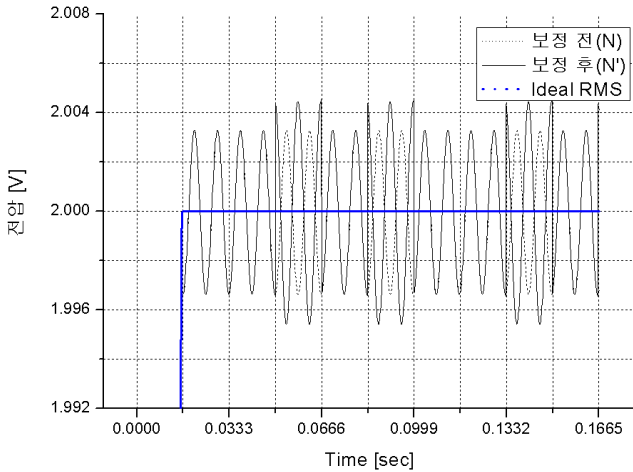
V_{\max} : RMS의 최대 peak 값, V_{\min} : RMS의 최소 peak 값

<표 2> 샘플수 보정에 따른 오차비교

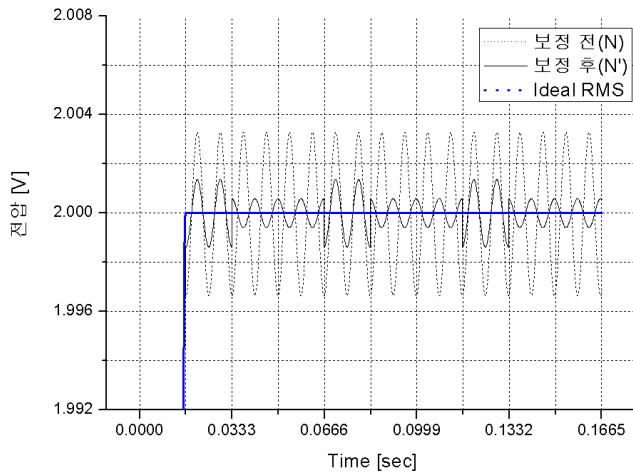
f [Hz]	32		128		512	
	전	후	전	후	전	후
58	0.034	0.0031	0.034	0.0044	0.034	0.0012
59	0.017	0.017	0.016	0.0013	0.017	0.0013
59.5	0.0083	0.0225	0.0084	0.0006	0.0083	0.0013
60	0	0	0	0	0	0
60.2	0.0033	0.0033	0.0033	0.0045	0.0033	0.0013
60.5	0.0083	0.0235	0.0083	0.0004	0.0083	0.0013
61	0.016	0.016	0.016	0.0008	0.016	0.0012
62	0.033	0.001	0.033	0.001	0.033	0.001

<표 2>를 통해, 샘플수 보정 시 주파수 변화에 따른 DFT연산 오차가 감소하는 것을 알 수 있다. 하지만 1[Hz] 이하의 주파수 변화는 높은 샘플수에서만 보정 가능하였다.

<그림 1>과 <그림 2>는 60.2[Hz]일 때 각 128과 512샘플로 DFT 연산한 RMS 값이다. 1주기 후 보정된 샘플 수가 적용되며, Ideal RMS는 기본주파수를 60.2로 설정하여 계산한 이상적인 값이다. 512샘플링에서는 보정전에 비해 보정후 RMS의 오차가 감소하였지만, 128샘플에서는 보정전보다 보정후 더 큰 오차가 발생함을 확인하였다. 그리고 측정된 주기(T_0)와 실제 주파수(T)의 주기가 정확히 일치하지 않아 일정한 간격으로 샘플링 오차가 발생하는 현상이 나타났다.



<그림 1> 60.2Hz, 128 Sampling (RMS) - Software결과

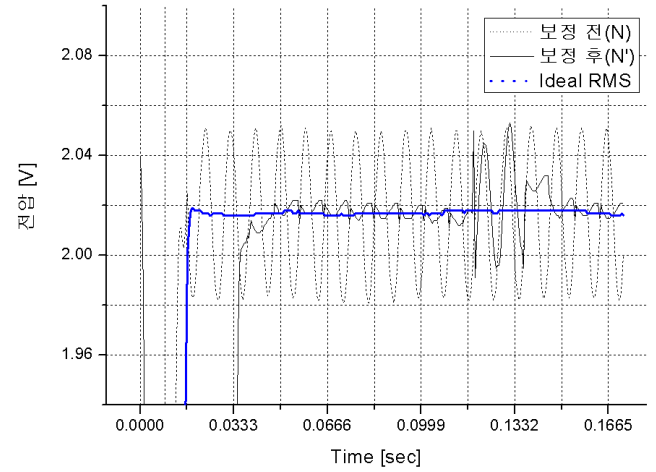


<그림 2> 60.2Hz, 512 Sampling (RMS) - Software결과

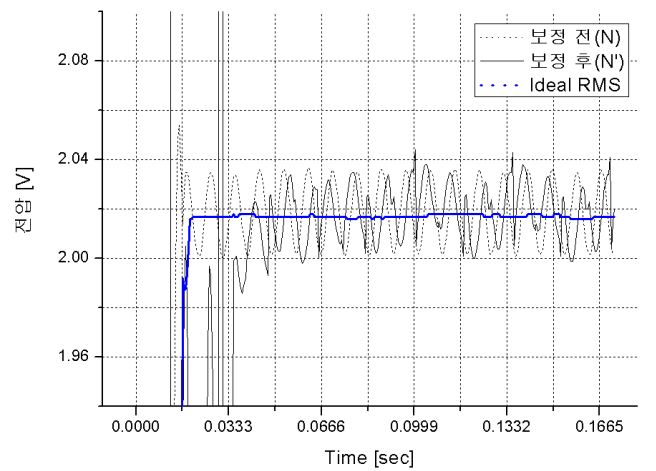
2.3.2 Hardware Simulation

H/W 시뮬레이션을 위해 Function Generator를 이용하여 S/W 시뮬레이션과 동일한 신호를 입력하고, TMS320C32 DSP보드를 사용하여 알고리즘을 검증하였다. 다만 A/D과정에서 노이즈로 초기 입력이 안정되지 않았고, Function Generator 입력의 1/1000자리 반올림과 H/W의 소수점 절삭에 의해 RMS가 약 0.02 증가하는 오차가 발생하였다.

<그림 3>과 <그림 4>는 58[Hz]와 59[Hz] 주파수에서 32샘플 하였을 때 RMS를 비교한 결과다. S/W테스트와 같이 높은 샘플링이 불가능하기 때문에 DSP 32보드에서 허용 가능한 최대 샘플수인 32샘플에서 알고리즘의 결과를 비교하였다. S/W테스트에서 2[Hz]의 주파수 변화에서 RMS 보정이 가능하였다. H/W테스트에서도 58[Hz]에서는 오차의 진폭이 0.024에서 0.003으로 감소하였지만, 59[Hz]에서는 보정되지 않는 결과를 보였다.



<그림 3> 58Hz, 32 Sampling (RMS) - Hardware결과



<그림 4> 59Hz, 32 Sampling (RMS) - Hardware결과

3. 결론

본 논문에서는 주파수 변화에 취약한 DFT연산의 개선을 위해 제로 크로싱을 통한 샘플수 측정으로 주파수 변화에 적응할 수 있는 DFT연산 기법을 제안하였다. 샘플수 보정시 주파수 변화에 따른 DFT연산 오차가 감소하였지만, 작은 주파수 변화를 보정하기 위해서는 샘플수를 높여야 하는 단점이 있다. 그리고 실제 계통에서 발생하는 노이즈와 위상변화는 고려하지 않았으므로 이에 대한 검토가 필요하다.

감사의 글

본 연구는 과학기술부/한국과학재단 우수연구센터육성사업(차세대전력기술연구센터) 및 2단계 BK21 사업 지원으로 수행되었음.

[참고 문헌]

[1] 강철호 외2명, "신호 및 시스템", 생능 출판사, pp183-193, 2003.
 [2] 김철훈 외2명, "주파수 변화 추정 알고리즘 비교분석", 대한 전기 학회 하계학술대회, pp567-568, 2006.
 [3] 한국전력거래소, "보호계전기 정정기준 수립에 관한 연구", p433, 2003. 6.
 [4] 윤덕용, "TMS320C32 마스터", Ohm사, pp25-26, pp290-295, 2000. 8.