

다상 동기 벽 컨버터의 Passive Current Sharing 특성

김 정 훈, 조 경 식, 정 세 교
경상대학교 전기전자 공학부

Passive Current Sharing Characteristics of Multi-Phase Synchronous Buck Converter

Jeong-Hoon Kim, Kyung-Sig Cho, Se-Kyo Chung
Gyeongsang National University

ABSTRACT

An analysis on a passive current sharing characteristics of a multi-phase synchronous buck converter is presented. The passive current sharing method is simple but its characteristics depend on the converter equivalent resistance and PWM uniformity. In this paper, the load sharing and power consumption of the passive current sharing system for the converter equivalent resistance and duty ratio inequalities are investigated through the simulation and experiment.

1. 서 론

새로운 고성능 마이크로프로세서 개발에 따른 집적도 향상으로 소자의 전원이 저 전압, 고 전류화 되고 있어 마이크로프로세서의 전원으로 고성능의 Voltage regulation module (VRM)이 필요하게 되었다. 마이크로프로세서 전원에 필요한 VRM의 중요한 특성은 저전압, 고전류 용량과 부하변동에 빠르게 대처하기 위한 우수한 전압제어 성능이다. 다상 동기 벽 컨버터 (Multi-phase synchronous buck converter)는 이러한 특성에 적합하여 VRM 응용에 많이 사용되고 있다. 다상 동기 벽 컨버터는 컨버터의 용량확대 뿐만 아니라 Interleave 동작을 통해 전류와 전압리플을 감소 시킬수 있다는 장점이 있으며 이르기 위해서는 정확한 스위칭 타이밍, 개별 컨버터의 부하분담, 리플 감소를 위한 Interleave 구동 등이 매우 중요한 기술이다.[1]-[5]

디지털 프로세서의 속도 향상과 ASIC을 위한 CAD 환경의 발전으로 디지털 방식의 제어에 대한 관심이 커지고 있다. 디지털 방식으로 제어가 되면 보다 지능화된 고급의 제어 방법을 사용할 수 있으며 다중 컨버터 제어 시 스위칭 타이밍 선정, 컨버터의 고장진단 등에 유리하다. 또한 각 위상신호의 듀티 사이클을 균일하게 제어 할 수 있는 장점이 있다. 다중 컨버터의 장점에도 불구하고 여전히 문제로 대두되는 것은 병렬로 연결된 모듈 간 전류의 분배이다. 현재 대부분 전류제어를 위해 각 상에 전류 센서를 사용하여 전류를 분배하였으나, 전류 센서를 사용할 경우 시스템이 복잡해지고, 센서에 의한 가격상승, 구현의 어려움 등이 생긴다.

따라서 본 논문에서는 전류센서를 사용하지 않고 입력 전압만을 제어하여 균등하게 전류를 분배하는 Passive Current

Sharing에 대한 연구를 수행 하였으며 컨버터 변화, 듀티의 불일치로 인한 전류의 특성과 소비 전력의 변화를 분석하고자 하였다. DSP TMS320F2812로 제어되는 4상 동기 벽 컨버터를 구현하고 실험을 수행 하였다.

2. 시스템의 구성

그림 1은 다상 동기 벽 컨버터의 디지털 제어 시스템 구성을 나타내고 있다.

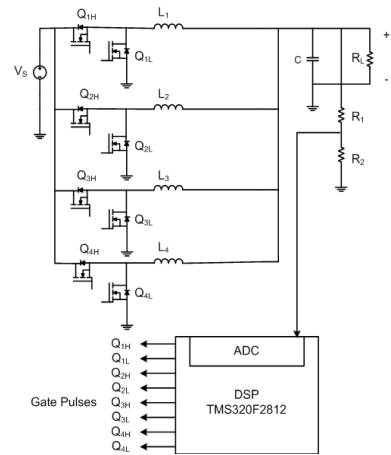


그림 1 다상 동기 벽 컨버터의 시스템 구성
Fig. 1 System configuration of multi-phase synchronous buck converter

하나의 Synchronous buck converter에서 High 및 Low side 게이트 신호가 필요하므로 네 개의 컨버터를 위해서는 총 8개의 게이트 신호가 필요하다. 또한 Interleave 동작을 위해서 각 컨버터의 게이트 신호는 90도의 위상차를 가져야 한다. 컨버터의 대수가 N이라면 Interleave 동작을 위해서 각 컨버터의 위상차는 다음과 같다.

$$\phi_d = 360^\circ / N \quad (1)$$

그리고 첫 번째 컨버터에 대한 각 컨버터 게이트 신호의 시간 지연은 다음과 같이 나타낼 수 있다.

$$\phi_i = (i - 1) T / N \quad (2)$$

여기서 $i = 0, 1, 2, \dots$ 이다. 실험을 하기 위한 다상 동기 벽 컨버터의 사양은 표1과 같다.

표 1 다상 동기 벽 컨버터의 사양

Table 1 The specifications of multi-phase synchronous buck converter

입력전압	5[V]
출력전압	3[V]
커패시턴스	680[uF]
스위칭 주파수	100[kHz]
인덕턴스	20[uH]
$L_1 = L_2 = L_3 = L_4$	

3. Passive Current Sharing 특성

Passive current sharing은 전류센서를 사용하여 레환 제어 하지 않고 병렬로 연결된 모듈을 PWM 전압만으로 제어하는 것으로 매우 간단하나 컨버터의 임피던스와 PWM Duty 비의 정확도에 매우 민감한 특성을 가지고 있다. 그러나 VRM의 디지털 제어에서는 전류센서가 없어도 되므로 A/D 컨버터의 수를 줄일 수 있으며, 디지털 PWM의 경우 PWM Duty를 매우 정확하게 제어할 수 있어 유용한 방법이라 할 수 있다.

본 논문에서는 각 컨버터의 임피던스 불균형과 듀티의 불일치에 따른 current sharing 특성을 분석한다. 그림 2는 k 개의 컨버터가 병렬 연결된 VRM의 dc 전류 분배 등가회로를 나타내고 있다.[6]

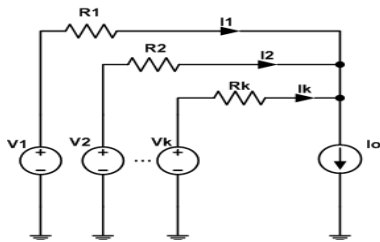


그림 2 K위상 컨버터의 DC 전류 분배 모델

Fig. 2 DC current sharing model of a k -phase converter

저항 R_1, R_2, \dots, R_k 는 각 컨버터에 대한 등가 dc저항을 나타내고 V_1, V_2, \dots, V_k 는 각 컨버터에 인가되는 평균 전압을 나타낸다.

$$V_i = V_{in} D(i), \quad i = 1, 2, \dots, k \quad (3)$$

여기서 $D(i)$ 는 i 상 컨버터 대한 듀티 싸이클이며 V_{in} 은 입력 전압이다. 전체 컨버터의 손실은 각 컨버터에서 소모되는 전력의 합이며 다음과 같이 나타낼 수 있다.

$$P = \sum_{i=1}^k R_i I_i^2 \quad (4)$$

3.1 컨버터 등가 DC 저항의 영향

디지털 방식으로 제어하는 다상의 컨버터는 정확한 듀티 비의 펄스를 인가할 수 있지만 각 컨버터의 등가 저항이 다른 값이면 컨버터에 균등한 전류분배가 이루어지지 않는다. 각 컨버터에 인가되는 듀티 싸이클이 정확하다고 가정하면, $V_1 = V_2 = \dots = V_k$ 는 $V_{in} \cdot D$ 가 되며 컨버터 등가 DC 저항은 아래와 같다.[6]

$$R = DR_{DS(on),h} + (1 - D)R_{DS(on),l} + R_L + R_{trace} \quad (5)$$

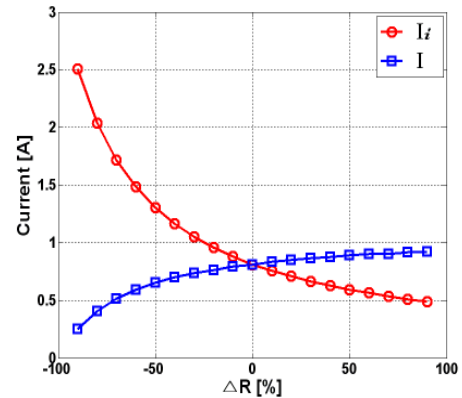


그림 3 컨버터 DC 등가저항 변화에 따른 I와 Ii

Fig. 3 I and I_i for various DC equivalent resistances

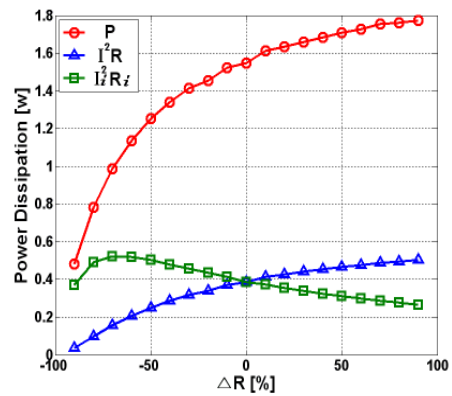


그림 4 컨버터 DC 등가저항 변화에 따른 소비 전력

Fig. 4 power consumption for various DC equivalent resistances

여기서 $R_{DS(on)h}$ 과 $R_{DS(on)l}$ 은 각각 상하부 MOSFET 스위치의 온 저항이다. R_L 은 DC인덕터 저항이며 R_{trace} 는 각 컨버터에 대한 PCB 선로 저항이다. 이러한 파라미터의 값은 각 소자의 data sheet로부터 알 수 있다.

컨버터 등가 DC저항의 영향으로 인한 각 컨버터의 전류 분배 특성과 소비전력의 변화를 분석하기 위해 임의의 컨버터에 R_i 값을 주고 나머지 컨버터는 저항 값이 일치하도록 가정 하였다. 이때 $R_i = R + \Delta R$ 이 된다. 저항 값의 변동은 표1에서 보여준 다상 동기 벽 컨버터의 사양에 맞게 ΔR 값을 등가 저항 값의 $-90\% \sim +90\%$ 까지 값을 변동 시켜가며 컨버터 전류와 소비전력의 특성을 알아보았다. 컨버터의 등가 저항이 출력 전류 I_o 를 위해 전류 분배 역할을 하게 되므로 등가 DC저항이 다른 임의의 컨버터 전류는 다음과 같이 나타낼 수 있다.

$$I_i = I_o \frac{R/(k-1)}{R_i + R/(k-1)} \quad (6)$$

(6)

이로부터 컨버터 전체의 소비전력을 구하면 다음과 같다.

$$P_r = I_i^2 R_i + (k-1) I^2 R \quad (7)$$

(7)

여기서 I 는 등가 저항이 같은 $(k-1)$ 개 컨버터의 전류를 나타내며 다음과 같다.

$$I = \frac{I_o - I_i}{k - 1} \quad (8)$$

그림 3, 4는 한 컨버터의 DC 등가저항이 다른 경우 컨버터의 전류와 전력소모를 나타내고 있다. DC 등가저항이 다른 컨버터의 경우 등가저항이 커짐에 따라 전력소모가 감소하나 다른 3개의 컨버터에서 보다 많은 전류를 분담해야 하므로 전체적으로 전력 소모가 커짐을 알 수 있다. 또한 컨버터의 등가저항이 100% 정도의 범위로 변할 경우 30% 정도의 컨버터 손실이 변화함을 볼 수 있다.

3.2 듀티 사이클 불일치의 영향

컨버터 PWM 신호의 듀티 비가 다를 때 각 컨버터와 소비 전력의 변화, 전류의 특성을 알아보기 위해 실험을 수행 하였다. 여기서 각 컨버터의 등가저항은 $R_1 = R_2 = \dots R_k$ 로 균일하다. D_i 는 다른 듀티 비를 가지는 컨버터의 실제 듀티 비이며 $D_i = D + \Delta D$ 로 나타낼 수 있고 $V_i = V_{in}(D + \Delta D)$ 이다. 표1에서 보여준 다상동기 벽 컨버터의 사양에 맞게 듀티 비를 -10% ~ +10%까지 값을 변동 시켜가며 듀티 비의 불일치로 인한 컨버터의 변화를 알아보았다.

듀티 비의 오차를 가지는 컨버터에 흐르는 전류 변화 값은 다음과 같이 나타 낼 수 있다.

$$\Delta I_i = I_i - \frac{I_o}{k} = \frac{V_i - V_{in}D}{R + \frac{R}{k-1}} = \frac{k-1}{k} \frac{V_{in}}{R} \Delta D \quad (9)$$

듀티 변화에 따른 등가 저항 소비전력은 아래와 같다.

$$P = I_i^2 R + (k-1) \left(\frac{I_o - I_i}{k-1} \right)^2 R = \left\{ I_i^2 + (k-1) \left(\frac{I_o - I_i}{k-1} \right)^2 \right\} R \quad (10)$$

여기서 듀티 비가 다른 한 컨버터에 흐르는 전류는 다음과 같다.

$$I_i = \frac{I_o}{k} + \Delta I_i \quad (11)$$

그림 5는 컨버터 듀티 변화에 따른 전류변화를 나타내고 있으며 그림 6은 듀티 사이클 불일치의 영향으로 인한 각 컨버터의 소비전력을 나타내고 있다. 그래프에 나타난 것처럼 모든 컨버터의 듀티 비가 동일 할 때 전력손실이 최소 인 것을 알 수 있다.

4. 결론

본 논문에서는 DSP를 이용한 다상 동기 벽 컨버터를 구현하였으며 passive current sharing 특성에 대한 실험을 수행 하였다. 4상 동기 벽 컨버터에 대하여 등가 DC 저항과 듀티 비가 다를 때 컨버터에 나타나는 전류 특성, 소비전력의 관계에 대하여 분석 하였다. 실험 결과 컨버터의 DC 저항 값이 다를 경우 DC 저항 값이 증가함에 따라 전체적인 전력 소모가 커지는 것을 볼 수 있었다. 그리고 컨버터에서 듀티 비의 오차가 생기는 경우 오차가 커짐에 따라 컨버터의 전력 소모가 증가하게 되며 모든 컨버터의 듀티 비가 동일할 경우 전력 소모가 최소화됨을 알 수 있었다. 컨버터 등가저항이 100% 정도의 범위로 변할 경우 30%의 컨버터 전력손실 차이를 가지며 이러한 전력 소모는 각 컨버터에 동일한 듀티 비가 인가될 때 최소

화 된다. 이와 같은 분석 결과는 향후 VRM 설계에 있어서 효율 향상을 위한 자료로 사용 될 수 있을 것이다.

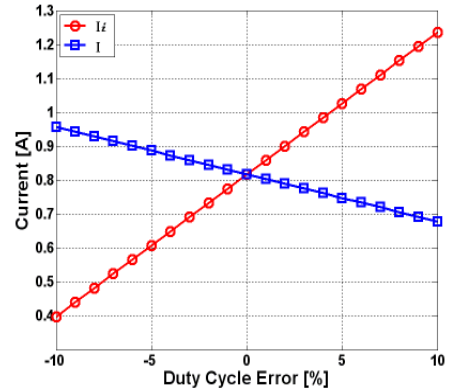


그림 5 컨버터 듀티 비 오차에 따른 I 와 I_i
Fig. 5 I and I_i for duty ratio errors

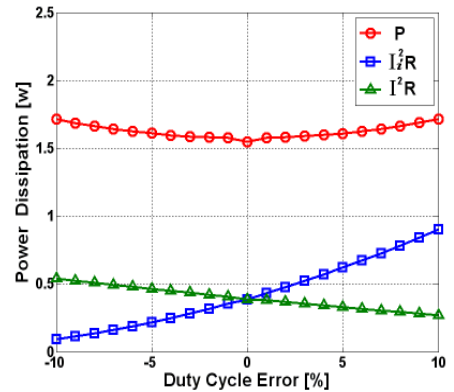


그림 6 컨버터 듀티 비 오차에 따른 소비 전력
Fig. 6 power consumption for duty ratio errors

이 논문은 산업자원부에서 시행한 전력산업 인프라 구축지원사업의 지원에 의하여 수행된 연구결과입니다.

참고 문헌

- [1] S. K. Mazumder and S. L. Kamisetty, "Design and experimental calibration of a multiphase VRM controller", IEE Proc. Electric Power Appl., vol. 152, no. 5, pp. 1076-1084, 2005.
- [2] N. Berbel, J. M. Guerrero, J. Cruz, J. Miret, and M. Castilla, "One-cycle control for the parallel operation of synchronous buck converters", Conf. Rec. IEEE ISIE2005, pp. 795-798, 2005.
- [3] W. Huang, "The design of a high-frequency multiphase voltage regulator with adaptive voltage positioning and all ceramic capacitors", Conf. Rec. IEEE APEC2005, pp. 270-275, 2005.
- [4] W. Huang, G. Schuellein, and D. Clavette, "A scalable multiphase buck converter with average current share bus", Conf. Rec. IEEE APEC2003, pp. 438-443, 2003.
- [5] W. Huang, "A new control for multi-phase buck converter with fast transient response", Conf. Rec. IEEE APEC2001, pp. 273-279, 2001.
- [6] Angel V. Peterchev "Architecture and IC Implementation of a Digital VRM Controller", Power Electronics, IEEE Transactions on, Volume 18, Issue 1, Part 2, Jan. 2003, pp. 356 - 364